



RHIC-sPHENIX実験における 中間飛跡検出器INTT用シリコンセンサー の性能評価とテストベンチ構築

2019 / 03 / 01

奈良女子大学 高エネルギー物理学研究室

一色 萌衣 吳羽 広子 杉野 和音





目次

- 研究背景と目的
- テストベンチの構築
- 性能評価
- まとめ

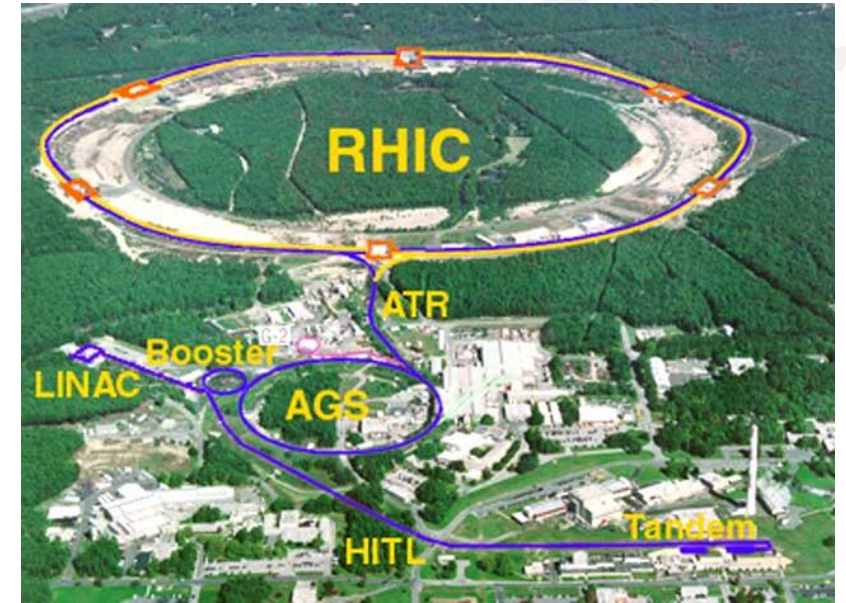


研究背景と目的

- sPHENIX実験
- 中間飛跡検出器INTT
- 卒業研究概要

sPHENIX実験

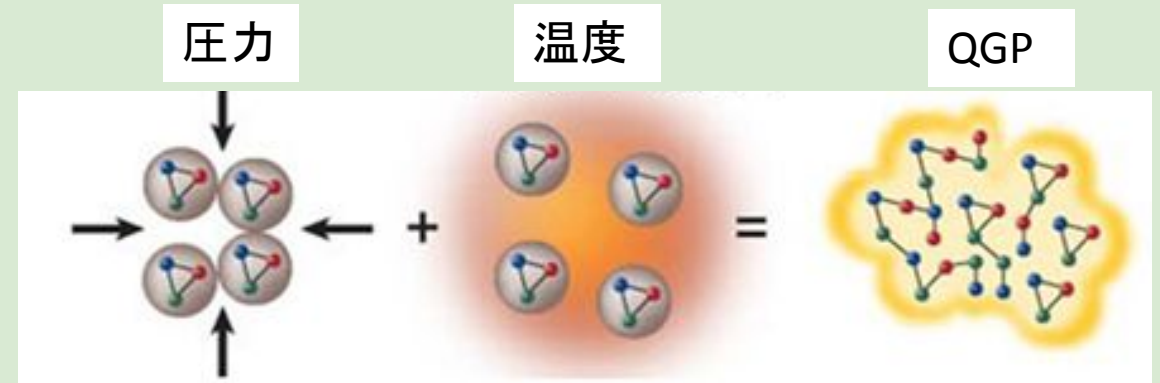
- ・アメリカブルックヘブン国立研究所
RHIC(Relativistic Heavy Ion Collider)加速器での実験
- ・2000年～2016年まで稼働していたPHENIX実験を高度化
2023年から稼働予定
- ・高エネルギーに加速した**重イオン同士**を正面衝突させたら、QGP
を実験室で作り出せる！！



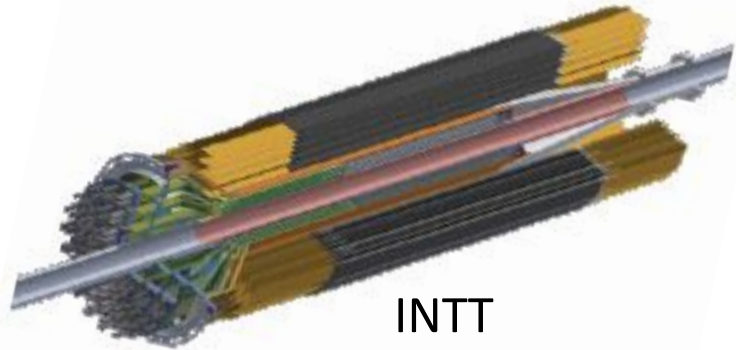
上図:RHIC加速器

QGP(クォーク・グルーオンプラズマ)

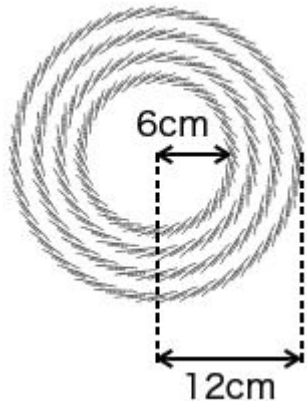
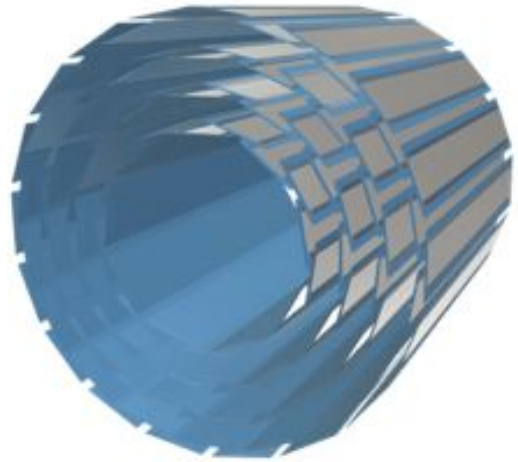
- ・高温、高密度でハドロンの閉じ込めからクォークとグルーオンが解放されたプラズマ相
- ・ビッグバンから約 10^{-5} [s]後に実現していたとされる



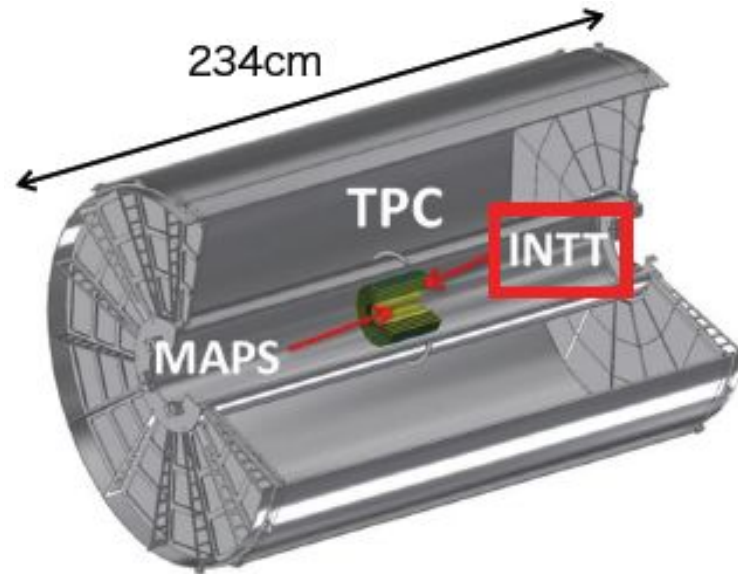
中間飛跡検出器INTT



INTT
(INtermediate silicon Tracker)

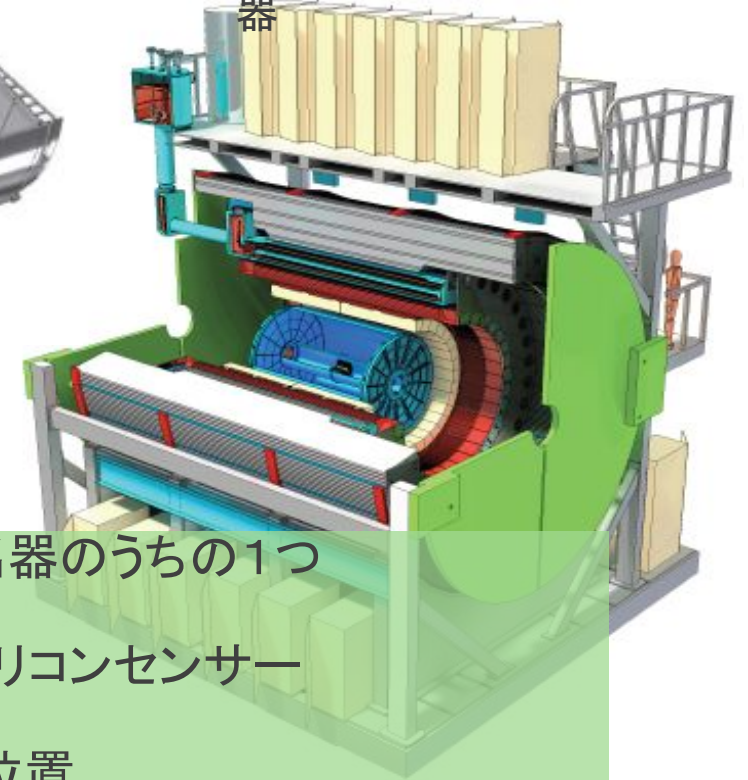


2019/03/01



上図: 飛跡検出器

下図: sPHENIX測定器



- ・sPHENIX実験の3つの飛跡検出器のうちの1つ
- ・樽状の4層構造のストリップ型シリコンセンサー
- ・ビームパイプから6cm~12cmに位置
- ・時間分解能が高く、飛跡再構成などにおいて重要な役割を担う。

卒業研究概要

【研究内容】

INTT用シリコンセンサー及び読み出し回路に対する**性能評価**
INTTシリコンセンサーの**テストベンチの構築**

【性能評価方法】

- ・キャリブレーションパルスによるノイズ評価
- ・セルフトリガーを利用した β 線源による性能評価
- ・外部トリガーを利用した宇宙線による性能評価

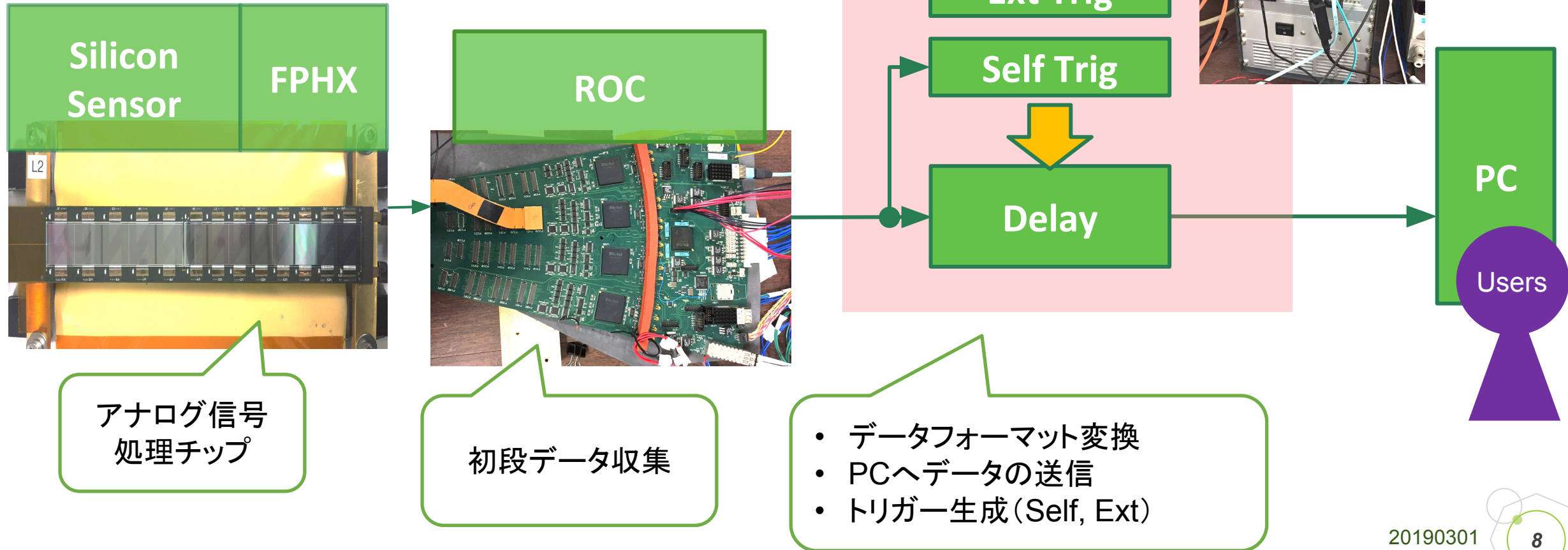


テストベンチの構築

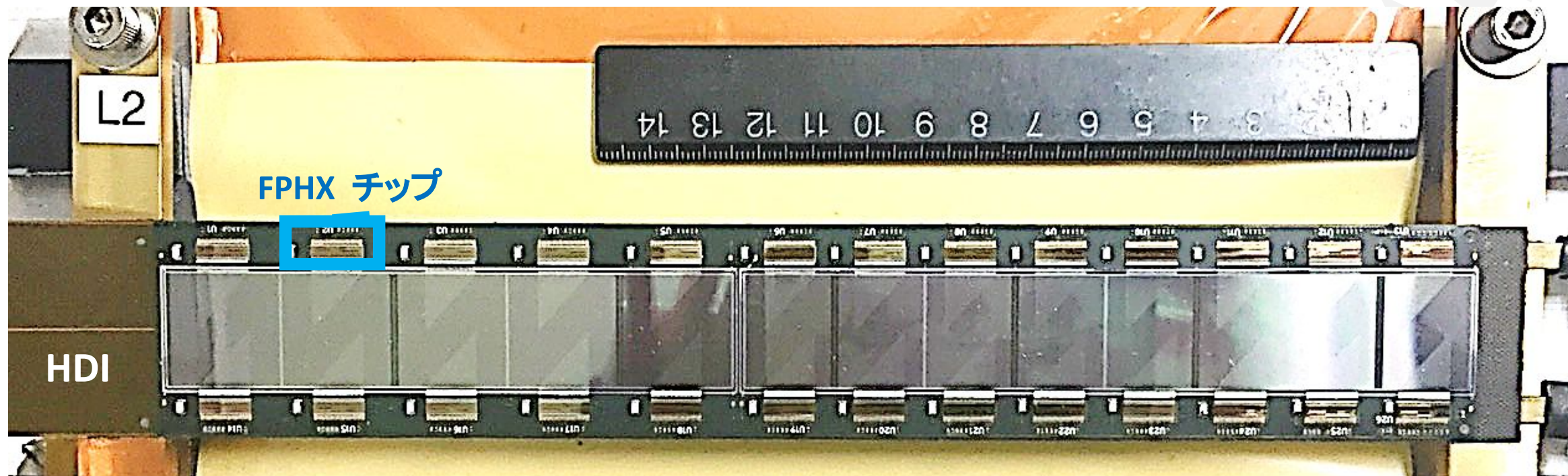
- ・テストベンチハードウェア環境と回路ブロック図
- ・INTT用シリコンセンサー
- ・シリコンセンサー読み出しチップ(FPHX)
- ・測定方法

テストベンチハードウェア環境と回路ブロック図

テストベンチ全体図

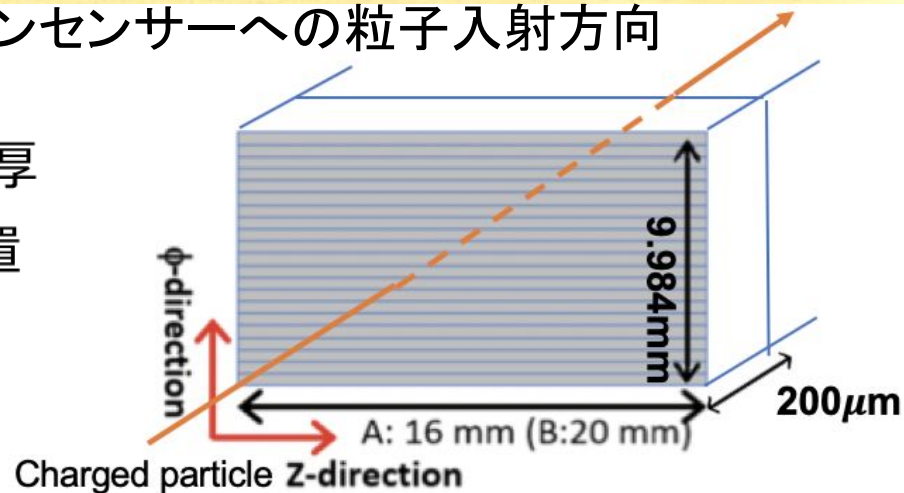


INTT用シリコンセンサー



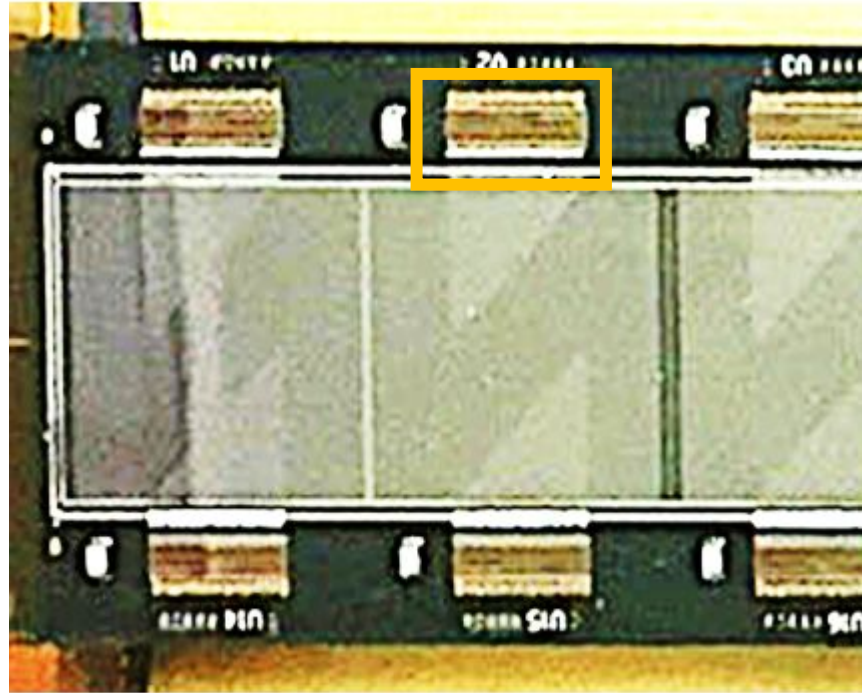
シリコンセンサーへの粒子入射方向

- Siストリップ : $78\mu\text{m}$ ピッチ、 $200\mu\text{m}$ 厚
- 2x13個の読出しチップ(FPHX)を配置



シリコンセンサー読み出しチップ(FPHX)

FPHXとセンサーの拡大図

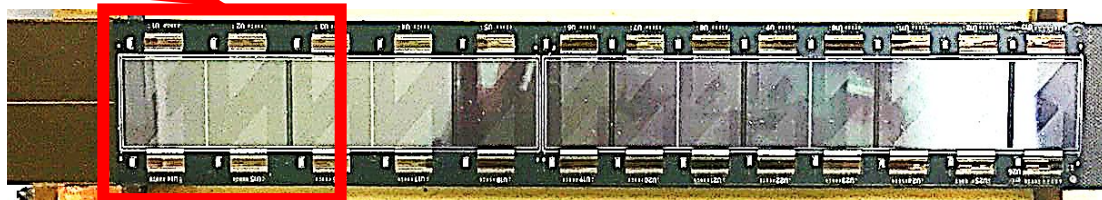


- 1 FPHX当たり、128ch分の信号を担う
 - 電荷アンプ+ADC
- Ch毎に3bitADC装備
 - 各閾値をプログラム可能(効率的に使用できる)
- 電荷アンプの増幅率
= 300mV/fC

プログラム可能

DAC	閾値	電圧値(mV)
0	20	290
1	25	310
2	48	402
3	98	602
4	148	802
5	172	898
6	223	1102
7	248	1202

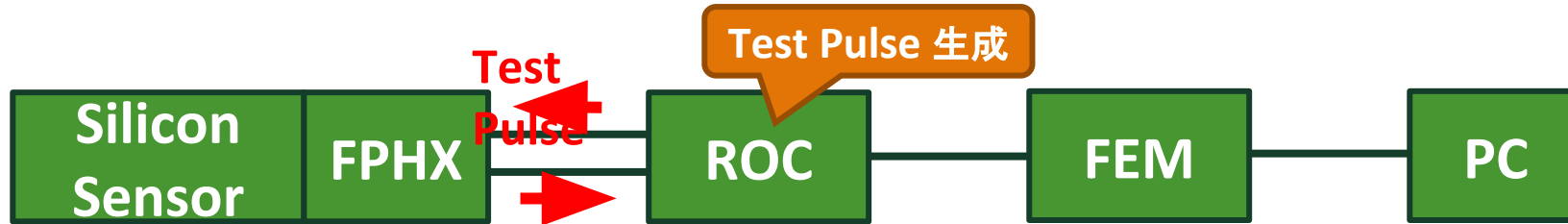
※電圧値=210+閾値×4



測定方法

キャリブレーションモード

ROCで生成したTestPulse(模擬信号)を, ROCからFPHXチップに入力し、チップからの出力を確認。



宇宙線や線源のデータ測定に使用

セルフトリガーモード

FEMが発行するトリガー。DACの最低閾値をトリガーとし、閾値以上の信号を全て獲得する。

>>常にノイズと背中合わせ

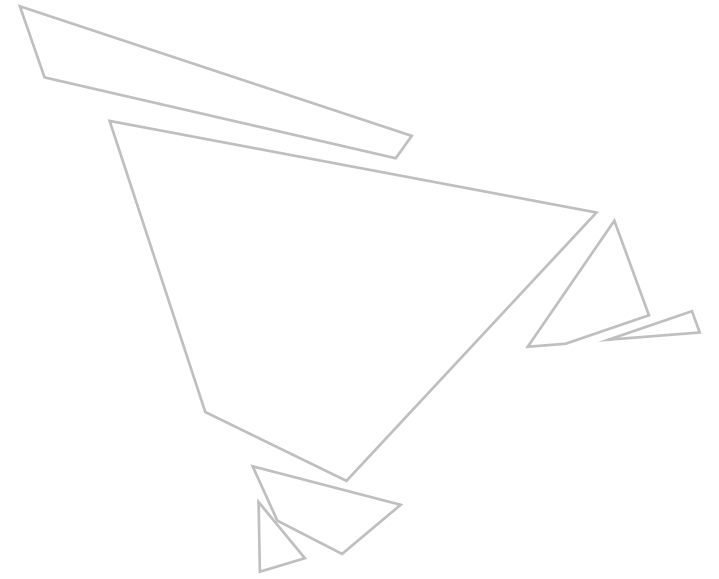
外部トリガーモード

シンチレーションカウンタを外部トリガーとし、セルフトリガーとのANDをとった信号のみを獲得する。 **>>ノイズの減少が図れる**



性能評価

- ・ノイズ評価
- ・ β 線源による性能評価
- ・宇宙線測定による性能評価



ノイズ評価

- ・キャリブレーションテスト
- ・キャリブレーションテスト結果 (26chip)
- ・ノイズ評価 概要
- ・ノイズ評価 結果
- ・ノイズ評価 レート編

キャリブレーションテスト

目的 キャリブレーションモードで各Chにダミーパルスを入力し応答を調べる。

方法 パルス波高を0-63まで変える。各波高で20回測定を繰り返し、応答(再現性)を検証。

結果 (1chip分)

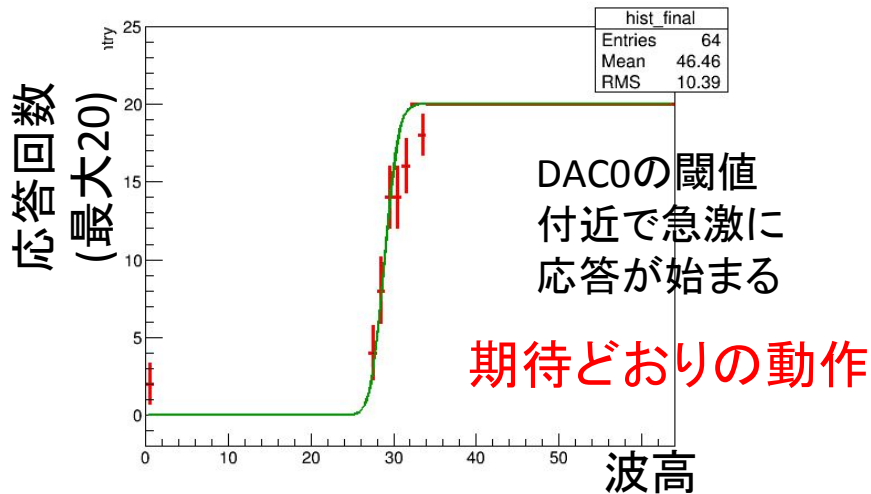
全128chの波高毎のパルスに対する応答 : 全chで閾値が正常に動作している。

波高毎のパルスに対するDAC応答 : パルス波高とDACに正の相関がある。

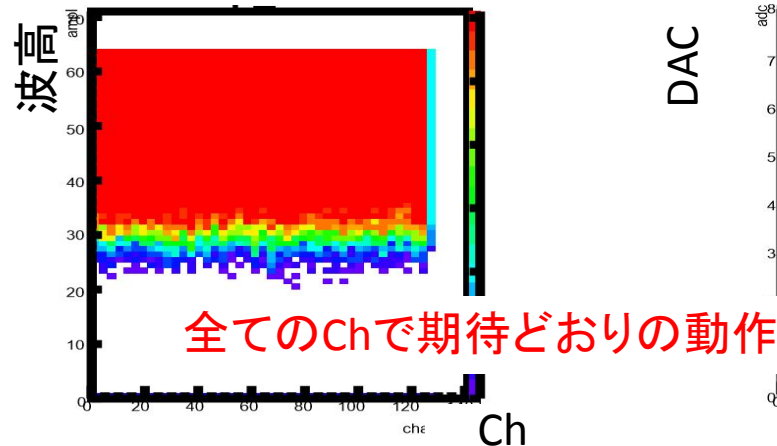
閾値設定

DAC	□□	□□□ (mV)
0	20	290
1	25	310
2	30	330
3	35	350
4	40	370
5	45	390

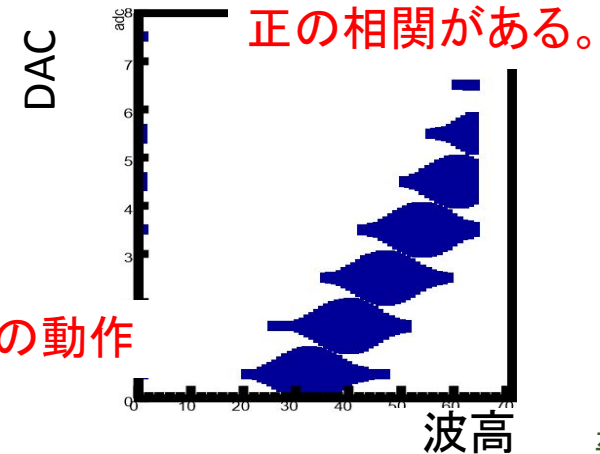
1chの応答:
各波高毎に20パルス入力



全128chの波高毎の
パルスに対する応答

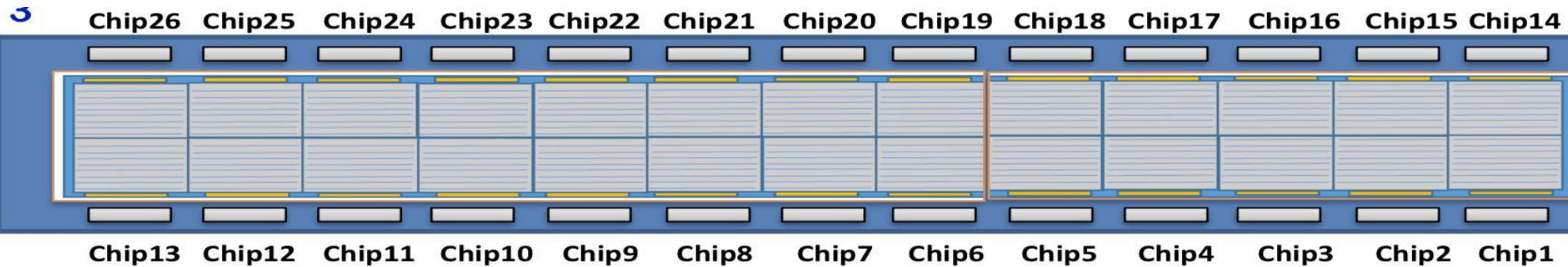
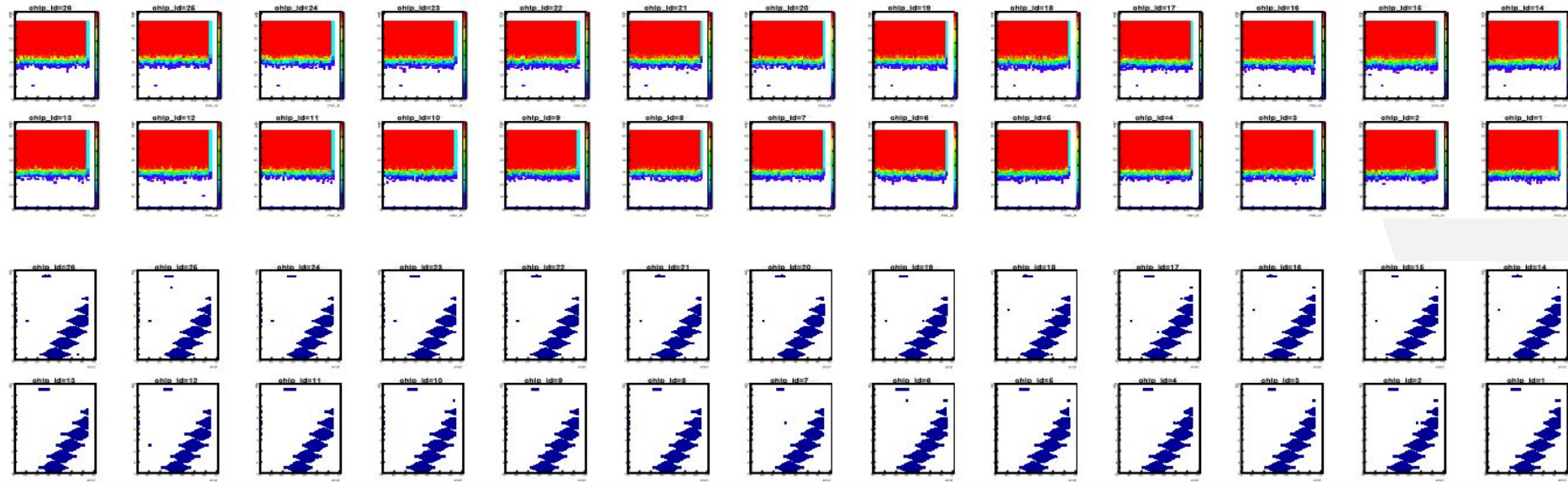


波高毎のパルスに対する
DAC応答



※電圧値=210+閾値×4

キャリブレーションテスト 結果 (26chip)

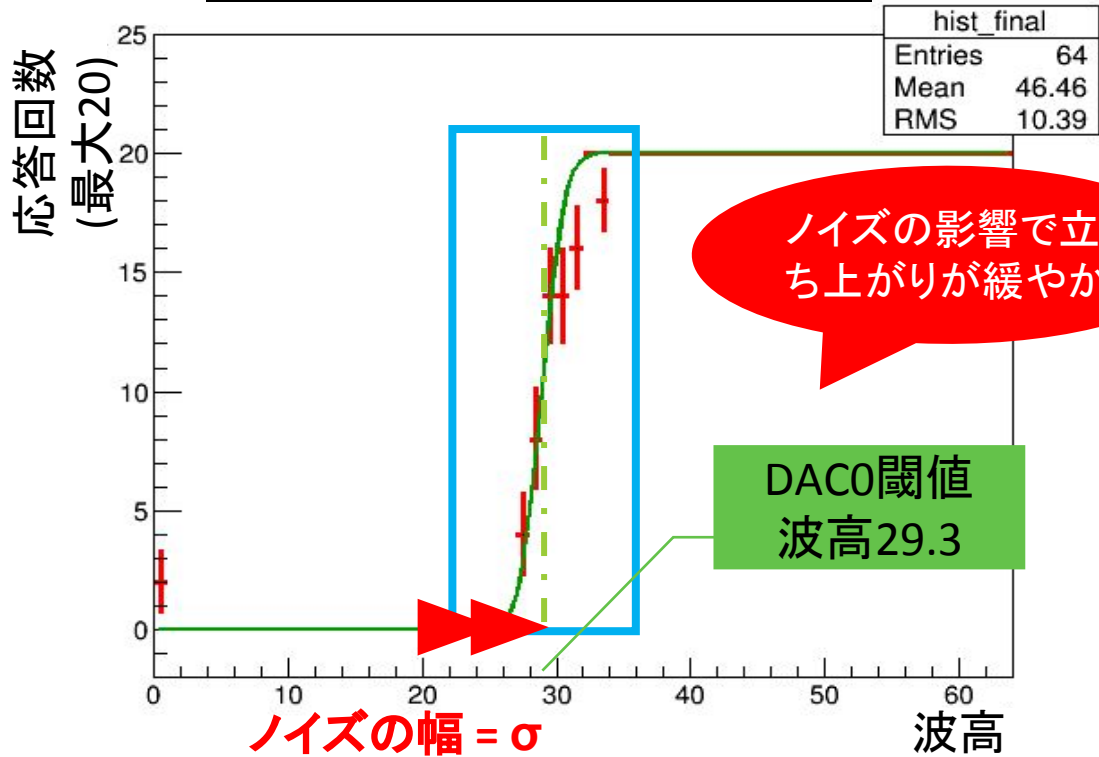


全Chで正常動作を確認

ノイズ評価 概要

目的: データに対するノイズの影響を配慮すべきかどうか定量的に判断すること。今回は最低閾値に対するノイズの大きさを求める。

1chの応答: 各波高毎に20パルス入力



赤: 二項分布エラー付きのデータプロット 緑: Fit関数

Fit関数から σ の算出

Fit関数: $f(x) = \text{erf}(b(x - a) + 1) \times 10$

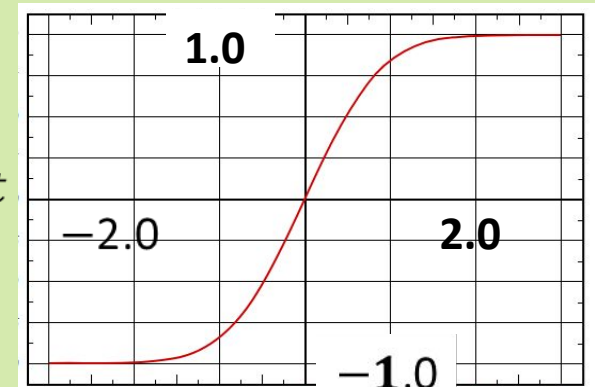
※a,bはパラメータ

$$\sigma \times b = 1$$

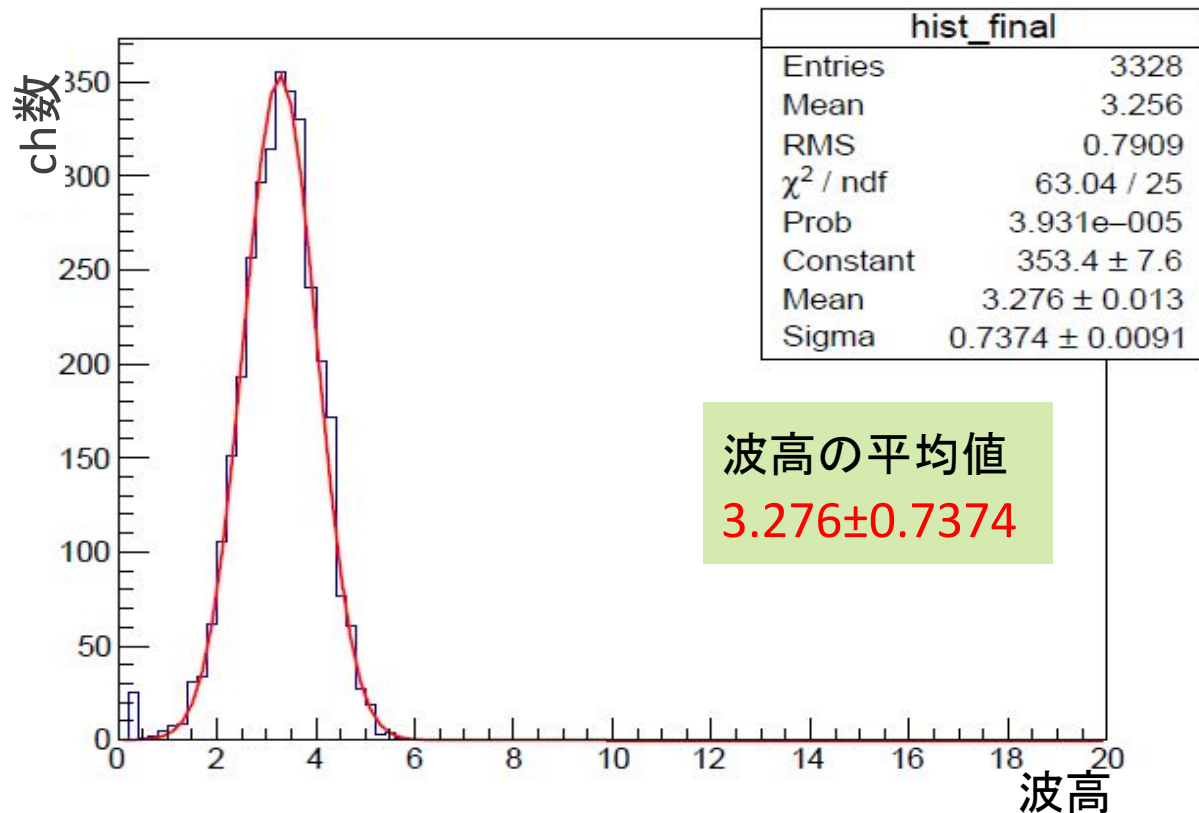
$$\sigma = 1/b$$

※エラー関数 (erf)

$$\text{erf}(x) = \frac{2}{\sqrt{\pi}} \int_0^x e^{-t^2} dt$$



ノイズ評価 結果とまとめ

全channelの σ 分布

電圧値[mV]=2.81×波高[ampl]より、
1 σ の平均値3.276[ampl]は

$$2.81 \left[\frac{\text{mV}}{\text{ampl}} \right] \times 3.27 [\text{ampl}] = 9.19$$

従って電圧値で9.19mVとなる。
また、DAC0閾値は290mVであるから

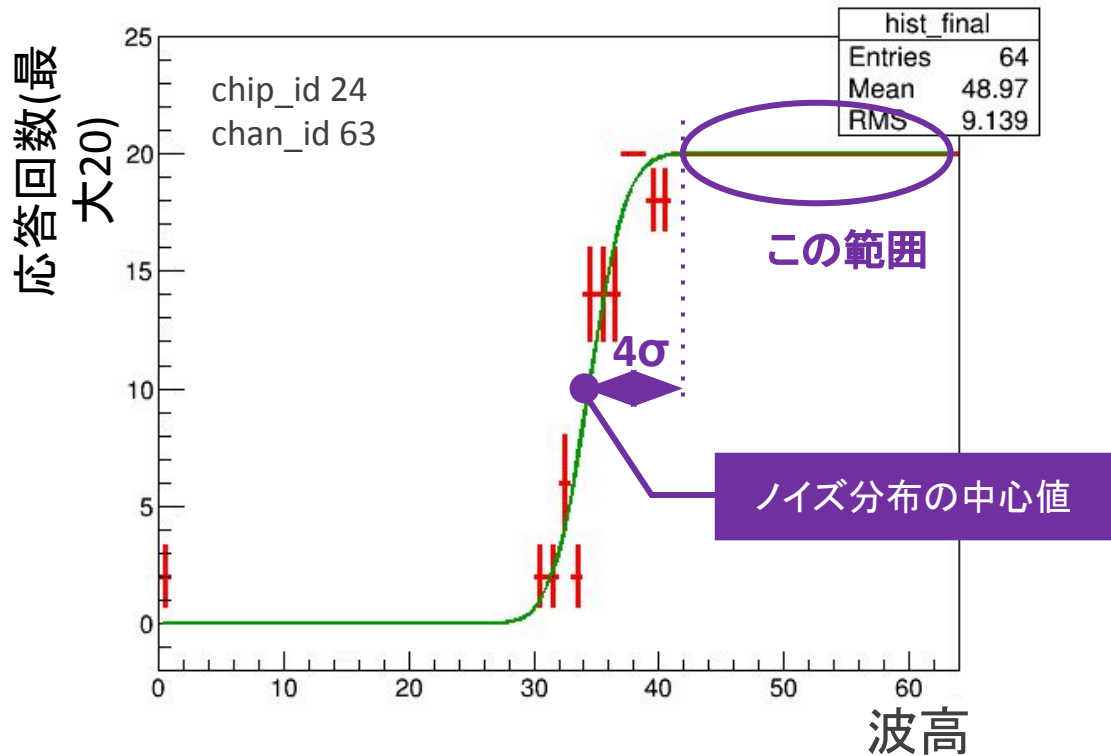
$$\frac{290[\text{mV}]}{9.19[\text{mV}]} = 31.6$$

今回設定したDAC0閾値はノイズの波高
平均値から約31.6 σ 離れているといえる。

ノイズ評価 レート編 概要

レート設定

ノイズの分布の中心値から4σ離れた波高値を始点とし、テストパルスの波高の最大値64までの範囲でentryが20入っている割合を求める。



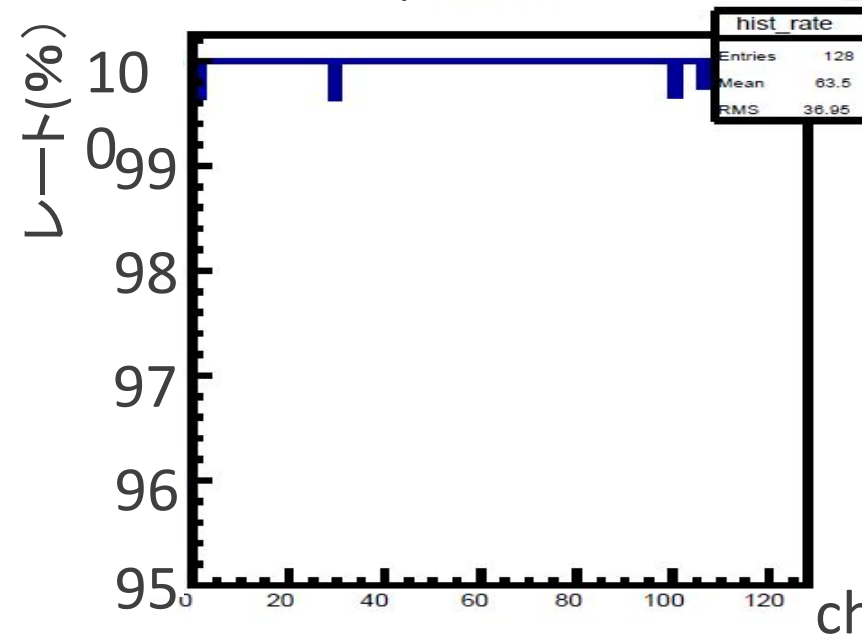
レート算出式

$$\Delta A = \frac{\sqrt{\sum_n (A_i - \langle A \rangle)^2}}{N}$$

$$rate (\%) = \left(1 - \frac{\Delta A}{\langle A \rangle}\right) \times 100$$

- A_i : 応答回数
- $\langle A \rangle$: 応答回数の期待値(20)
- ΔA : 応答回数の期待値からのズレ
- N : データ数

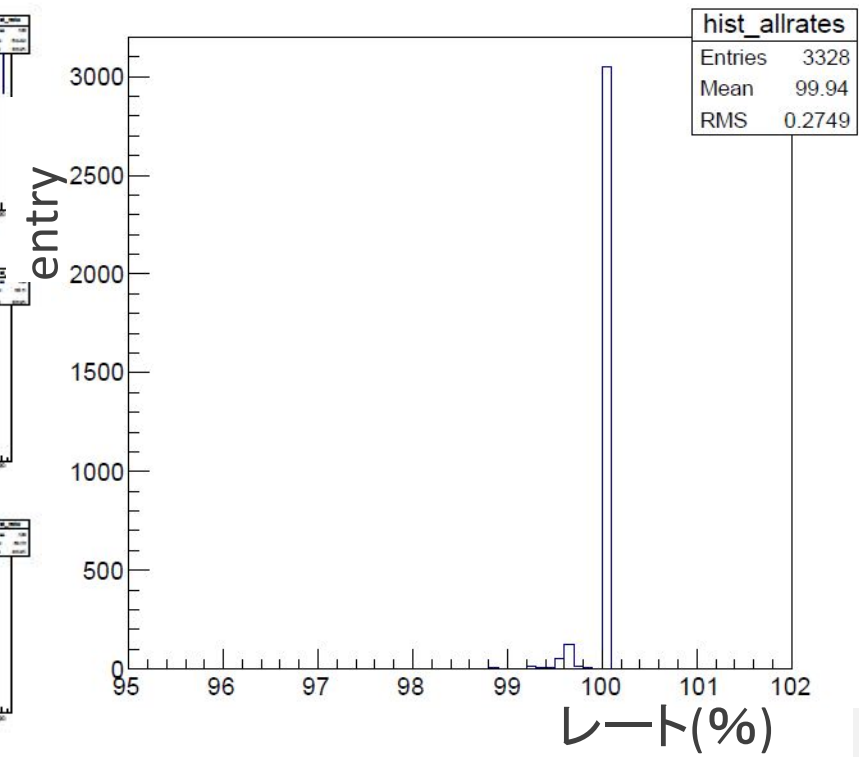
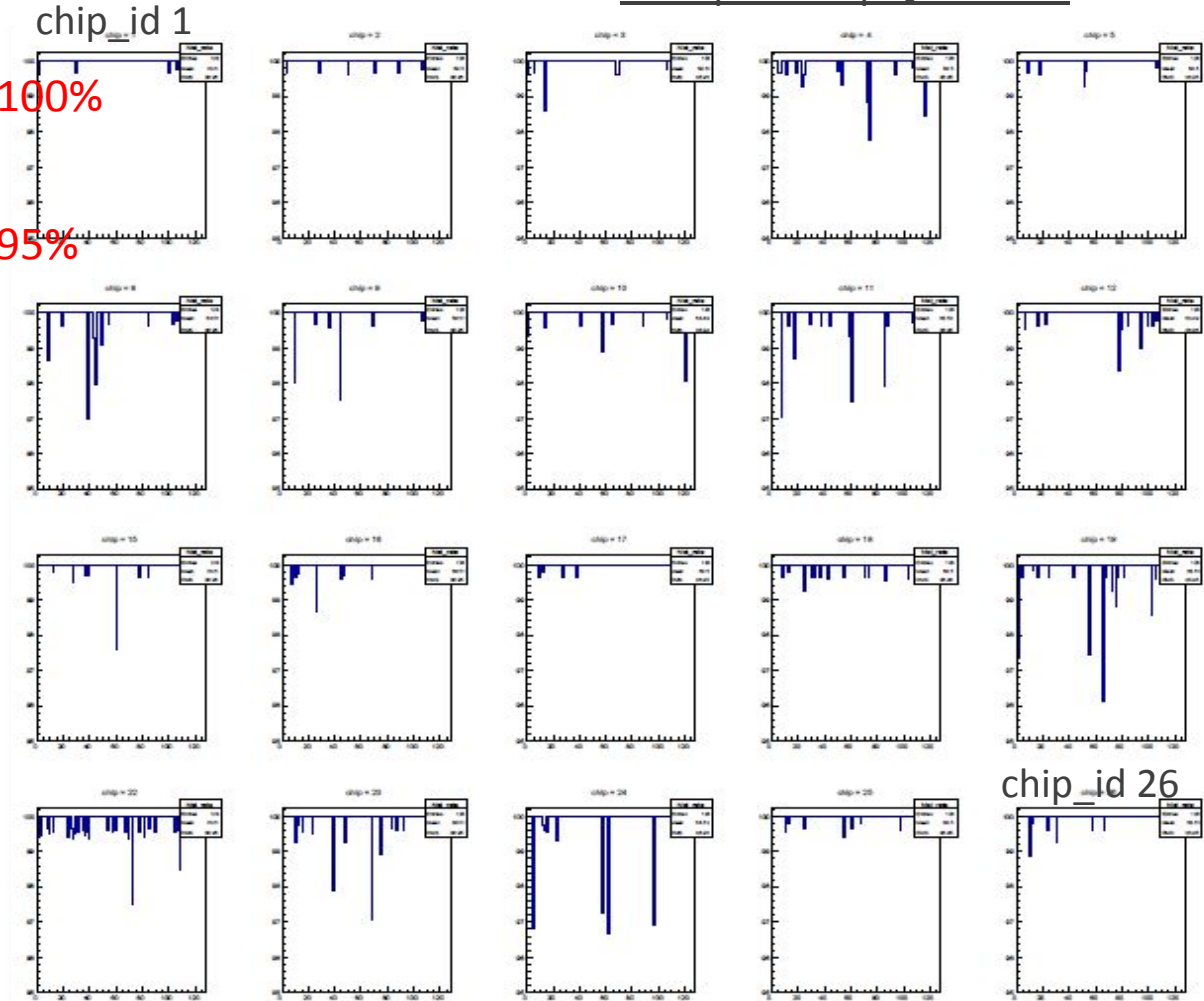
1chip のレート



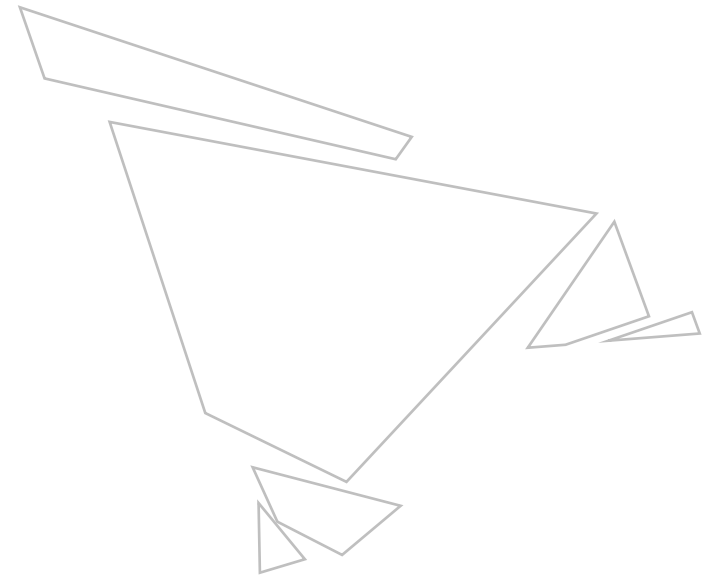
ノイズ評価 レート編 結果

26chip の1chip毎のレート

26chip分のレートヒストグラム



26Chip分の総レートと、chip毎のレートが一目で分かる。
今回は全てのレートが95%以上であることがわかる。



β線源による性能評価

- β線源(^{90}Sr)による測定の概要
- Set up
- シリコンセンサーにおけるエネルギー損失
- β線源がシリコンを通過する際のエネルギー損失
- β線源によるセルフトリガーモードでの測定
- 測定結果

β線源(⁹⁰Sr)による測定の概要

実際の⁹⁰Sr



【目的】

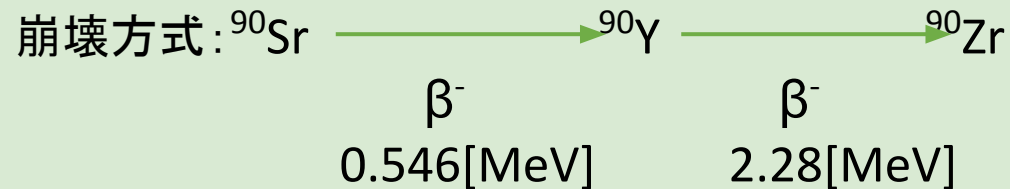
線源はレートが高く、多くのイベントを獲得できる。また、宇宙線と比較的近い電圧値を示すため、**宇宙線測定の前実験**としてシリコンセンサーの性能評価を行う。

【方法】

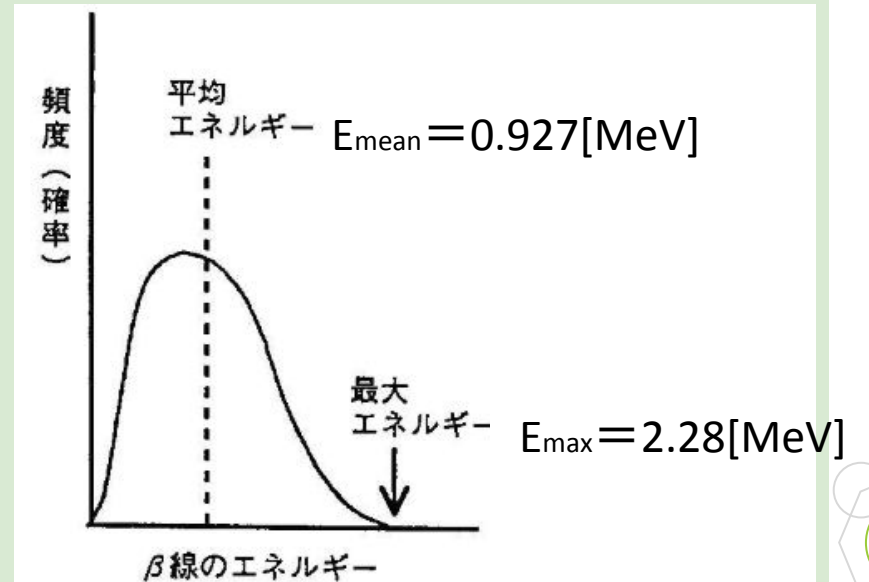
セルフトリガーモードを利用する。センサーの上に薄いプラスチックのカバーを乗せ、その上にβ線源を設置。線源の真下にあるシリコンセンサーが反応を示すか確認した。

β線源: ⁹⁰Sr / ⁹⁰Y

半減期: 27 [year] / 64 [hour]

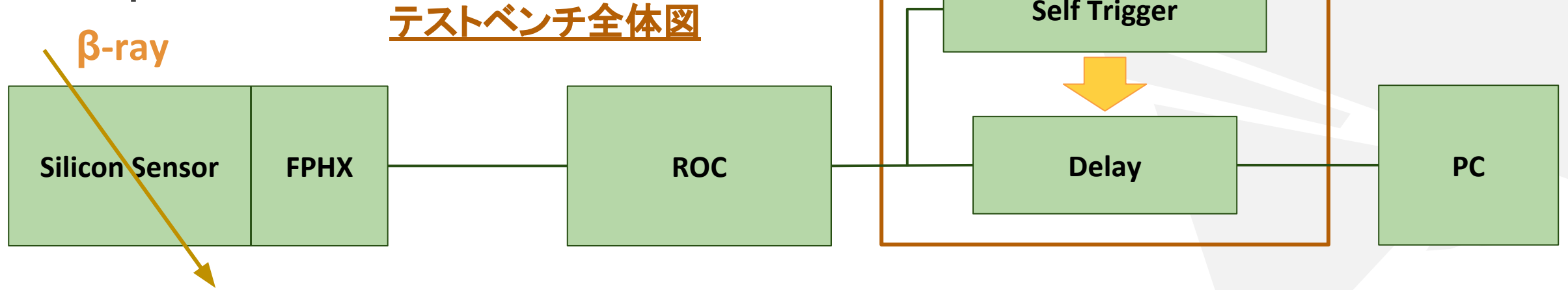


これは最大エネルギーであり、今回はエネルギーが高く保持される確率の高い⁹⁰Yの崩壊で放出される電子のエネルギーを採用する。

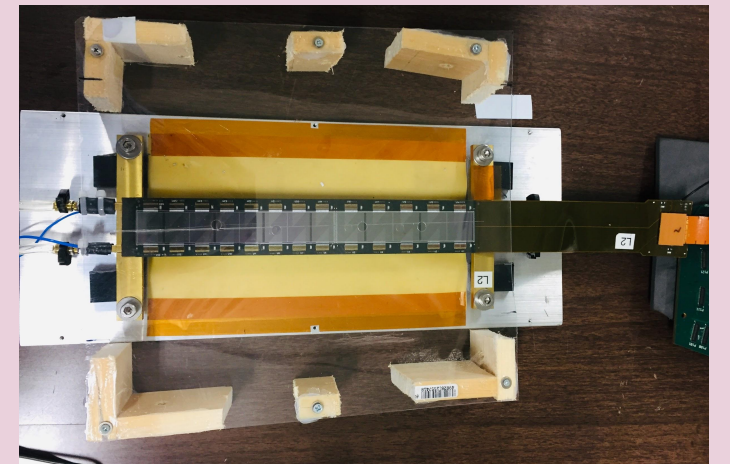
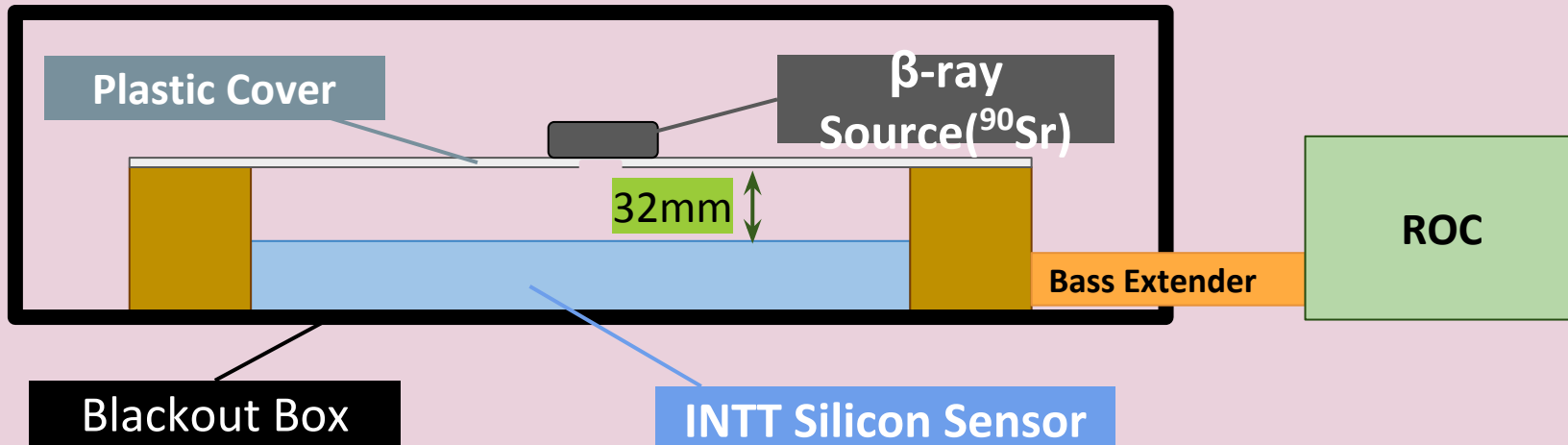


β線源による性能評価

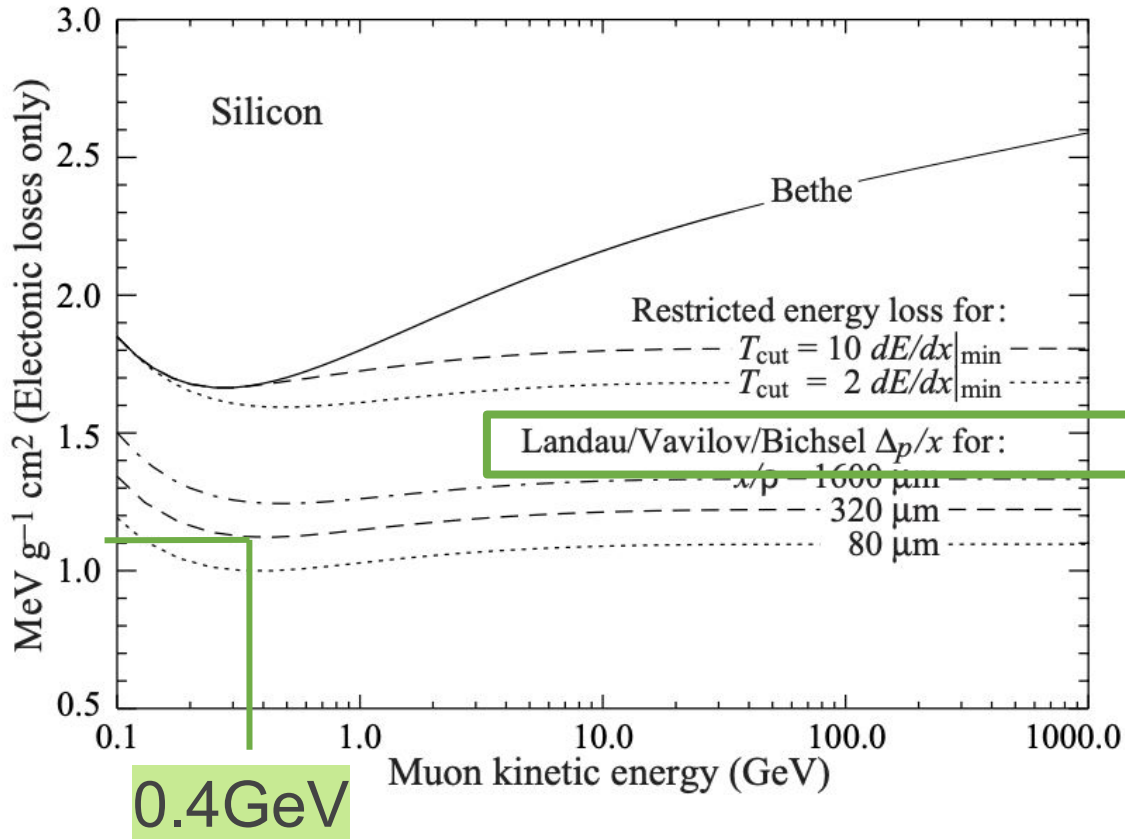
Set up



シリコンセンサー付近のセットアップ



シリコンセンサーにおけるエネルギー損失



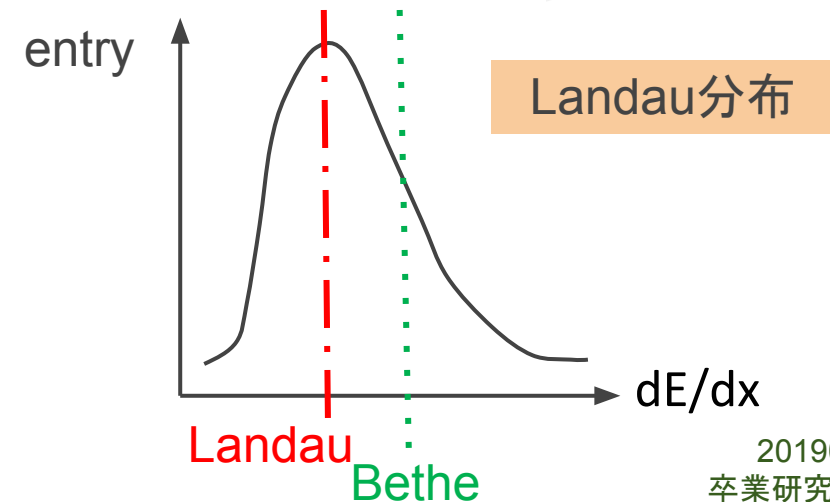
グラフ引用: Passage of particles through matter 1 –PDG (June 5, 2018 19:57)
<http://pdg.lbl.gov/2018/reviews/rpp2018-rev-passage-particles-matter.pdf>

一般的にエネルギー損失は物質の厚さに依存する。

物質が十分に厚い場合はtotal mean energyであるBethe dE/dx のMIPを採用する。

しかし、シリコンセンサーは200 μm と非常に薄いため大きなエネルギー損失が起こることは考えにくい。

したがって、本研究ではLandau most probably energyを利用する。

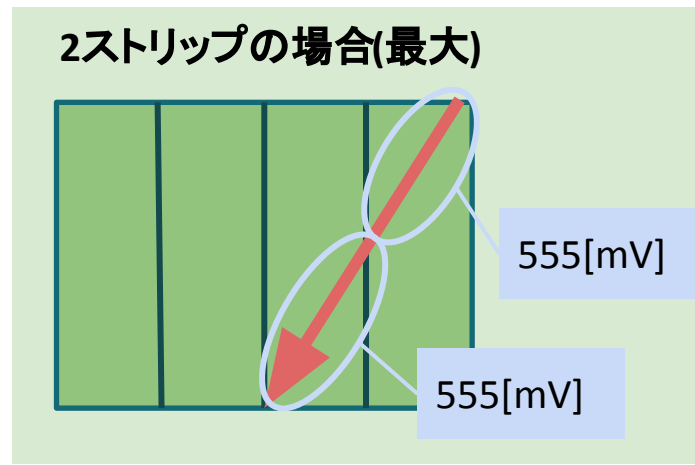
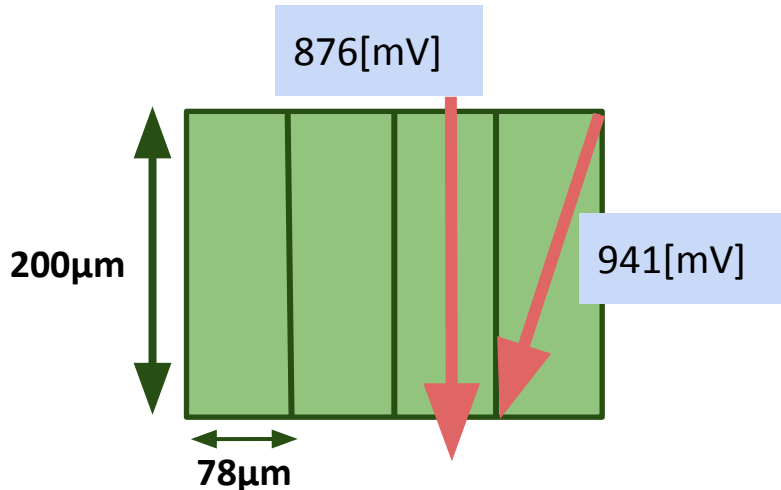


β線源がシリコンを通過する際のエネルギー損失

電子の平均エネルギー $E_{\text{mean}} = 0.927 \text{ [MeV]}$
 $p = (E^2 - m^2)^{1/2} = (0.927^2 - 0.511^2)^{1/2} \approx 0.77$
 $\beta\gamma = p/m = 1.51$

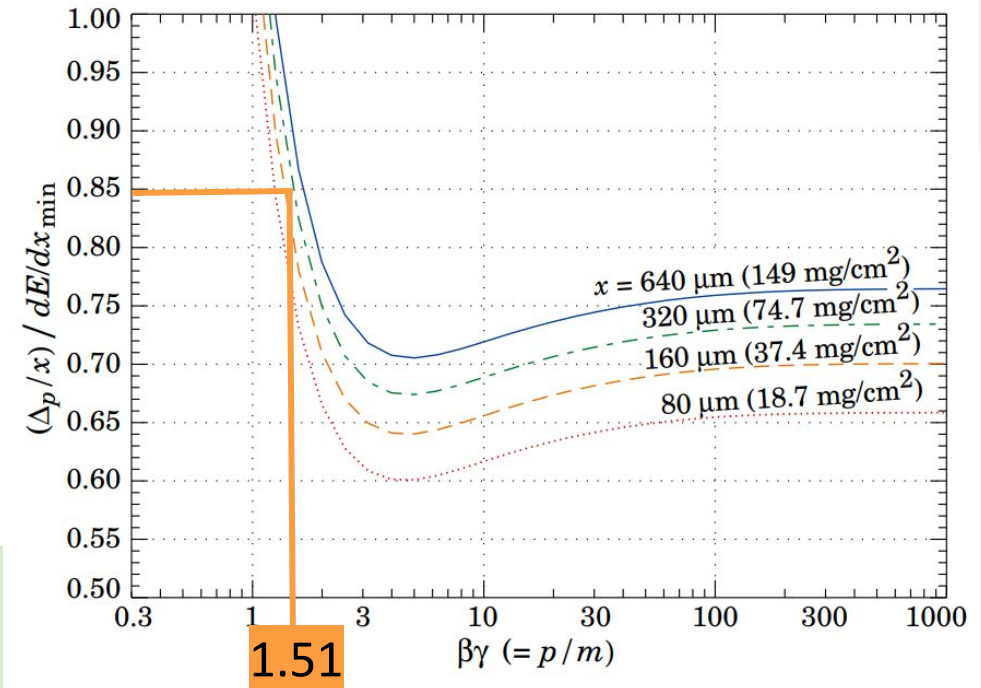
$\beta\gamma = 1.51$ の時、BetheのSiのMIPとの比は0.85。
したがって、most probably energyでのMIPは**1.41 [MeV g⁻¹ cm²]**

このことから計算すると、1ストリップを直進する際にβ線が損失するエネルギーは**0.066 [MeV]**。
電圧値に変換すると**876 [mV]**となる。また、最大は**941 [mV]**である。



3ストリップでは最大
459 [mV]となった。

most probably energy の際の $\beta\gamma$ とSiのMIPとの比



<http://pdg.lbl.gov/2011/reviews/rpp2011-rev-passage-particles-matter.pdf>

β線源によるセルフトリガーモードでの測定

しきい値(DAC値)の設定

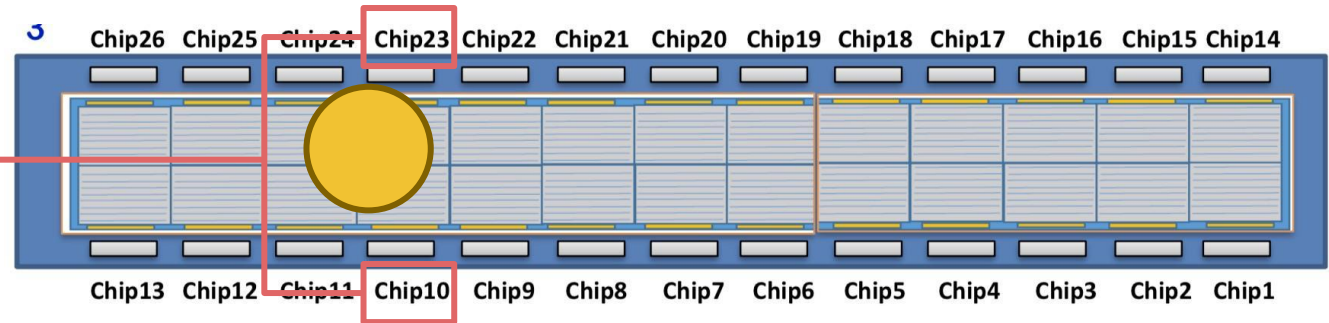
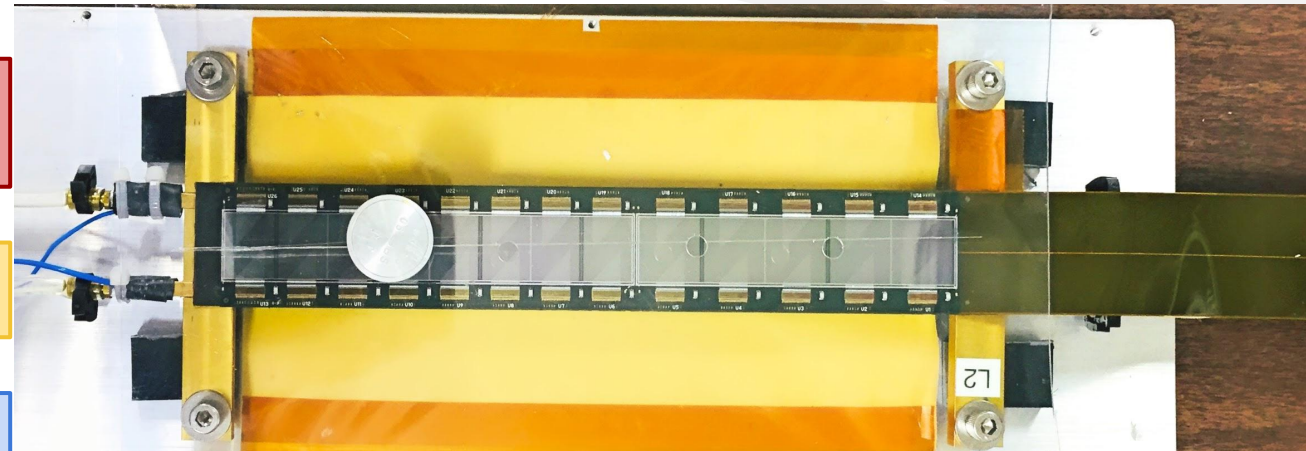
DAC	DAC値	対応電圧
DAC 0	20	290 [mV]
DAC 1	35	350 [mV]
DAC 2	50	410 [mV]
DAC 3	65	470 [mV]
DAC 4	80	530 [mV]
DAC 5	95	590 [mV]
DAC 6	110	650 [mV]
DAC 7	125	710 [mV]

3ストリップ

2ストリップ

1ストリップ

測定時のセットアップ

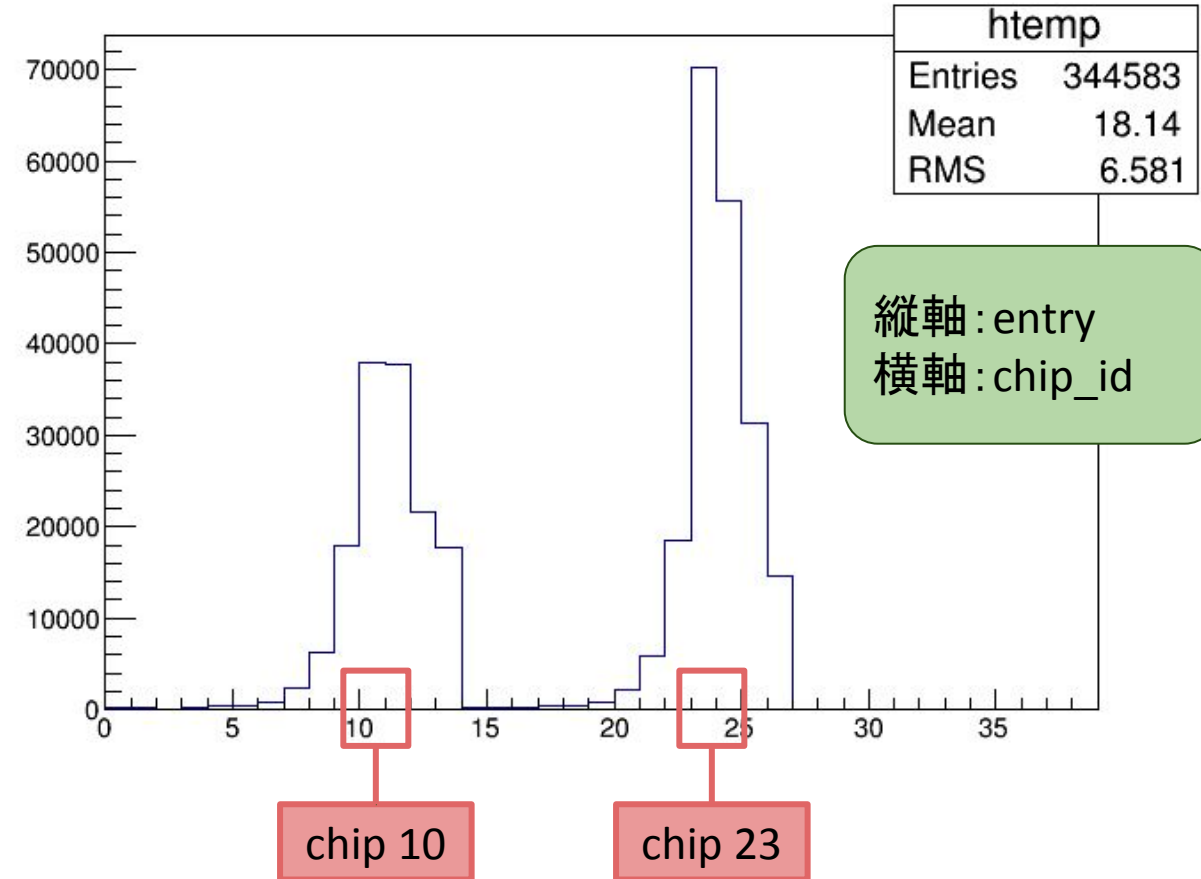
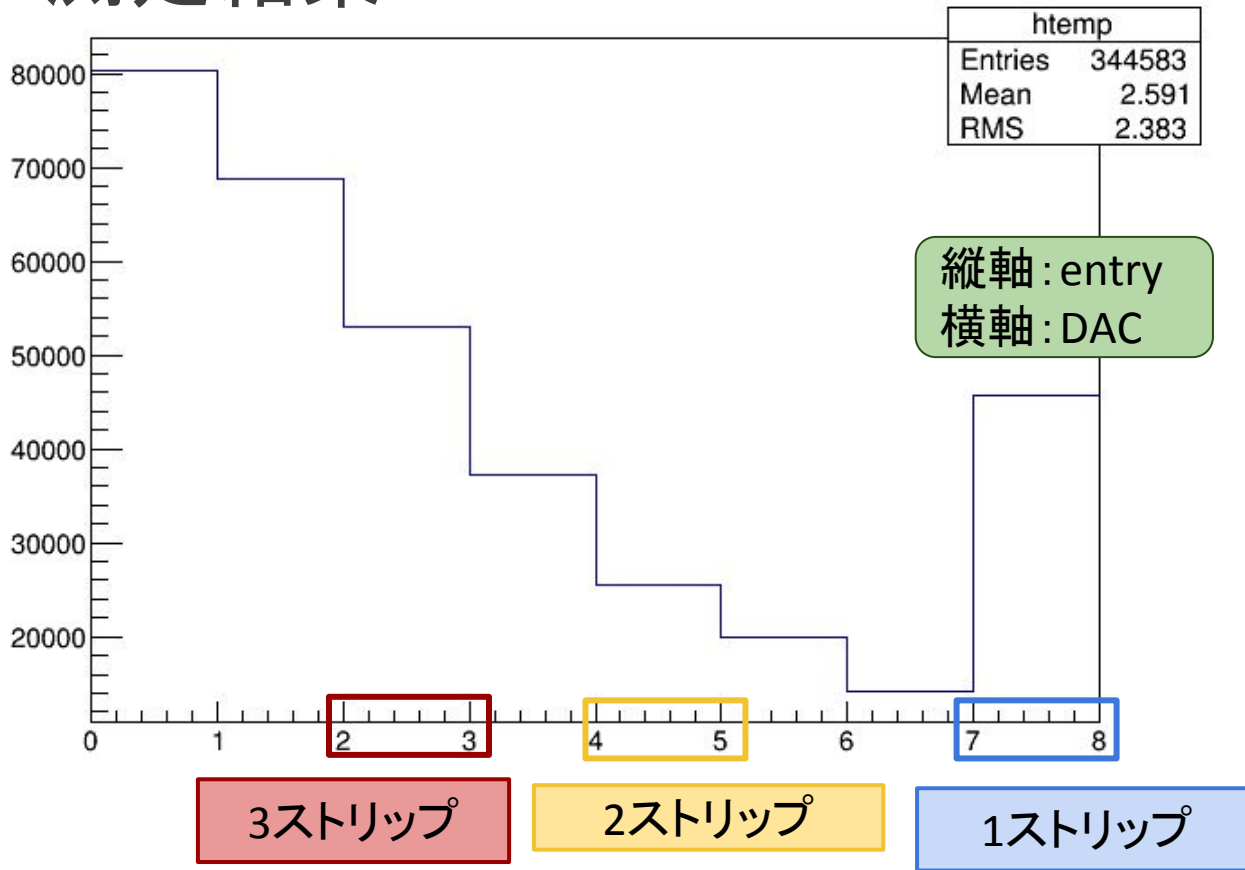


chip10,23付近にeventが集中すると考えられる

<対応電圧の計算>

$$210 \text{ [mV]} + \text{DAC値} \times 4 = \text{対応電圧 [mV]}$$

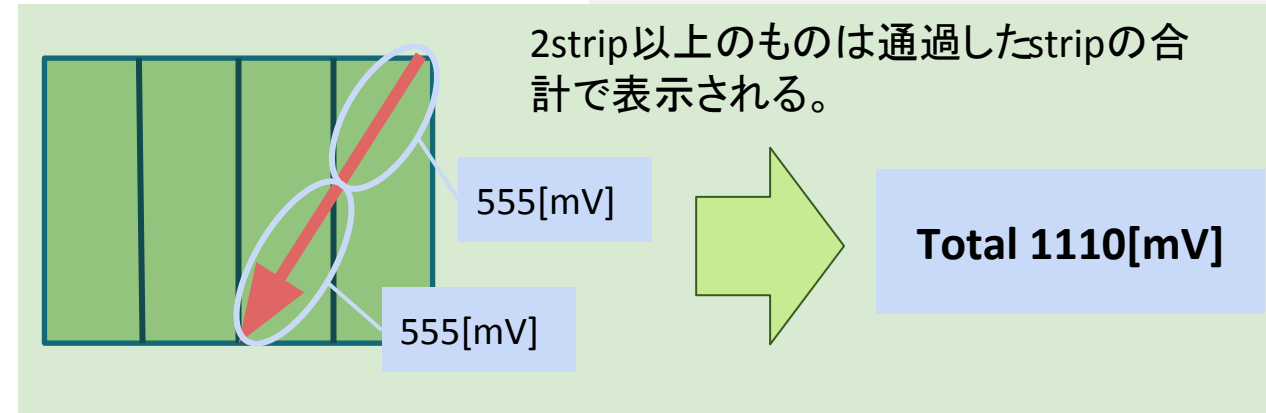
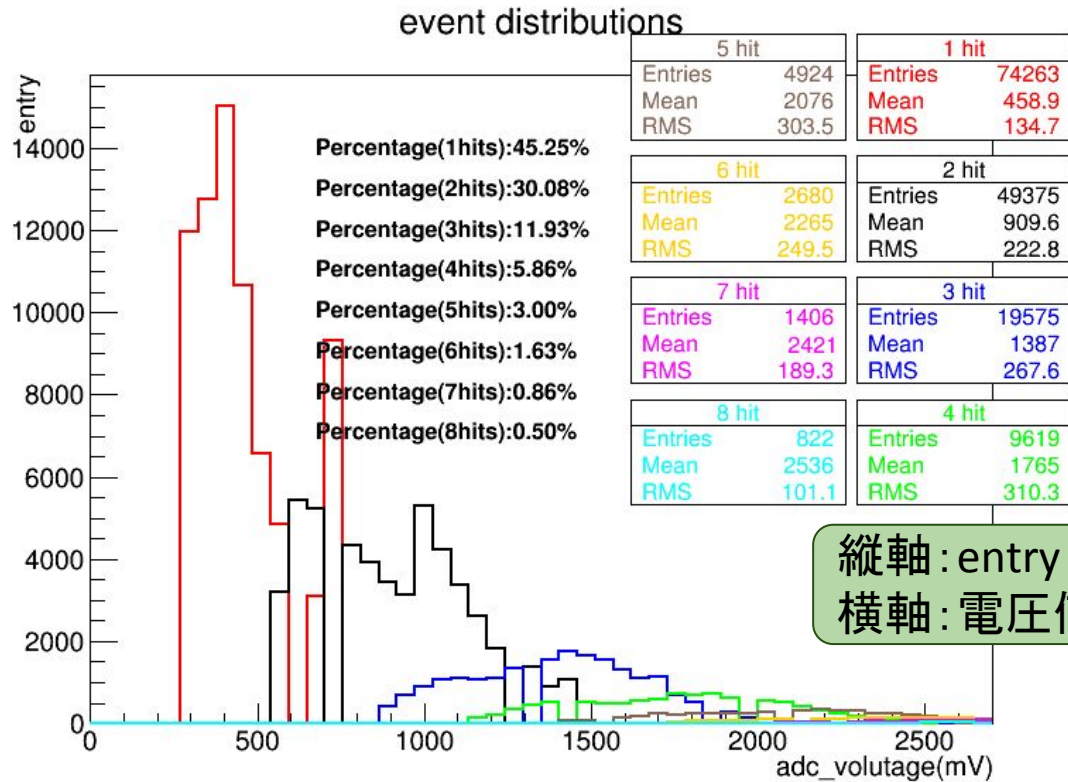
測定結果



β線源を置いた場所にchipが対応しているため、シリコンセンサーは線源のhitを捉えていると思われる。
また、DACの分布はDAC0のentryが一番多く、計算値と比べても期待通りにはならなかった。
そのため、**通過したストリップ別の評価が必要**である。

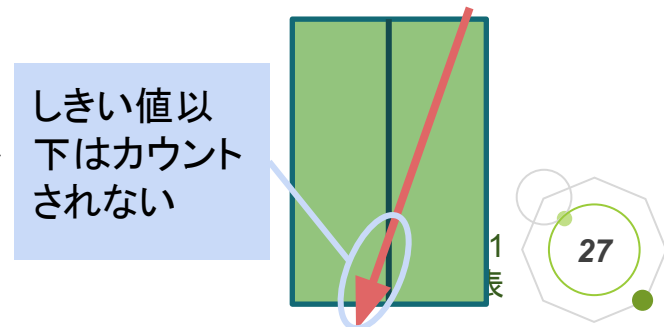
測定結果

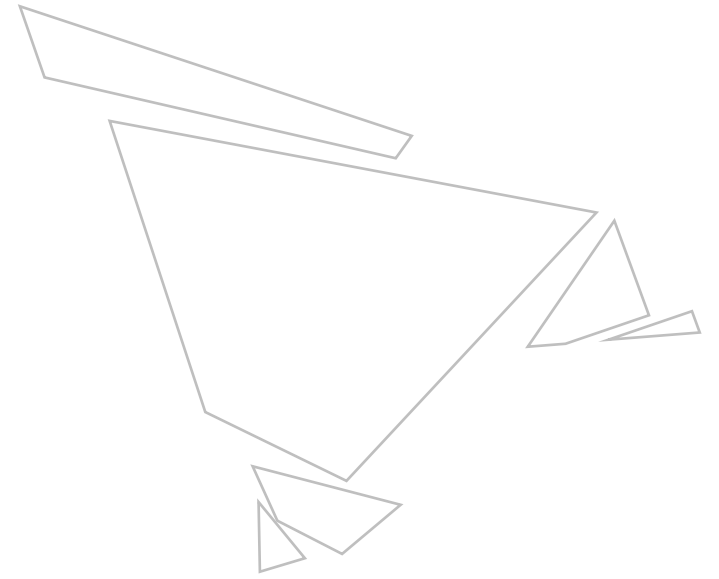
通過したストリップ別の分布



通過したstrip	しきい値	最大値
1strip	290[mV]	941[mV]
2strip	580[mV]	1100[mV]

1ストリップのentryが一番多く、低い電圧値で多くのentryが見られた。これは実際に1ストリップではなく、2ストリップ以上で入ってきたentryの中でしきい値以下の電圧値を落としたストリップがカウントされずに1ストリップで表示されてしまうことが考えられる。それを考慮すると、妥当な結果といえる。





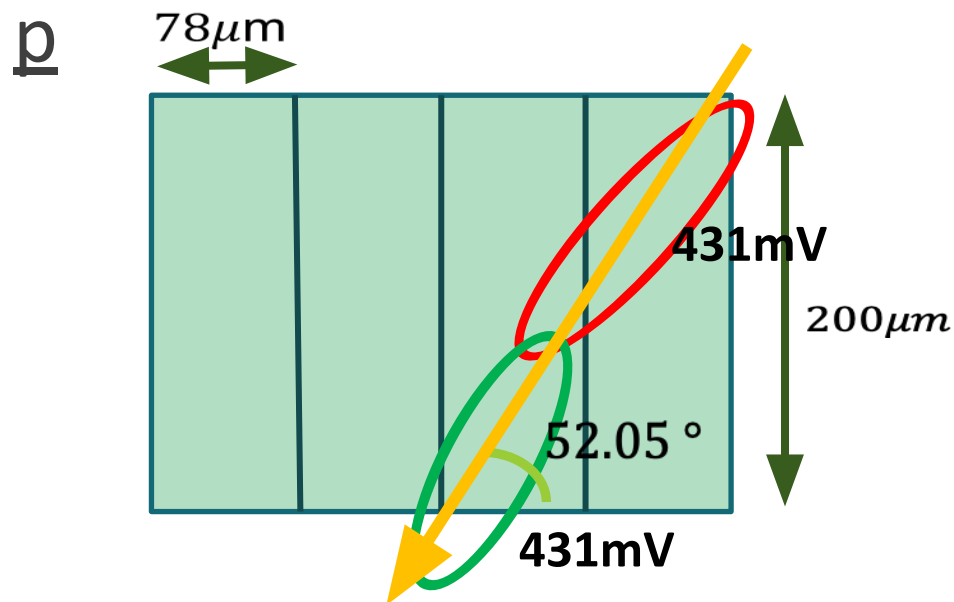
宇宙線測定による性能評価

- ・テストベンチブロック図
- ・外部トリガーモード測定条件と見積もり
- ・外部トリガー宇宙線測定
- ・通過ストリップ数別波高分布
- ・シングルヒットイベントの分布探索

ミューオンのシリコンセンサーでのエネルギー損失値 見積もり

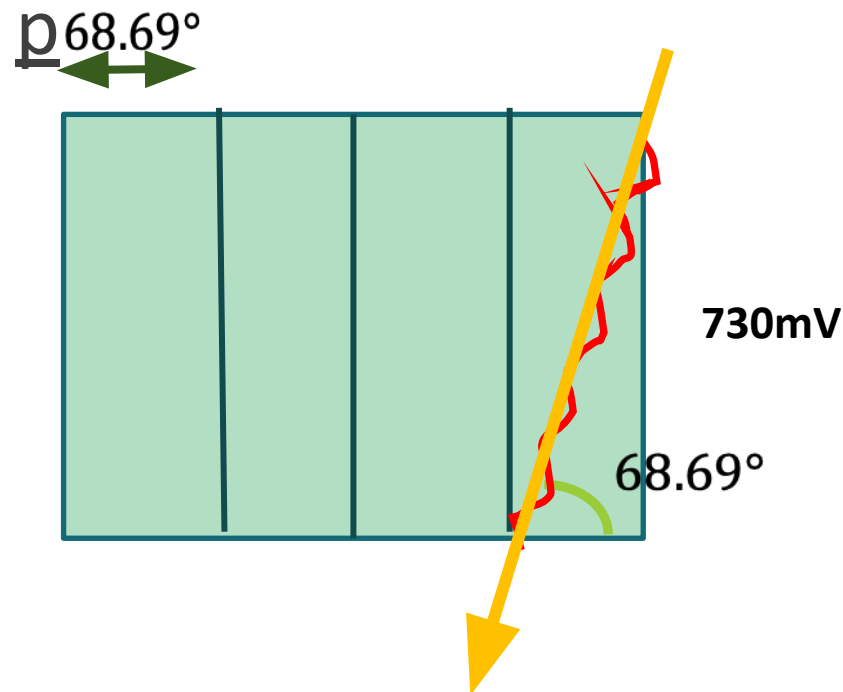
MIPで入射した時最大飛程

2stri



荷電粒子が2stripを最大飛程で通過したとき、全飛程で861(mV)損失する。
それぞれの層で読む信号は
1strip目で431mVまで、2strip目で431mVまで。

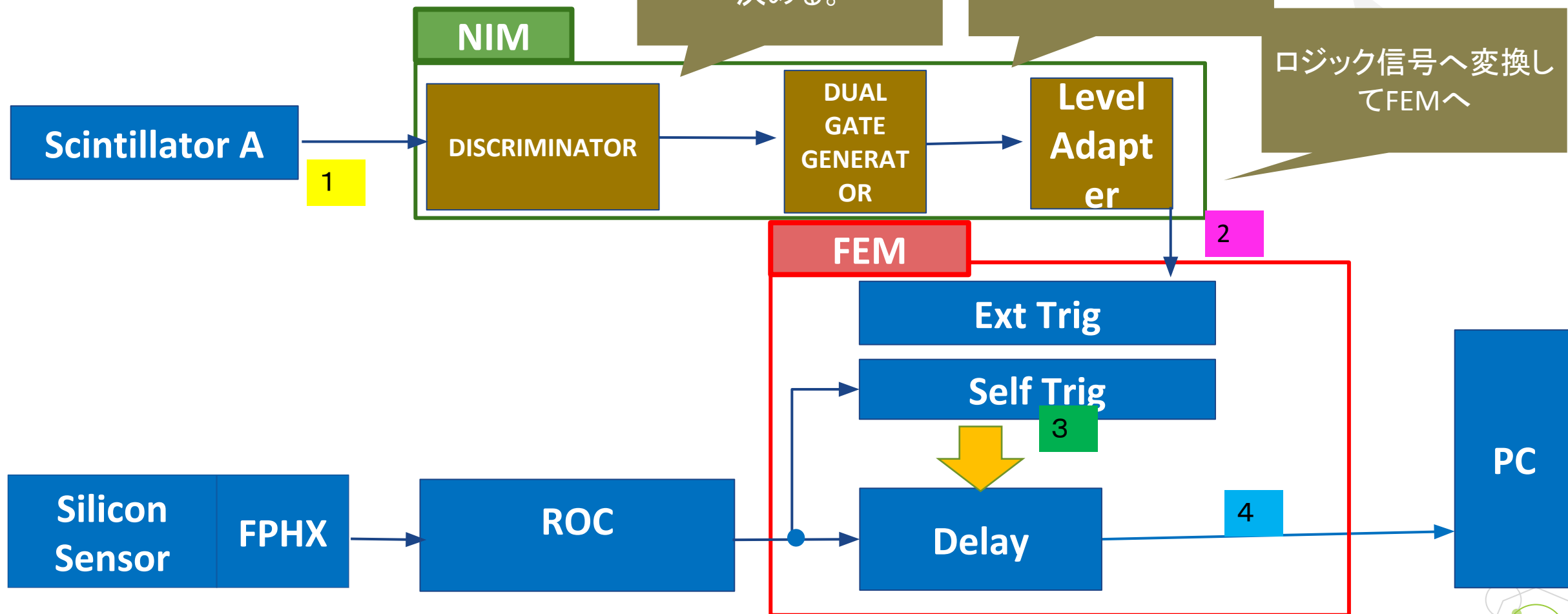
1stri



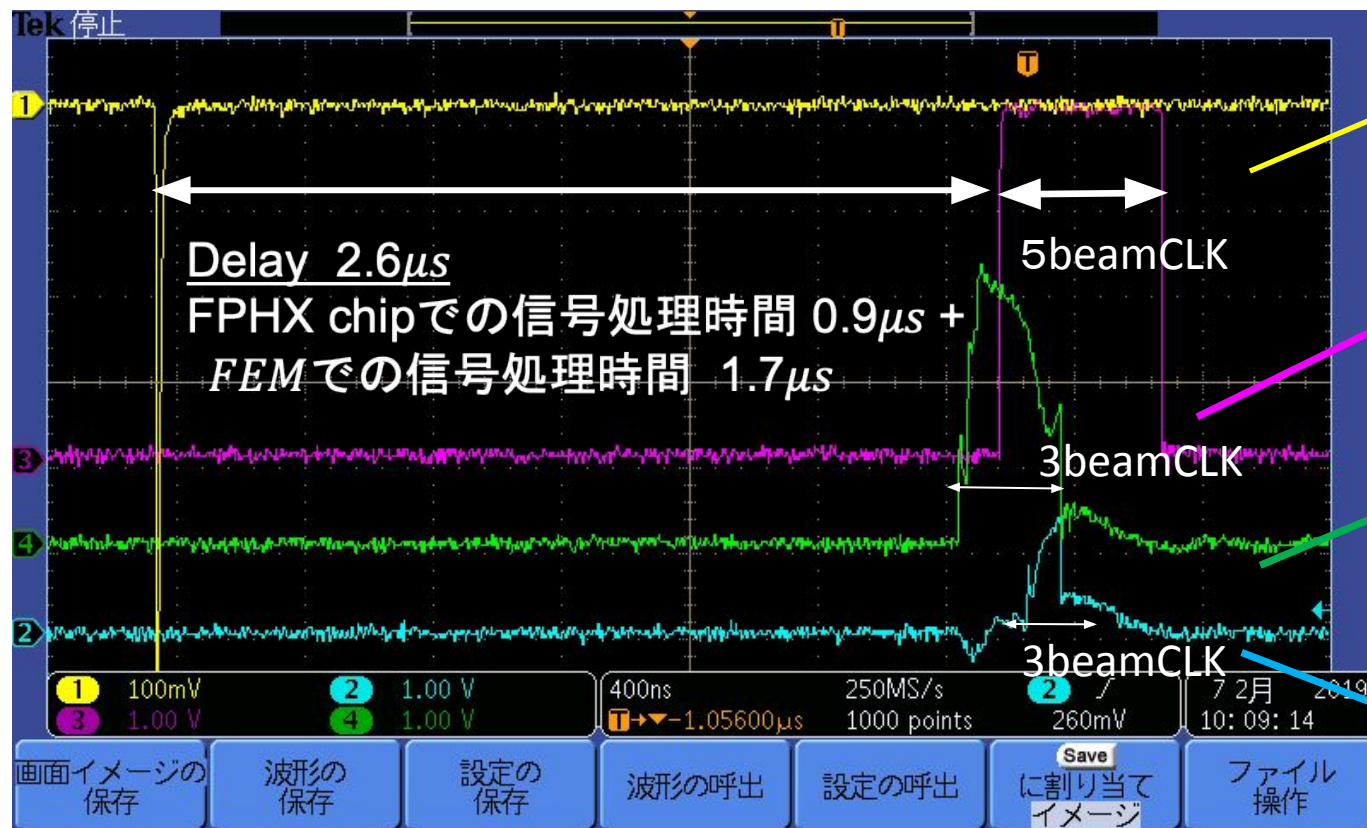
1strip通過時、読み取る信号は最大飛程で730mVである。

シンチレーションカウンタ 外部トリガー

テストベンチ全体図



トリガー信号とシリコンからのシグナルのタイミング確認方法



RHIC Beam CLK=9.4MHz(106ns)

①シンチレーションカウンタからのアナログ信号 (生データ)

②シンチレーションカウンタNIM TTL信号

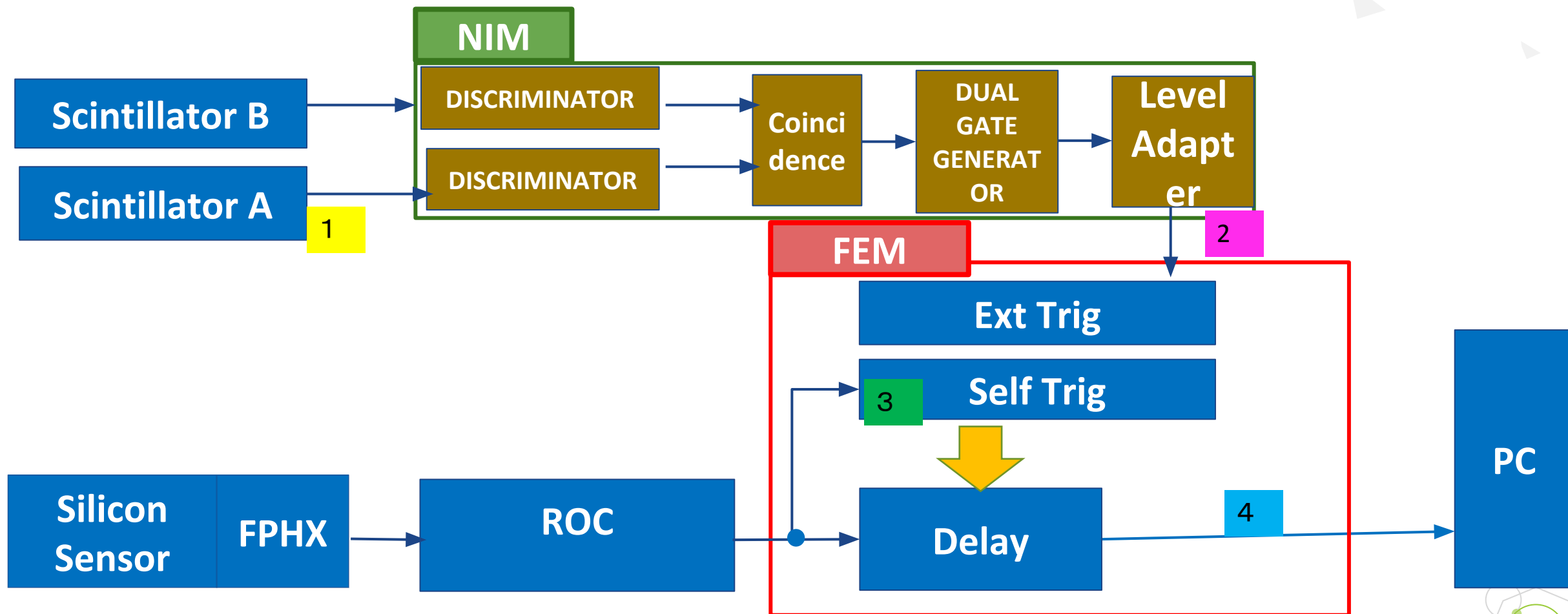
③シリコンセンサーのトリガー信号

④シンチレーションカウンタのTTL信号②とシリコンセンサーからのセルフトリガー③のAND信号

GATE GENERATOR でwidthとdelayを処理時間に余裕を持った値に調整。

2台のシンチレーションカウンタ テストベンチ全体図

コインシデンス外部トリガー



2台シンチレーションカウンタ部コインシデンス用セットアップ



の距離)



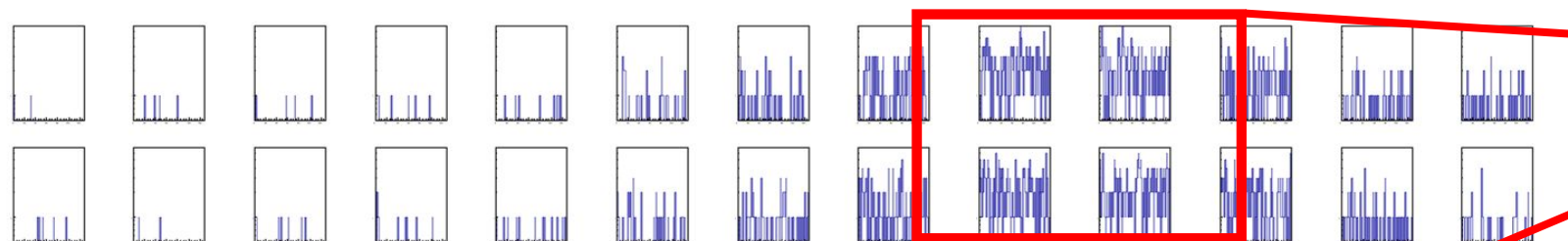
暗幕



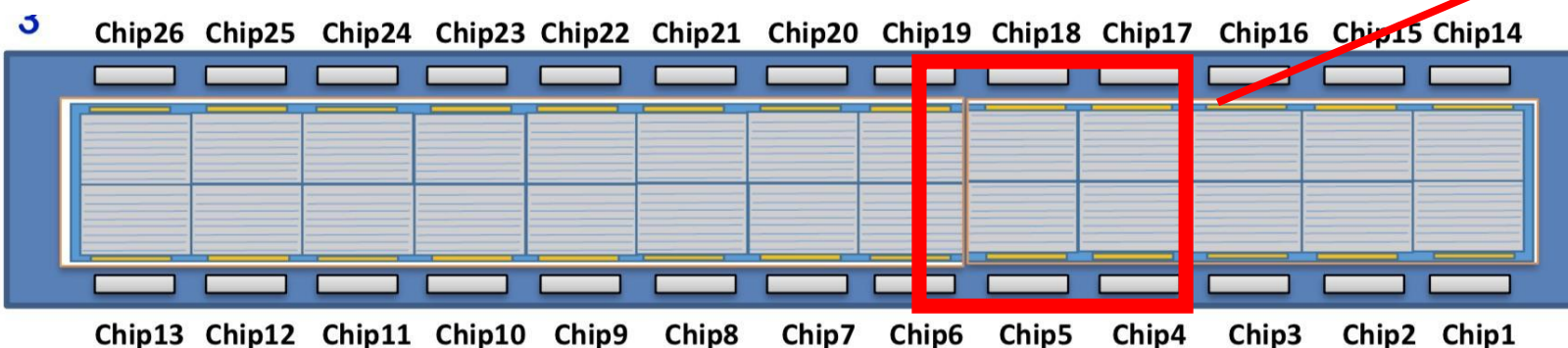
シンチレーションカウンタ1台外部トリガー宇宙線測定

チップ26個それぞれの横軸channel128binのヒストグラム

約18時間



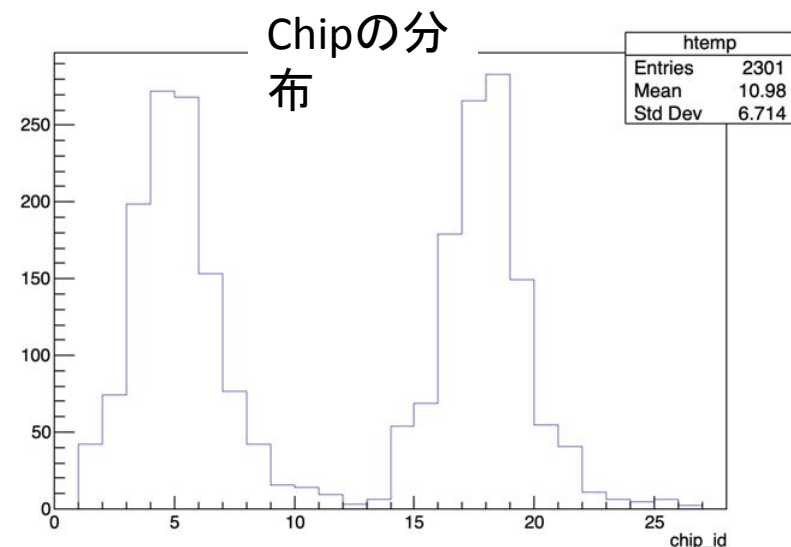
シンチレータがカバーしていた範囲
シンチレータ面積 15.8cm^2
厚み 1.0cm
シンチレータとシリコンセンサー表面との距離 5.11cm



シンチレータがcoverしていた範囲周辺の両サイドのchipがActiveになっており、外部トリガーシステムが、正常動作していることがわかる。

→chipの分布

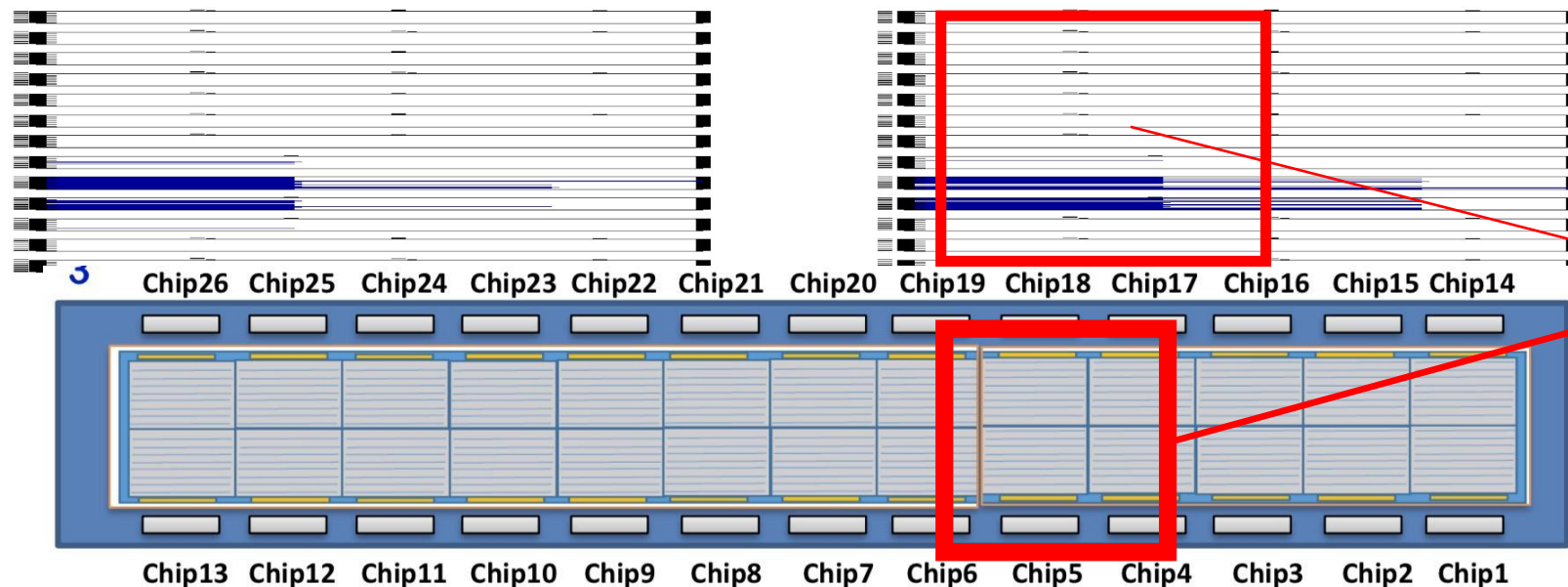
シリコンの両サイドに対応するchipをピークに対照的に分布している。



Data
20190206-2036

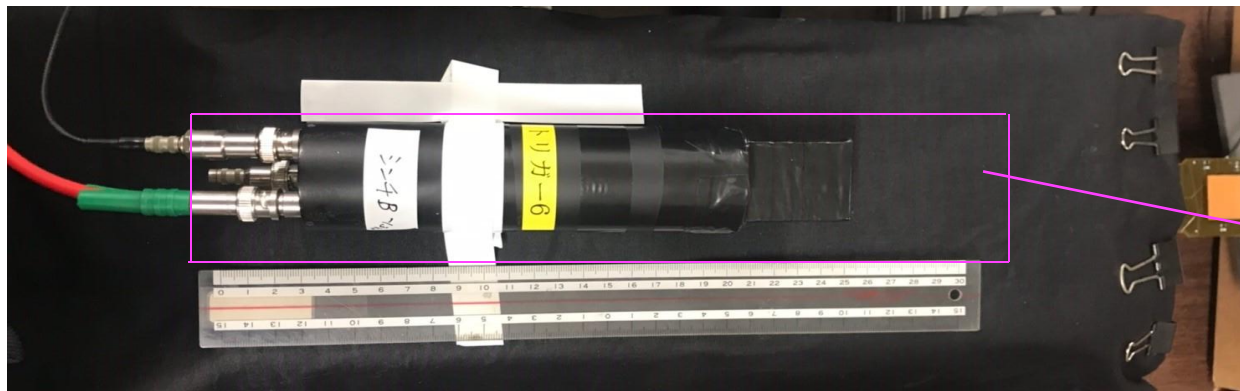
2台シンチ-コインシデンス外部トリガー宇宙線測定

チップ26個それぞれの横軸channel128binのhist Data 20190124-2212 約10時間



シンチレータ設置範囲

シンチレータを設置している付近のエントリー分布範囲が1台のシンチのトリガー時の結果より、絞り込めている。DACの最低閾値を検討する際に有効的な方法といえる。



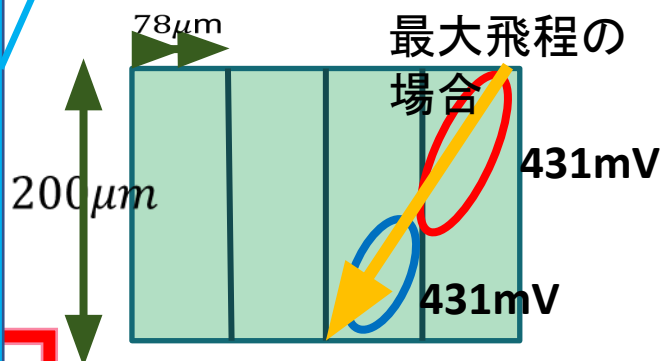
おおよそシリコンのある範囲

外部トリガーモード測定条件と見積もり

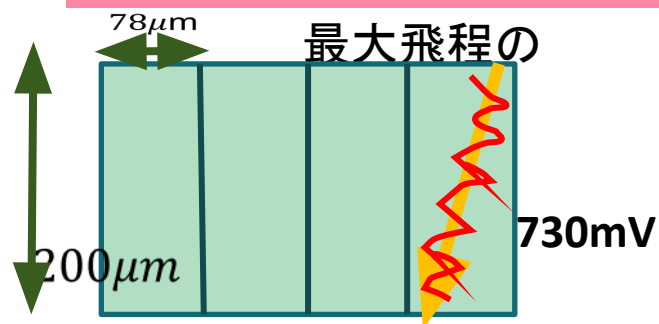
<基本的なFPHXチップ3bitDAC設定値>

DAC	閾値	電圧値 (mV)
DAC0	20	290mV
DAC1	25	310mV
DAC2	48	402mV
DAC3	98	602mV
DAC4	148	802mV
DAC5	172	898mV
DAC6	223	1102mV
DAC7	248	1202mV

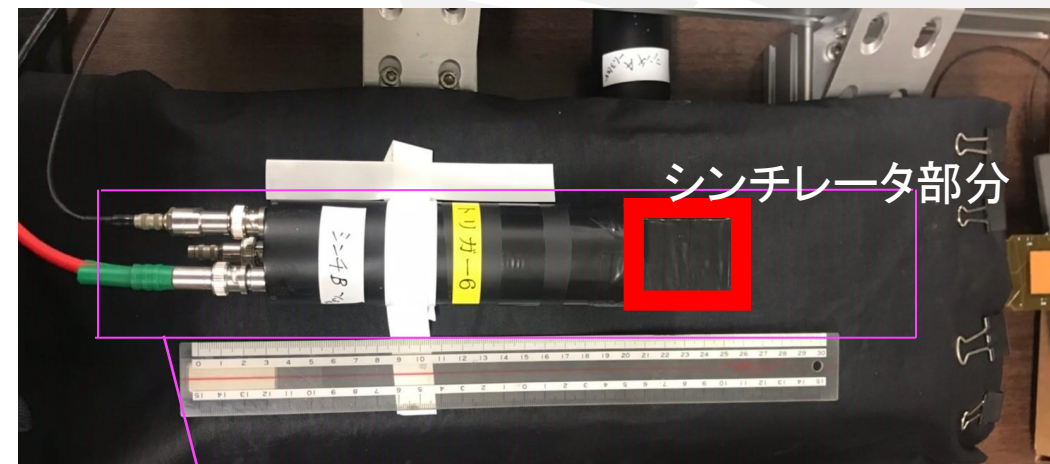
2ストリップ通過時にentryが期待されるDAC0~DAC3



1ストリップ通過時にentryが期待されるDAC3



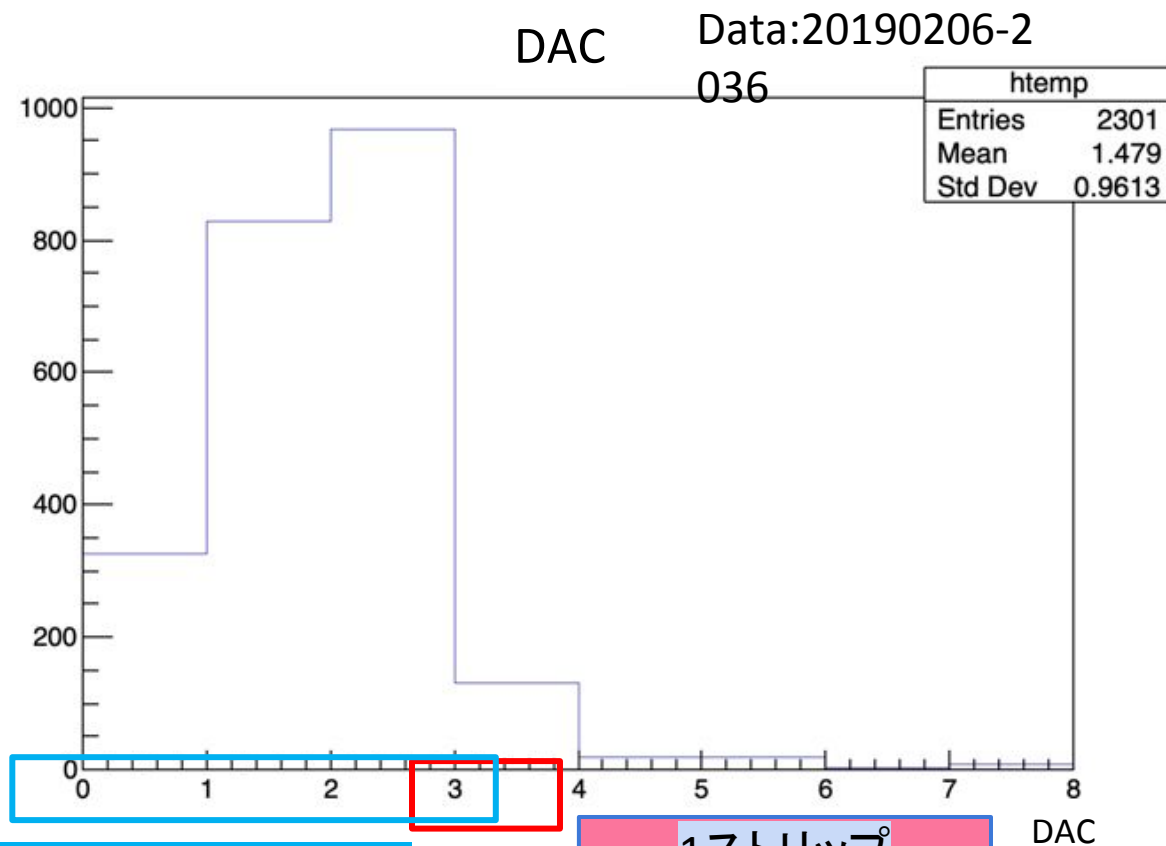
18時間測定



シンチレータをchip1,14よりに設置

DAC閾値が、宇宙線由来のイベントを拾うのに最適かどうかの検証を行った。

外部トリガー宇宙線測定



DAC	閾値	電圧値 (mV)
DAC0	20	290mV
DAC1	25	310mV
DAC2	48	402mV
DAC3	98	602mV
DAC4	148	802mV
DAC5	172	898mV
DAC6	223	1102mV
DAC7	248	1202mV

2strip 分布範囲(見積もり)

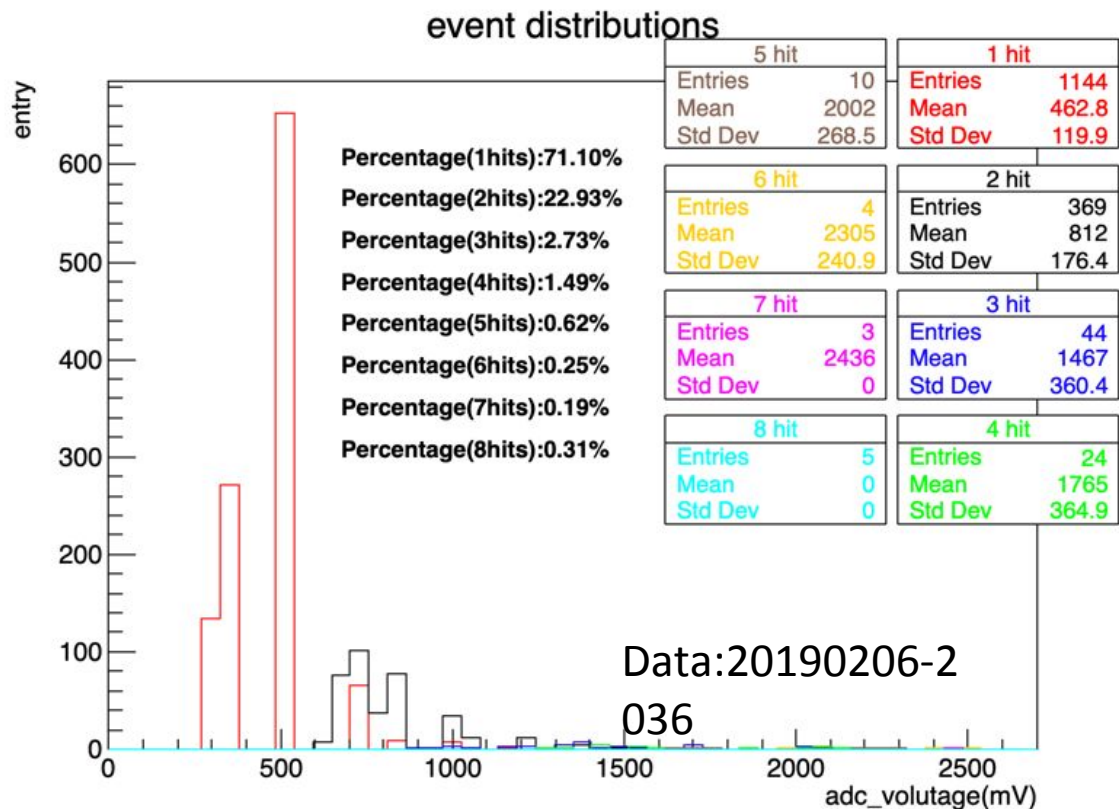
1strip 分布範囲(見積もり)

2ストリップ

1ストリップ

2ストリップを通過した宇宙線の観測結果は、見積もったDAC分布に一致する結果を得た。ただし通過ストリップ数別に評価していく必要がある。

通過ストリップ数別波高分布

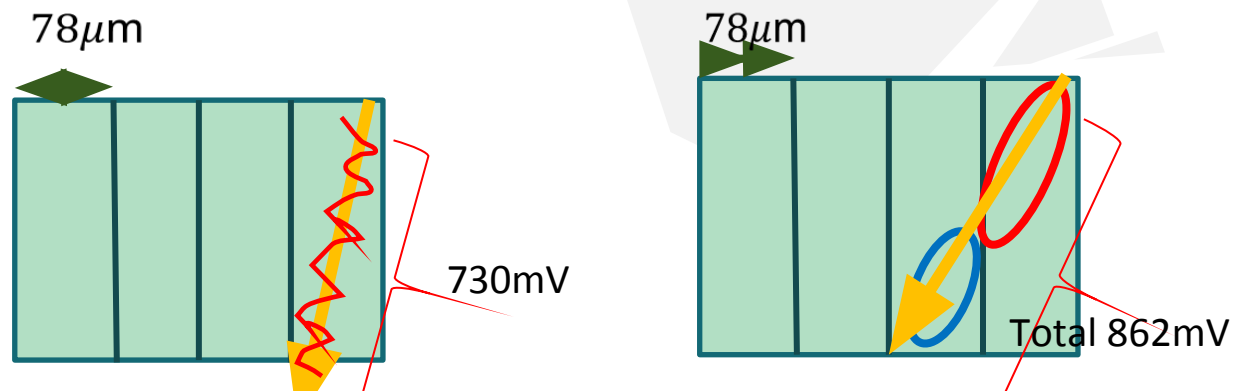


通過したMIPのミュオンの合計電圧値の分布が1strip通過イベントの分布の見積りの範囲に分布していない。

DACO以下のエントリーを取りこぼしているか。

同じbeam CLKで記録されたentryを、1イベントずつ区別し、その1eventあたりのstrip通過数を数えた。

```
BCO clk      Chip_id  Chan_id
1103 clk:18 1682 : 16 109 : 6 4hit 2
1104 clk:117 3317 : 15 103 : 6 2hit 1
1105 clk:117 3317 : 15 122 : 6 3hit 2
1106 clk:117 3317 : 15 123 : 6 2hit 3
n=3 adc=1020
1107 clk:51 5317 : 4 101 : 6 3hit 1
```

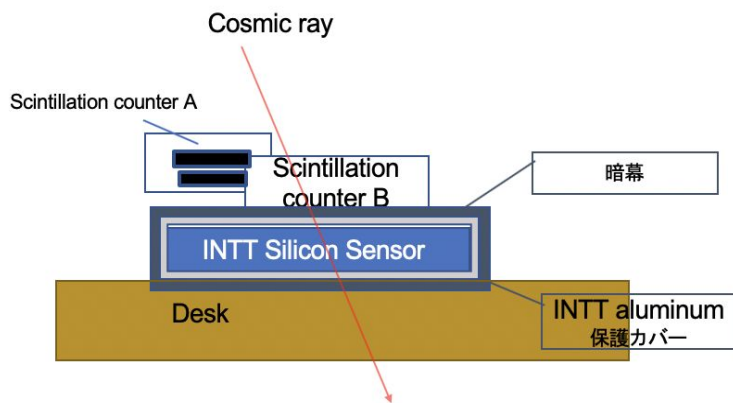


ストリップ通過数	最低全エネルギー損失見積り(mV)	最大全エネルギー損失見積り(mV)
1strip	680mV	730mV
2strip	730mV	862mV

シングルヒットイベントの分布探索

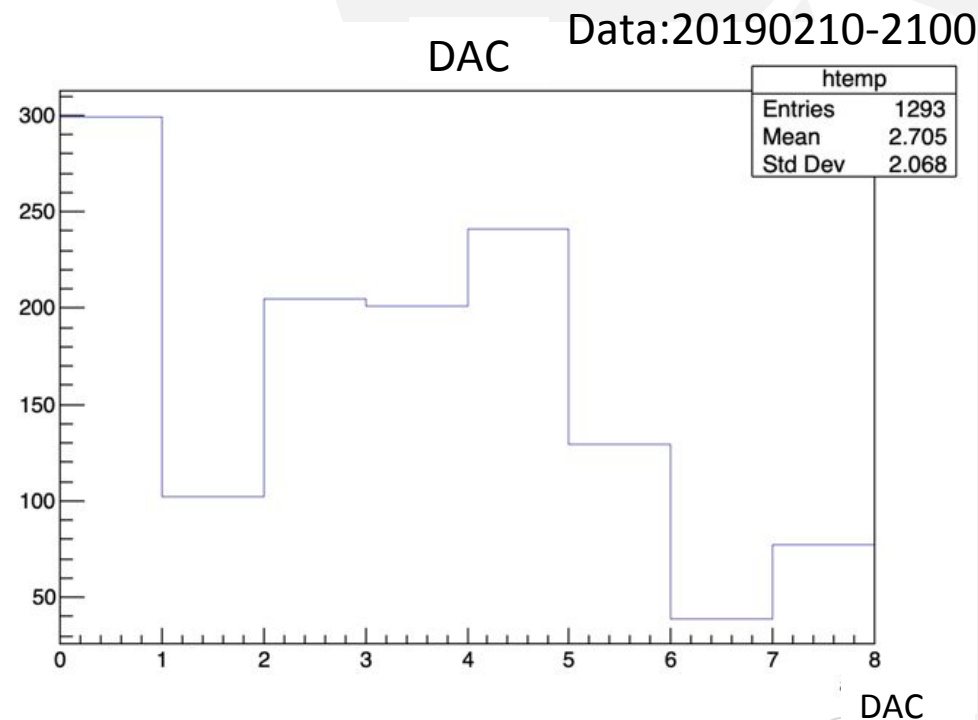
最低閾値DAC 0を40mV分引き下げ、2strip以上通過したイベントの割合が増加することを期待し測定。
 閾値が低い場合、ノイズを拾いやすいため、シンチレーションカウンタを2台コインシデンス外部トリガーを採用。前述の
コインシデンス外部トリガーとセッティングは異なり隙間なく重ねている。

約17時間測定



シンチレーションカウンタ2
台セットアップ図

DAC	閾値	損失電圧値 (mV)
DAC0	10	250mV
DAC1	15	270mV
DAC2	20	290mV
DAC3	35	350mV
DAC4	50	410mV
DAC5	65	470mV
DAC6	80	530mV
DAC7	95	590mV

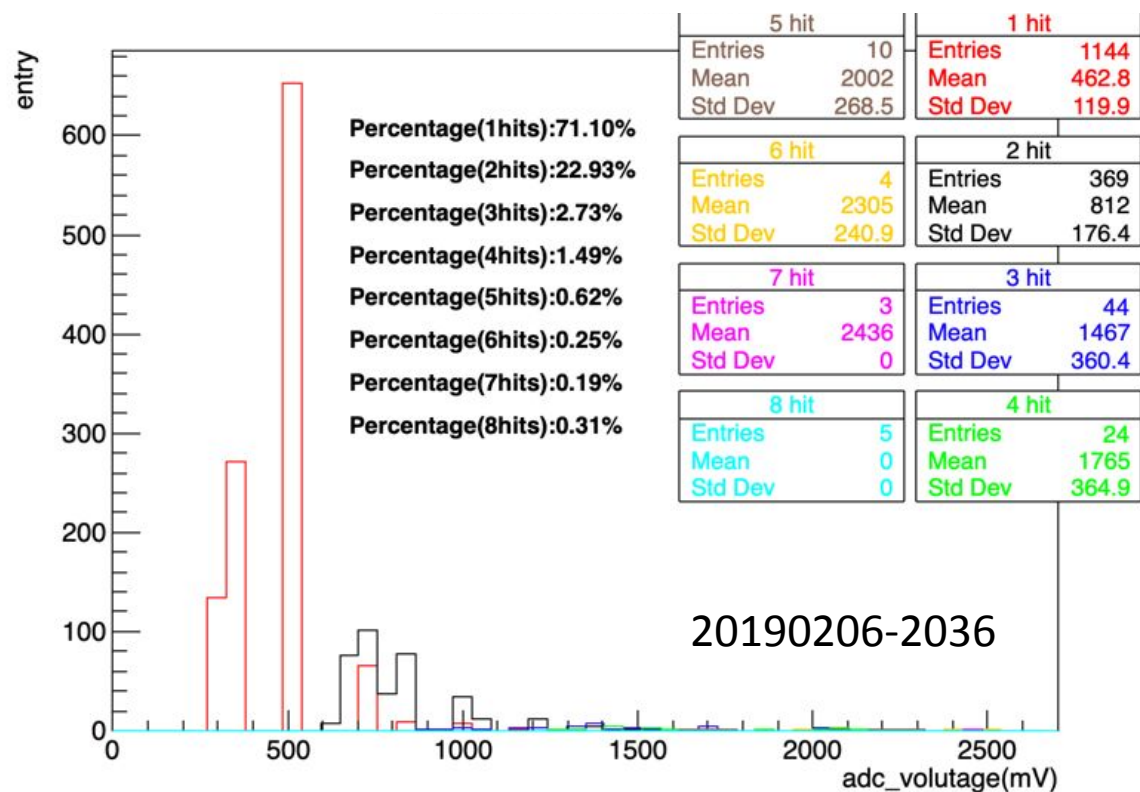


DAC0 (250mV~270mV)のエントリーの割合が増加した。

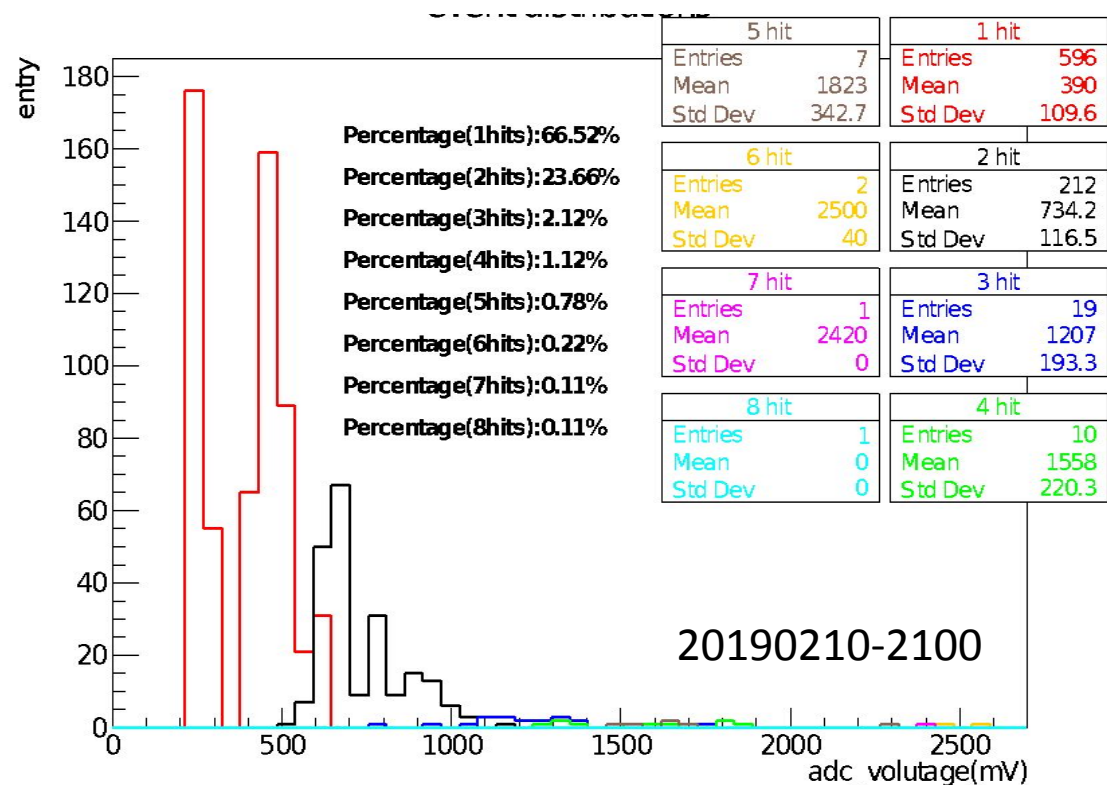
シングルヒットイベントの分布探索

イベントごとの通過ストリップ数と、その全ストリップにおけるエネルギー損失値

DAC 0=20 (対応電圧290mV) DAC=7=228 (対応電圧1202mV)



DAC 0=10 (対応電圧250mV) DAC=7=95(対応電圧590mV)

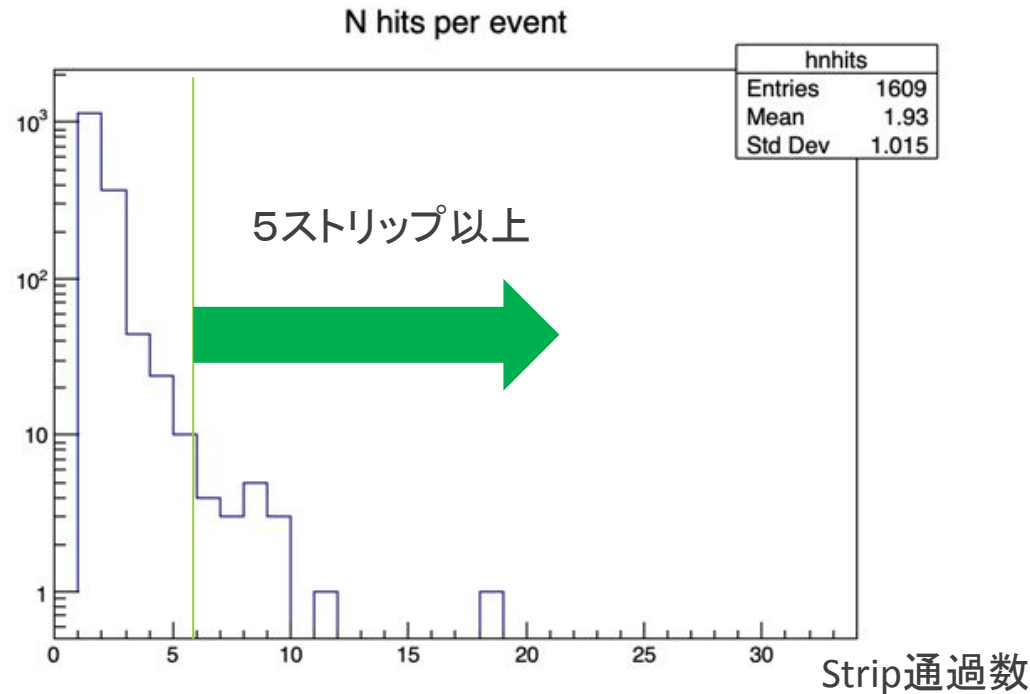


DAC0の最低閾値を下げた場合、2strip以上通過したイベントの割合が大きくなったため、最低閾値以下の2strip以上通過したイベントの取りこぼしているエントリーを減らすことができたといえる。

クラスター判別

イベントごとのhit数の分布を示したグラフ

DAC 0=20 (対応電圧290mV) DAC=7=228 (対応電圧1202mV)



Beam CLKタイミング	
Chip番号	1hit
1961 clk:1 46465 n=1 adc=356	1hit 1
1962 clk:21 26389 : 18 26 : 6	1hit 1
1963 clk:21 26389 : 18 27 : 6	2hit 2
1964 clk:21 26389 : 3 41 : 6	2hit 3
1965 clk:21 26389 : 3 42 : 6	2hit 4
1966 clk:21 26389 : 3 46 : 6	1hit 5
1967 clk:21 26389 : 3 48 : 6	1hit 6
1968 clk:21 26389 : 3 50 : 6	0 7
1969 clk:21 26389 : 3 51 : 6	1hit 8
1970 clk:21 26389 : 3 52 : 6	0 9
n=9 adc=3530	
1971 clk:58 33722 : 4 44 : 6	6hit 1
n=1 adc=1152	

実際5strip~など複数のストリップを通過するイベントの場合、損失エネルギーが複数のストリップで分割され、DAC0以下の小さなエネルギー損失を起こすエントリーが増えるため、可能性としてはかなり低い。
もう少し、判別条件を加えたい。

宇宙線測定の考察

シリコンセンサーの宇宙線に対する正常動作が確認できた。

エネルギー損失 の分布の見積もりにおおよそ一致、もしくは、ズレに対する原因の追究と行うことができた。

<次のステップ>

- 測定効率を上げるための複数台のシンチレーションカウンタのOR回路を外部トリガーとして採用し、宇宙線測定を行い、測定効率を向上する。
- 特に外部トリガーによる宇宙線測定において、統計数が少なく、分布の傾向を結論づけるには、やや説得力にかける。測定条件をさだめ、数日の測定データを得る必要がある。
- ストリップ数別電圧対応の分布グラフの、イベント識別に隣同士のストリップの呼び出し条件を追加し、クラスターの判別をより正確に行うためのプログラムを作成。



まとめ

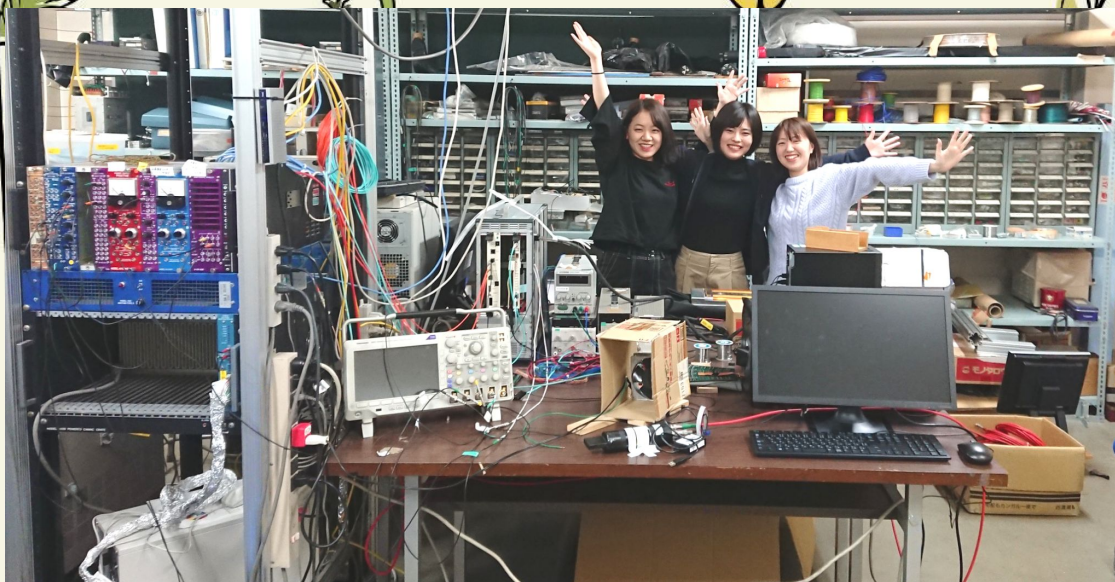
- ・卒業研究のまとめ
- ・今後の課題
- ・参考文献

卒業研究のまとめ

- 奈良女子大学におけるINTTのテストベンチの構築が済み、問題なくデータを得るところまで環境を整えることができた。
- データ読み出しシステム、解析までの動作の一連の流れと、ハードウェアの理解を深めることができた。
- ノイズ評価と、 β 線源と宇宙線による性能評価結果から、 β 線と宇宙線両方共に損失するエネルギーの電圧値がノイズの大きさ(9.19mV)に対して十分大きく、ノイズの影響は考えなくていいといえる。
- 宇宙線測定では、見積もりを元にADC閾値を設定し、最適化し、シリコンセンサーの十分な応答を確認し、性能評価を行うことができた。

参考文献

- Passage of particles through matter 1 –PDG (June 5, 2018)
- William R. Leo Techniques for Nuclear and Particle Physics Experiments A How-to Approach
- 益田英知 RHIC-sPHENIX実験におけるシリコンストリップ検出器の開発
- 長島徹 RHIC-PHENIX実験Run15におけるFVTX検出器を用いた高多重度トリガーシステムの開発と陽子+陽子衝突における方位角異方性の検証(2015)



ご清聴ありがとうございました



BACK UP

シンチレータのレート

測定中Visual Scalerを用いて
信号数カウント。

100MHz CLK GENERATOR
プリセット周波数切り替え



シンチ2台のコインシデンス

Visual Scaler

表面積

シンチレー
ションカウン
タA

シンチレー
ションカウン
タB

実験における
印加電圧

1300V

1300V

Signalの種類	カウント
シンチAディ スクリミネー タ通過後	17
ディスクリ後 のシンチB	36
100MHzCL Kから	60
シンチ2つの コインシデン スNIM通過 後	13



レート(Hz)	レートの平均(Hz)
2.9473508	2.9606794
3	4
5.2262579	6.1546151
0	10
0.0199933	0.0208264

100MHz CLK

GENERATOR

操作GUI(Graphical User Interface) Nevis_GUI(FPHX teststand DAQ)

The screenshot shows the FPHX TestStand DAQ GUI. On the left, a table lists registers (Reg) and their descriptions (Desc). A red box highlights registers 3 through 11, which are DACs. A blue callout box points to this area with the text: "FPHXチップのゲイン値を決める" (Determine the gain value of the FPHX chip).

In the center, a "Channel Mask" grid is visible, showing a 16x16 grid of cells. A red box highlights this grid, and a blue callout box points to it with the text: "Maskするchip, channelを選択" (Select chip, channel to be masked).

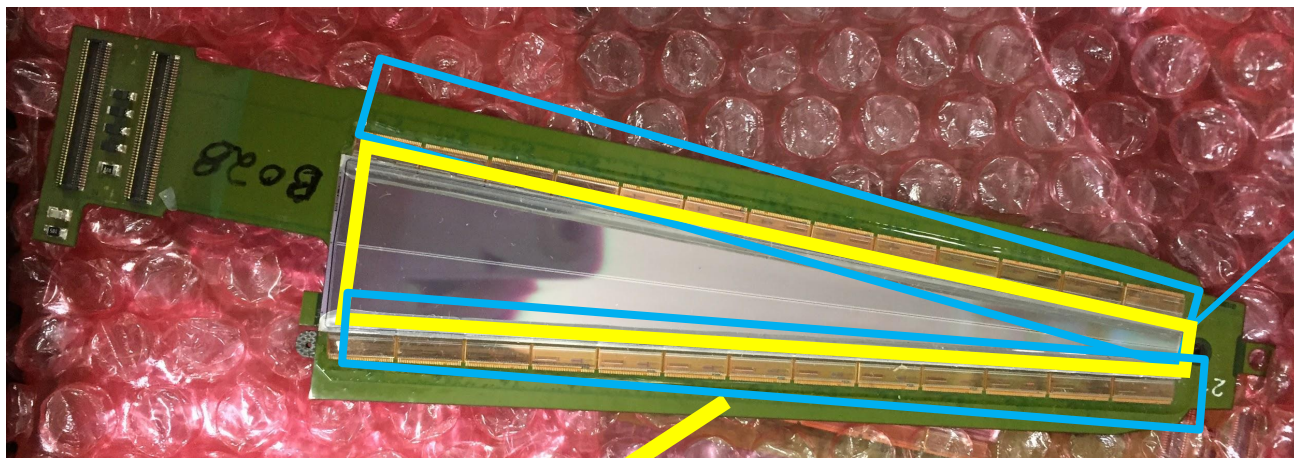
On the right, a "Global Chip/DAQ Operations" panel contains various control buttons. A red box highlights this panel, and a blue callout box points to it with the text: "FEMのFPGAへDAQの命令を送る。DAQスレッド操作" (Send DAQ commands to FEM FPGA. DAQ thread operation).

Below the operations panel, a "DAQ Configuration" section contains various settings like "NI DAQ Sample Rate (MHz)", "Num of events", and "Print Output". A blue callout box points to this section with the text: "DAQの設定を構築、トリガーモードの選択" (Construct DAQ settings, select trigger mode).

At the bottom right, a "Module Enable" section shows checkboxes for "Module 15", "Module 0", and "Module 1". A blue callout box points to this section with the text: "シリコンmoduleに対するchip対応の司令選択" (Select commands for silicon module).

At the bottom center, a red callout box contains the text: "あらゆる任意の測定条件で測定可能" (Measurement possible under any arbitrary measurement conditions).

FVTX シリコンセンサー (PHENIX実験)



シリコンセンサー
・シリコンストリップセンサーを使用。
・n型半導体とp型半導体で構成

FPHX

- ・26チップそれぞれ128chの読み出しチャンネルを持つ。
- ・外部からADC値、各チャンネルのマスクなどの条件を制御できる。

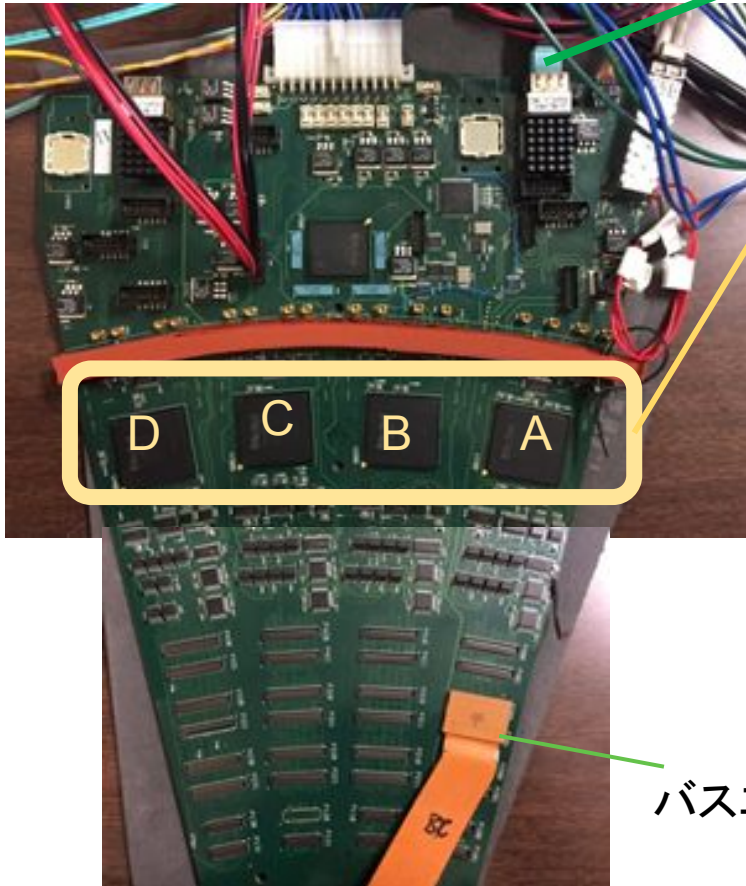
FPHXの電源

ROCの電源



読み出しシステム

ROC(Read Out Card)



光ファイバーケーブル

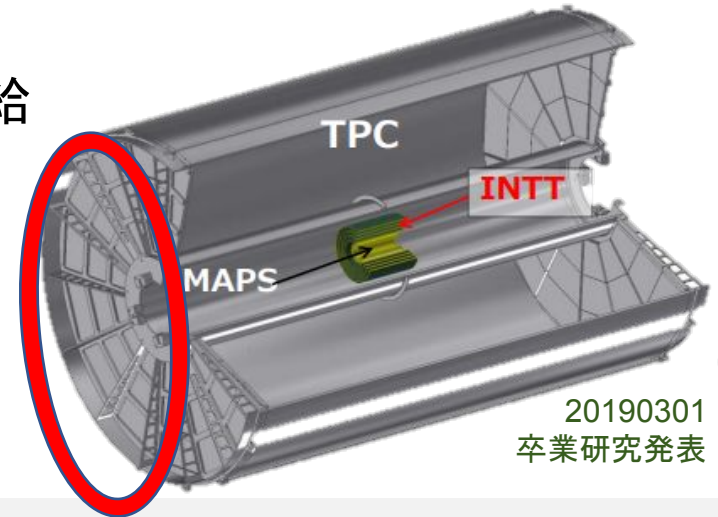
・FEMへ光速に近い速度でデータを送信

FPGA(Field Programmable Gate Array)

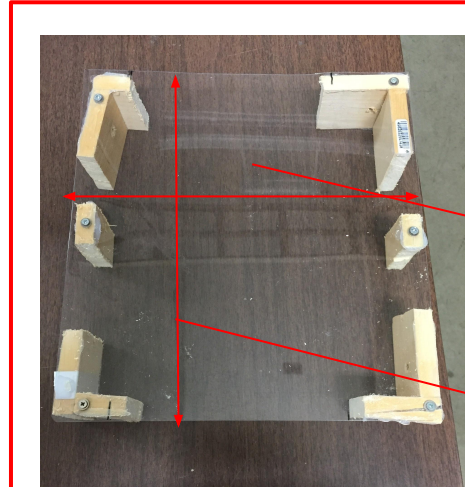
・データ処理システム

- ・測定条件や閾値などの情報を指定されたFPHXチップへ 転送する。
- ・キャリブレーションパルスを発生させる。
- ・データを同期させ整理する。
シリコンセンサーと、バスエクステンダーにより接続されている。
- ・シリコンセンサーへ電源を供給

バスエクステンダー



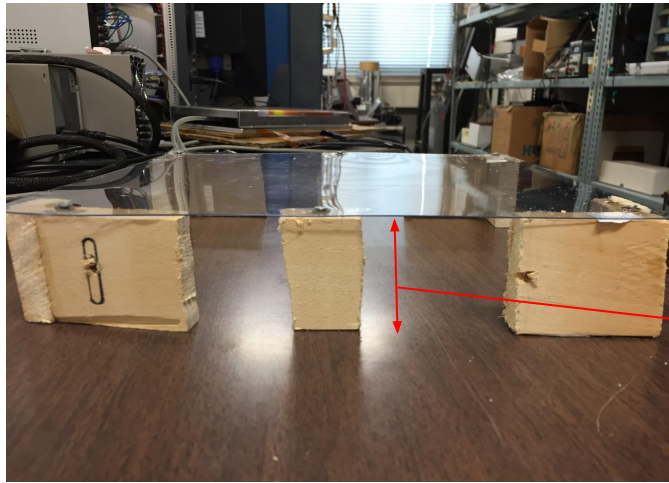
Set up



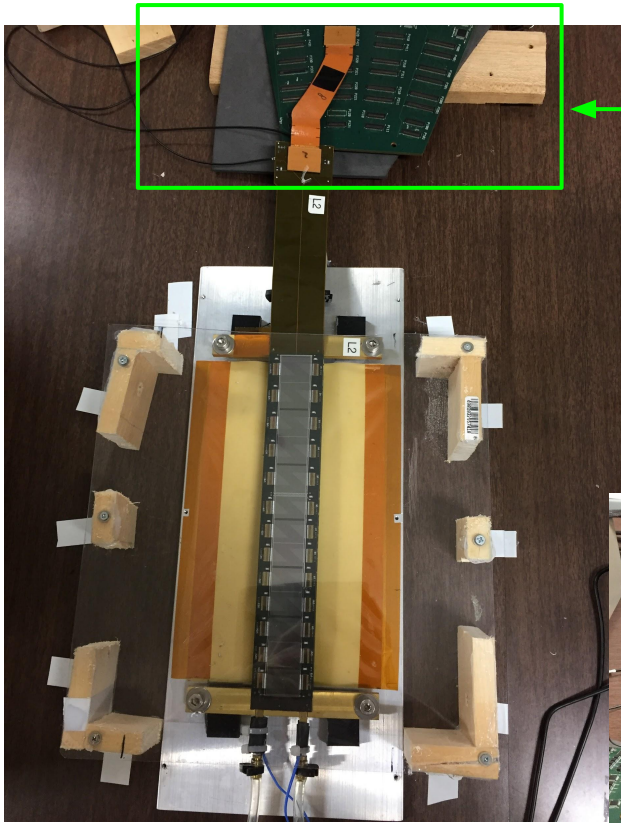
plastic cover
厚さ: 約1.0mm

横: 約250mm

縦: 約277mm



高さ: 約52mm

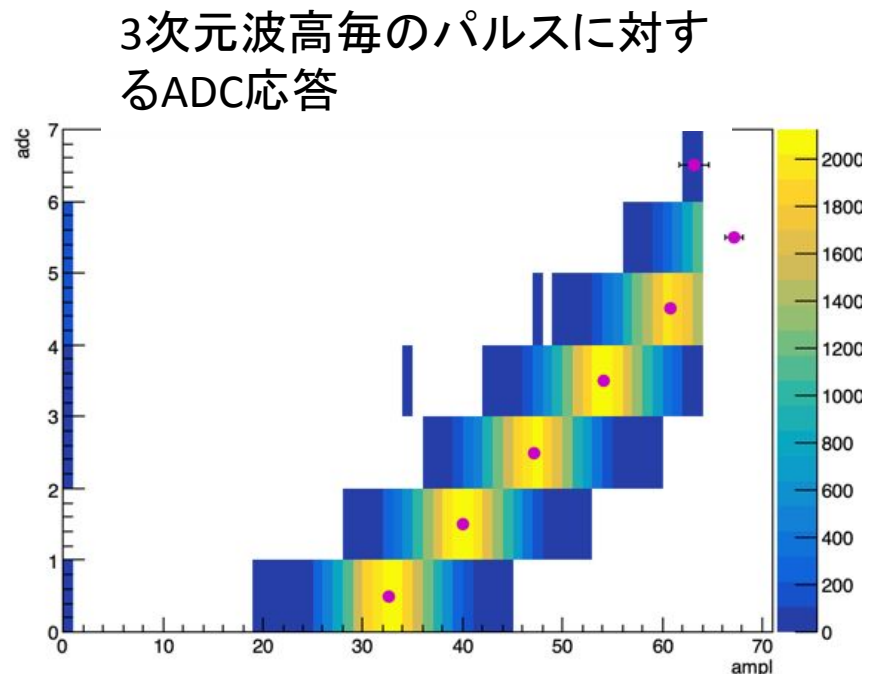
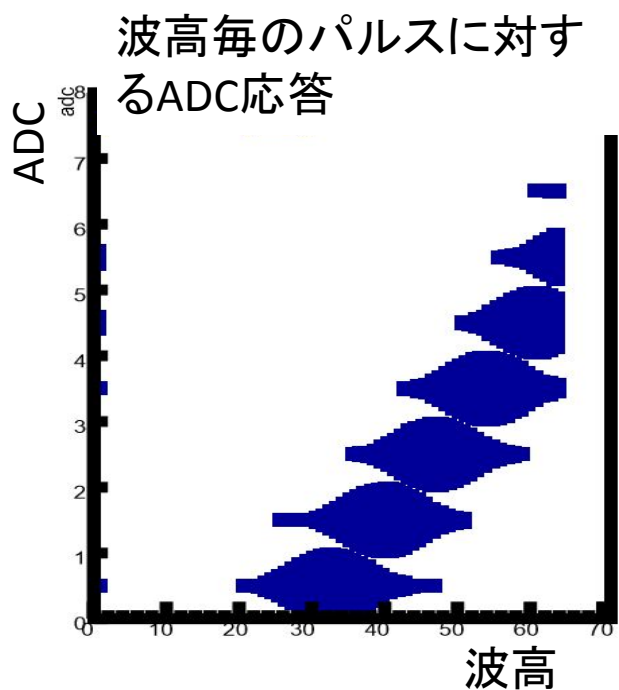


ROC



Blackout Box

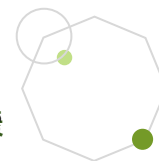
amplitudeとADC閾値の相関関係のグラフ



測定閾値DAC0から等間隔でパルス高が大きくなり、同時にADCも1つずつ増えていく。

立ち上がりの緩やかな時点も一定幅の波高でADCが移り変わっており、相関性が確認できる。

パルス波高とADCに正の相関がある。



読み出しシステム

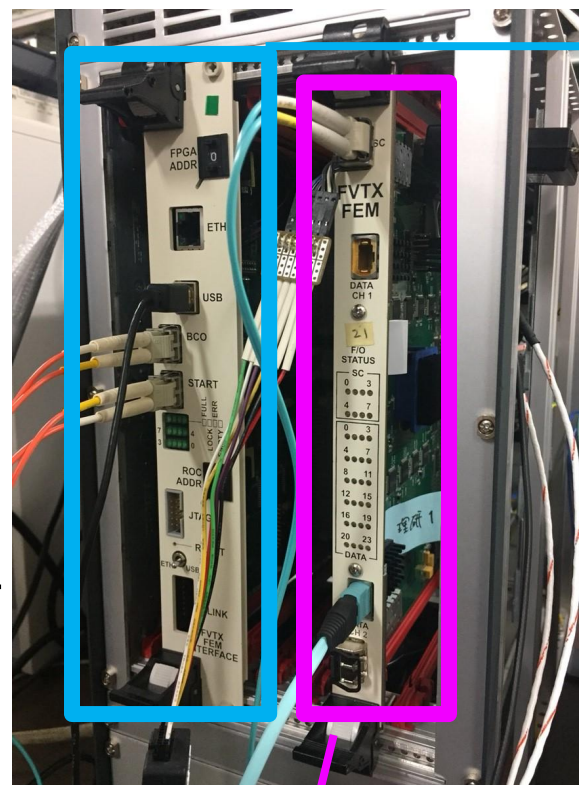
FEM(Front End Module)

- ・VME規格の読み出しボード。
- ・FPGAを搭載。
- ・FPHXからのデータをROC経由で収集し、PHENIX共通のフォーマットに変換

→トリガーシステムの構築が可能

テストピンから、シリコンの信号と外部トリガー信号をオシロスコープで確認可能。

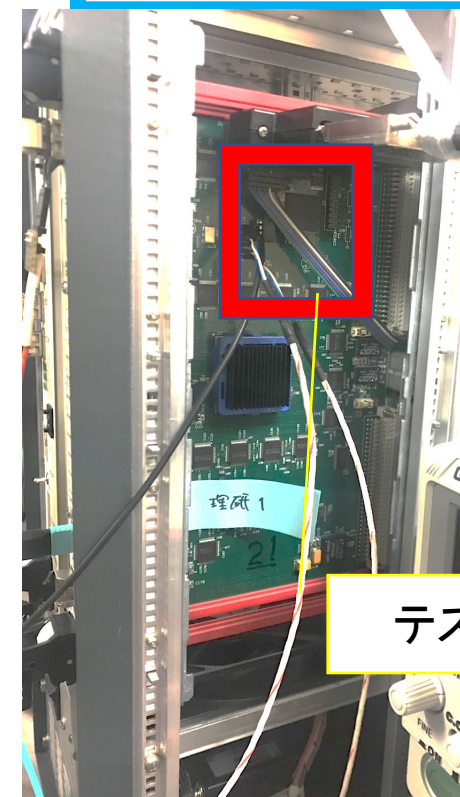
測定の目的ごと、また対応ROC portに対し、FPGAのコードをconfiguration、コンパイルし直す必要がある。



FEM

FEM-IB(FEM Interface Board)

- ・FEM全体を制御するモジュール

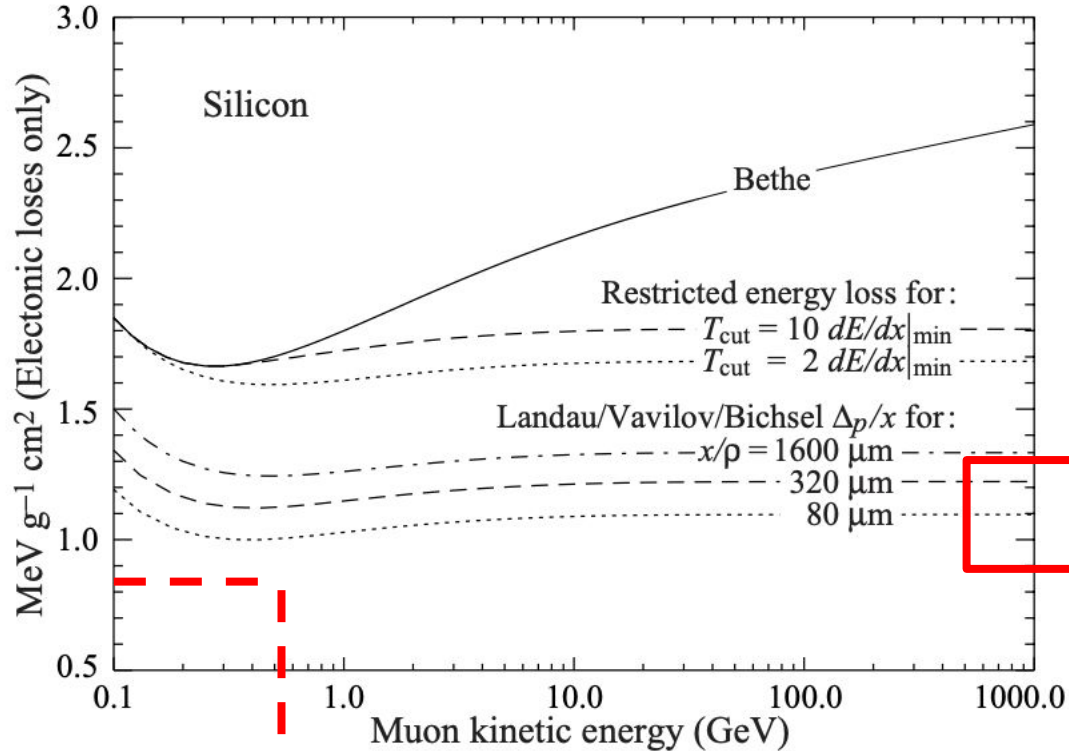


テストピン

シリコンセンサー読み出しチップ(FPHX) エネルギー損失の計算過程詳細

<エネルギー損失値算出方法>

200 μm 厚Si中でのMIPのミュオンエネルギー損失は、図より0.4GeVで1.1($\text{MeV g}^{-1} \text{cm}^2$)と読んできて
Si密度2.33(g/cm^3)として



0.4GeV

グラフ引用: Passage of particles through matter 1 –PDG (June 5, 2018 19:57)

<http://pdg.lbl.gov/2018/reviews/rpp2018-rev-passage-particles-matter.pdf>

200(μm)通過時のエネルギー損失

$$1.1(\text{MeV g}^{-1} \text{cm}^2) \times 200(\mu\text{m}) \times 2.33 (\text{g}/\text{cm}^3) = 0.0513(\text{MeV})$$

Siの電子正孔対1個の生成に必要なエネルギーは200Kで3.62eVより、

$$0.0513(\text{MeV}) \div 3.62(\text{eV}) = 14200(\text{個})$$

14200個の電子正孔対を電荷量に換算すると、

$$\underline{14250 \times 1.60 \times 10^{-16} = 2.27(\text{fC})}$$

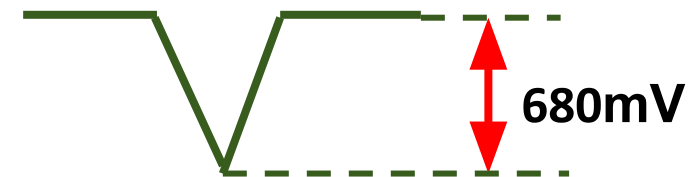
シリコンセンサー読み出しチップ(FPHX) ADC閾値の計算過程

FPHXチップでのGain値を配慮して計算する。

今回、FPHXchipゲイン値の設定により、増幅率は300(mV/fC)。

ミュオンのMIPの持つ電荷量 2.27(fC)と求めたので、
シリコン中を200(μm) 進行したミュオンが損失したエネルギー量は電圧値
でおおよそ

$2.27(\text{fC}) \times 60(\text{mV}/\text{fC}) \times 5 = 680(\text{mV})$ で読み出される。



シリコンを通過する際のエネルギー損失の計算

右図より、平均エネルギーで $\beta\gamma = 1.51$ の時、200 μm 厚のシリコンではBetheのミュオンのMIPとの比は0.85。

したがって、200 μm 厚のシリコンのMIPは

$$0.85 \cdot 1.66 [\text{MeV g}^{-1} \text{cm}^2] = 1.10 [\text{MeV g}^{-1} \text{cm}^2]$$

シリコンの密度2.33[g/cm³]より、単位面積当たりのエネルギー損失は

$$1.10 [\text{MeV g}^{-1} \text{cm}^2] \cdot 200 [\mu\text{m}] \cdot 2.33 [\text{g/cm}^3] = 0.066 [\text{MeV}]$$

Siの電子正孔対1個の生成に必要なエネルギーは3.6[eV]より、生成される電子正孔対の数は

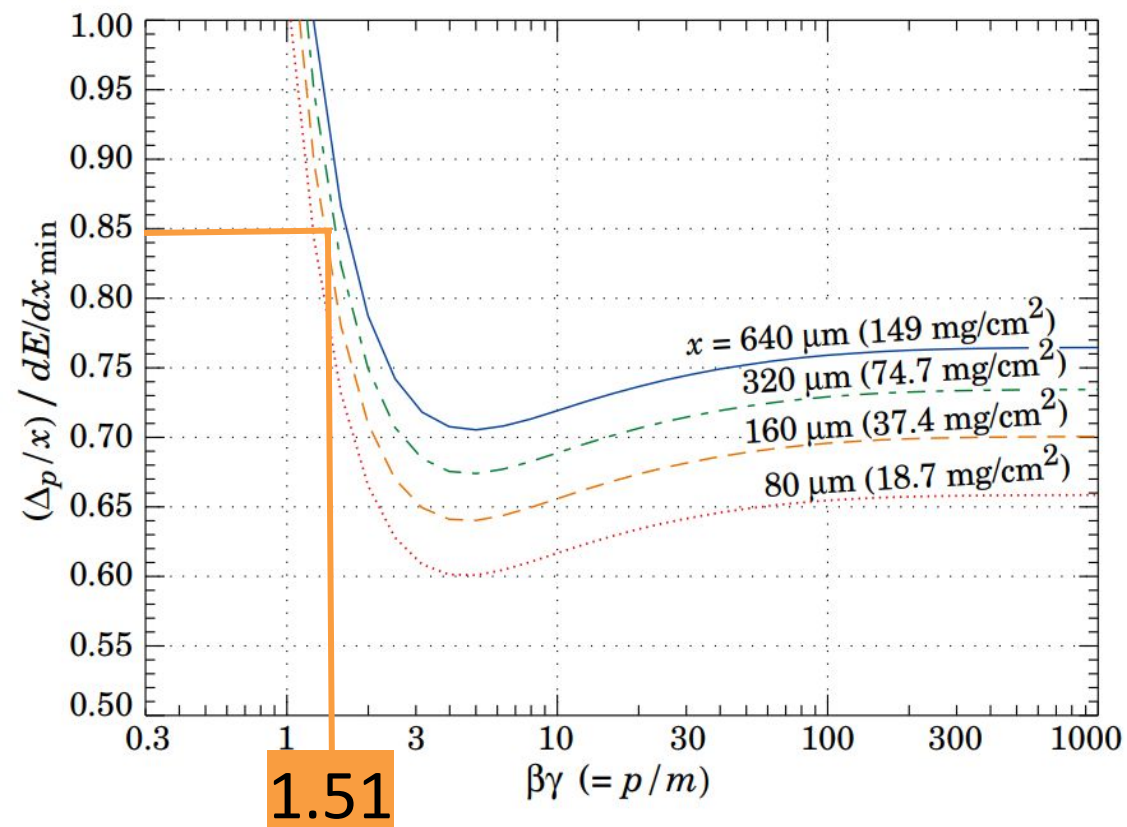
$$0.066 [\text{MeV}] \div 3.6 [\text{eV}] = 18265 [\text{個}]$$

FPHXチップのプリアンプで増幅された分を計算すると、電子1個につき電荷が $1.6 \times 10^{-19} [\text{C}]$ より、

$$18265 [\text{個}] \times 1.6 \times 10^{-19} [\text{C}] = 2.92 [\text{fC}]$$

電圧に変換すると、このチップのゲイン値は60[mV/fC] × 5と設定しているため

$$2.92 [\text{fC}] \times 60 [\text{mV/fC}] \times 5 = 876 [\text{mV}] \quad \text{である。}$$



今回の実験におけるシンチ 2 台の表面間の距離は

$$r = 11.2(\text{cm})$$

$$S = \frac{S_B S_A}{r^2} = \frac{17.23 \times 15.84}{11.2^2} = 2.17572704 (\text{cm}^2)$$

ここで、宇宙線が $1.0(\text{cm}^2)$ に60~100(s)間に1個の割合で入ってくるとして、重みづけを行なった。

コインシデンス宇宙線rateは

$$2.1757 \times \left(\frac{1}{60} \sim \frac{1}{100} \right) = 0.021757 \sim 0.03626212 (\text{Hz})$$

実際のコインシデンスシグナルのTTL変換後のレートは、0.0208(Hz)より

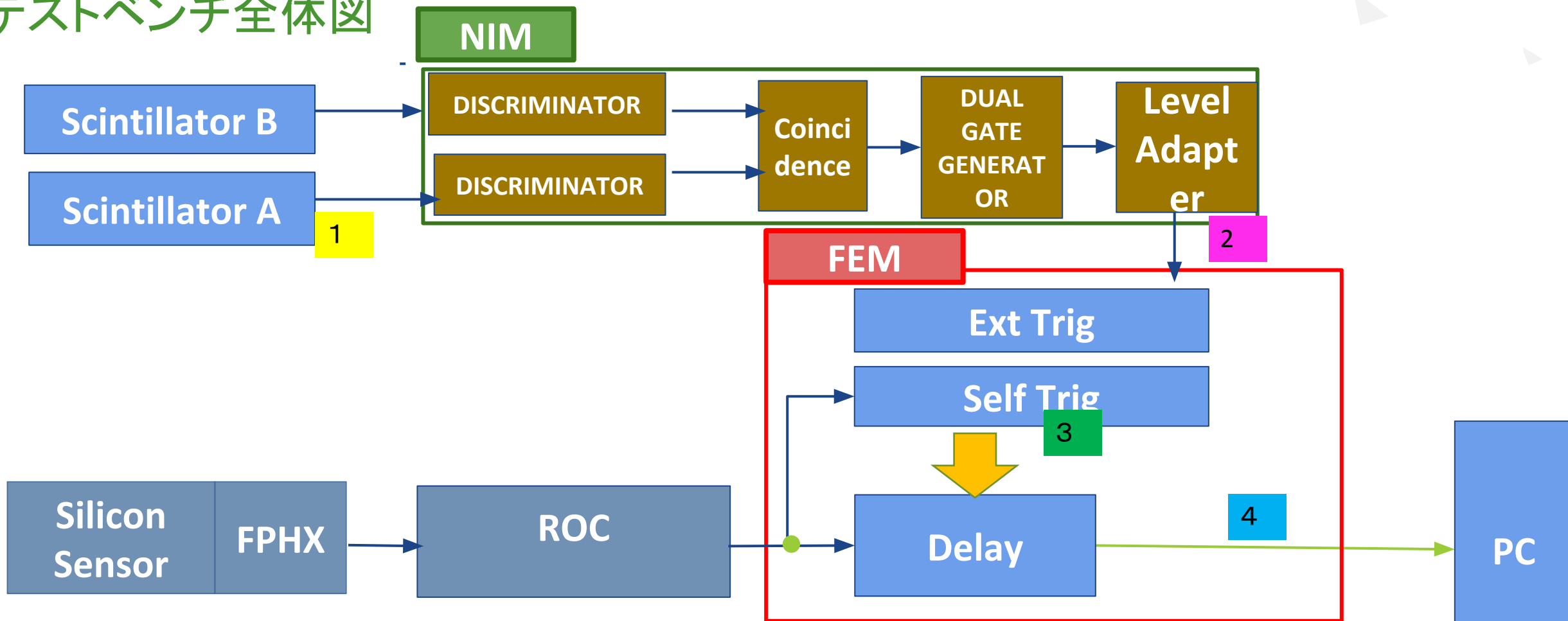
よって今回のシンチレーションカウンタの宇宙線獲得レートは十分なエントリーを確保できている。

**シンチレーションカウンタのコインシデンスのスレシールドは最適な値に設定で
いている**

2台のシンチレーションカウンタ コインシデンス外部トリガーモード

ブロック図

テストベンチ全体図



使用装置について

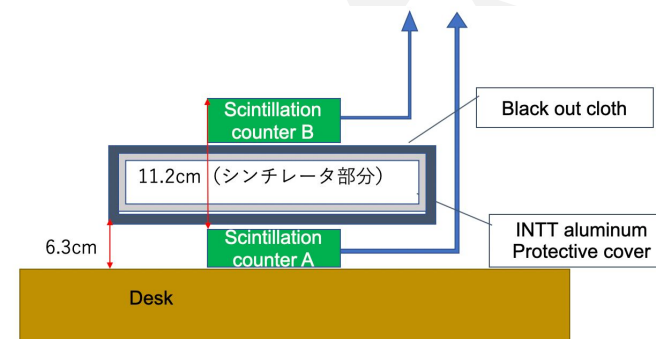
・NIMモジュール

TRIPLE 4-FOLD 1-VETO Coincidence

・シンチレーションカウンタ

	光電子増 管部分品番	陽極－陰極 間 印加電 圧(仕様書)	シンチ厚み (cm)	宇宙線レート 期待値(シンチ 全面積あたり (Hz)	Visual Scalar によるシンチ全 面積あたりの 信号レート (Hz)
シンチレーション カウンタA	H3178 HAMAMATS U	-1.5kV	1.00cm	0.287(Hz)	2.947(Hz) 1回の測定のみ 600.2秒間
シンチレーション カウンタB	H3178 HAMAMATS U	-1.5kV	1.10cm	0.263(Hz)	6.226(Hz) 1回の測定のみ 600.2秒間

宇宙線の地上における強度を
1minuteあたり $1\text{entry}/\text{cm}^2$ としている



シンチレーションカウンタとシリコンセンサー位置関係
実際に使用した INTTmodule はL2

20190301
卒業研究発表

外部トリガー測定条件

DAC設定値(右グラフ1)

測定時間

1回目 約5時間

2回目 約10時間

出力グラフは2回分Addし、15時間分にしたもの

印加電圧について

	電圧値(V)
シリコンセンサー	50V
シンチA	-1.3kV
シンチB	-1.3kV

	設定値	対応電圧(mV)
DAC 0	20	290 mV
DAC 1	25	310 mV
DAC 2	48	402 mV
DAC 3	98	602 mV
DAC 4	148	802 mV
DAC 5	172	898 mV
DAC 6	223	1102 mV
DAC 7	248	1202 mV

シンチ1台宇宙線測定(5時間)

キャリブレーションテスト
において、Chip_id 1,2が正常に動作しないこと
を条件下で測定

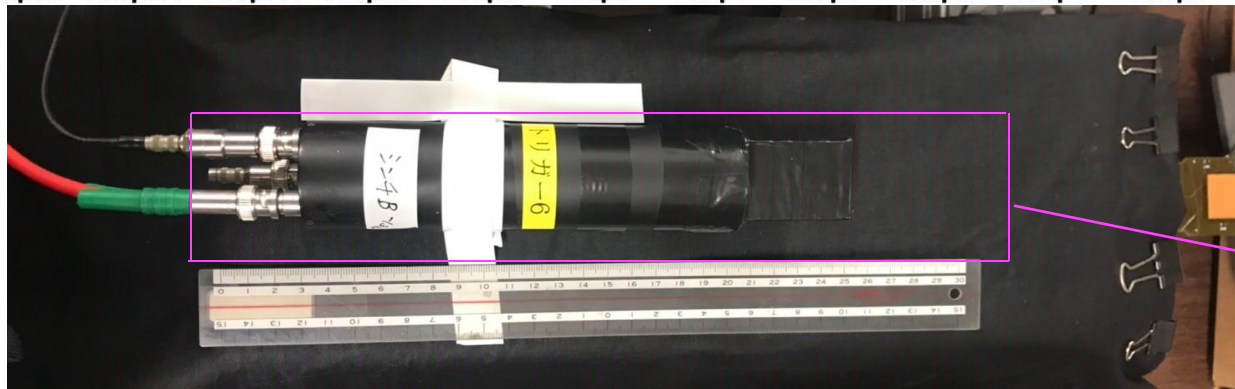
チップ26個それぞれの横軸channel128binのヒストグラム

DACの値は、シンチ1台の外部トリ
ガーと同じ

おおよそシンチレータが覆って
いた範囲

2台のシンチによるコインシデンス
取った時よりも、広範囲に分布が及
んでいることがわかる。

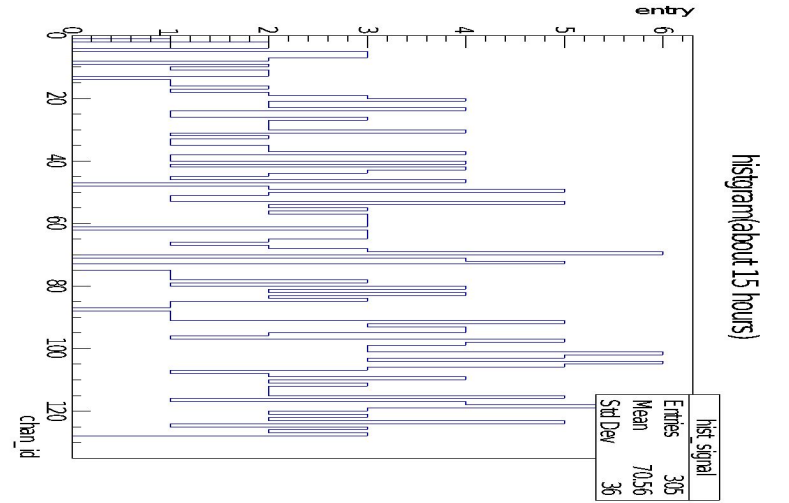
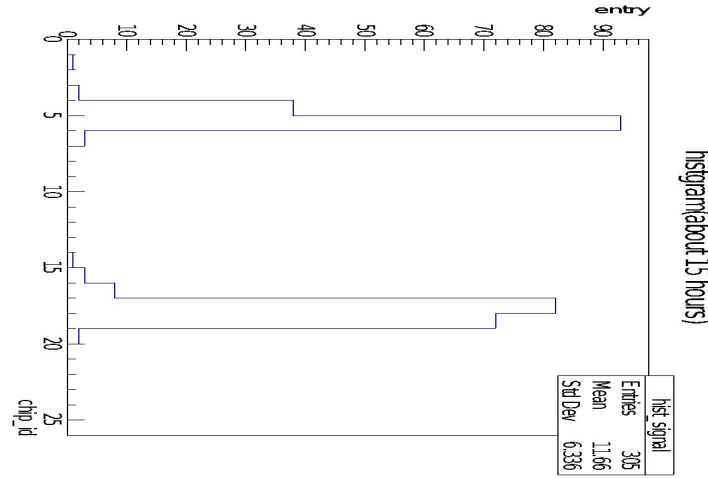
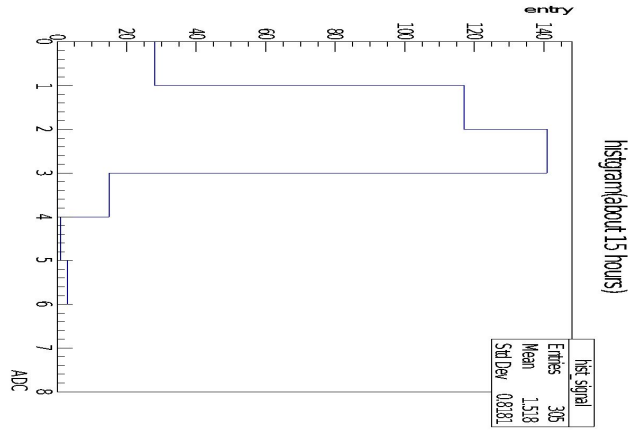
シリコンの上にシンチレータ部分
を配置



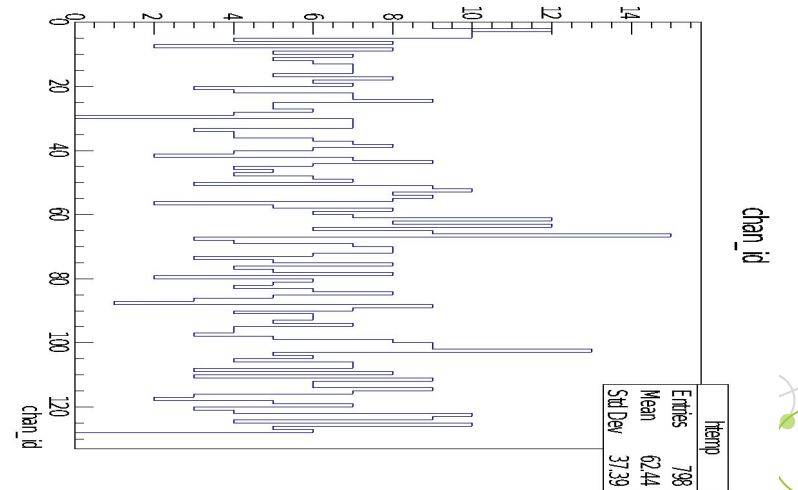
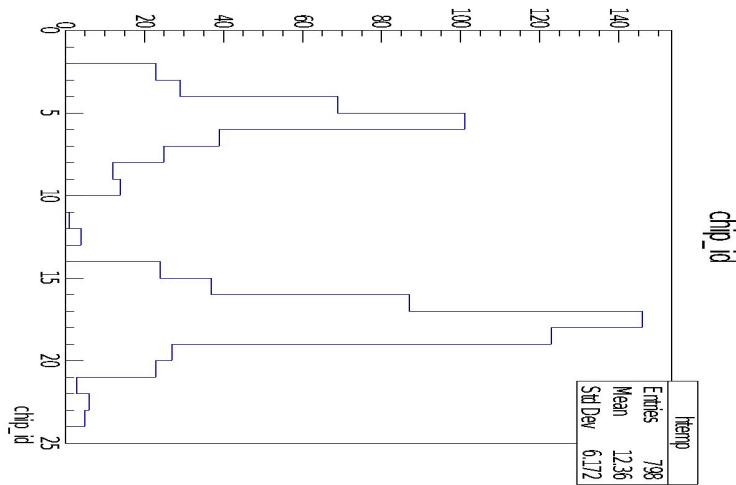
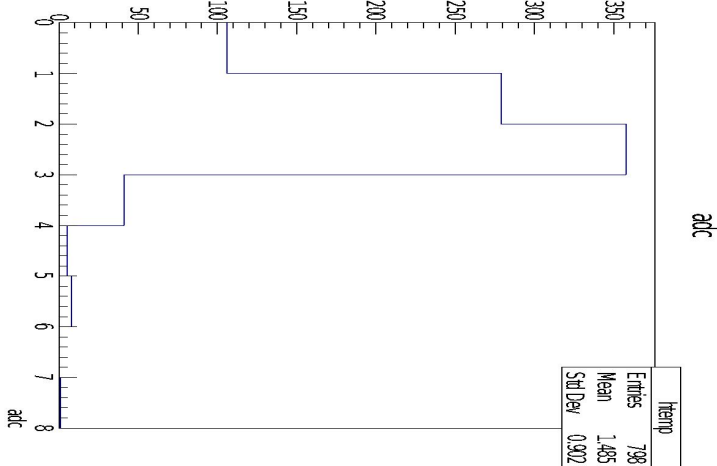
データの比較

ADC値の分布傾向に大きな相違はなし。
トリガーが複数あることで、entryのchipの分布領域を狭めることができる。

シンチ2台の外部トリガー(約15時間)2回分の測定をAdd



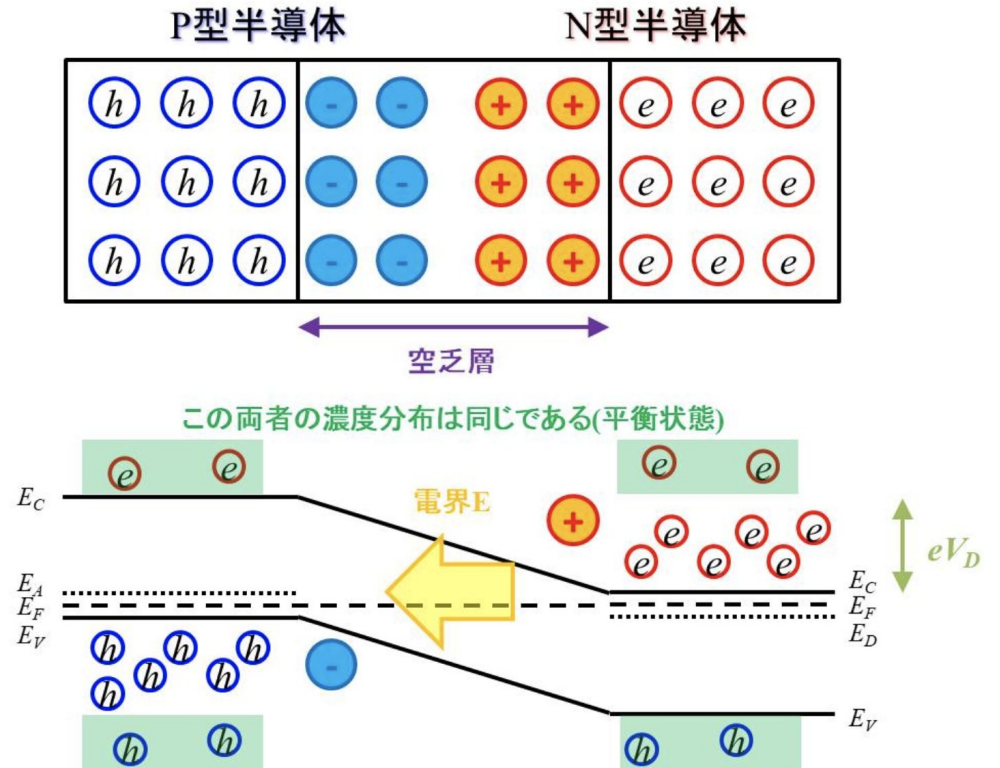
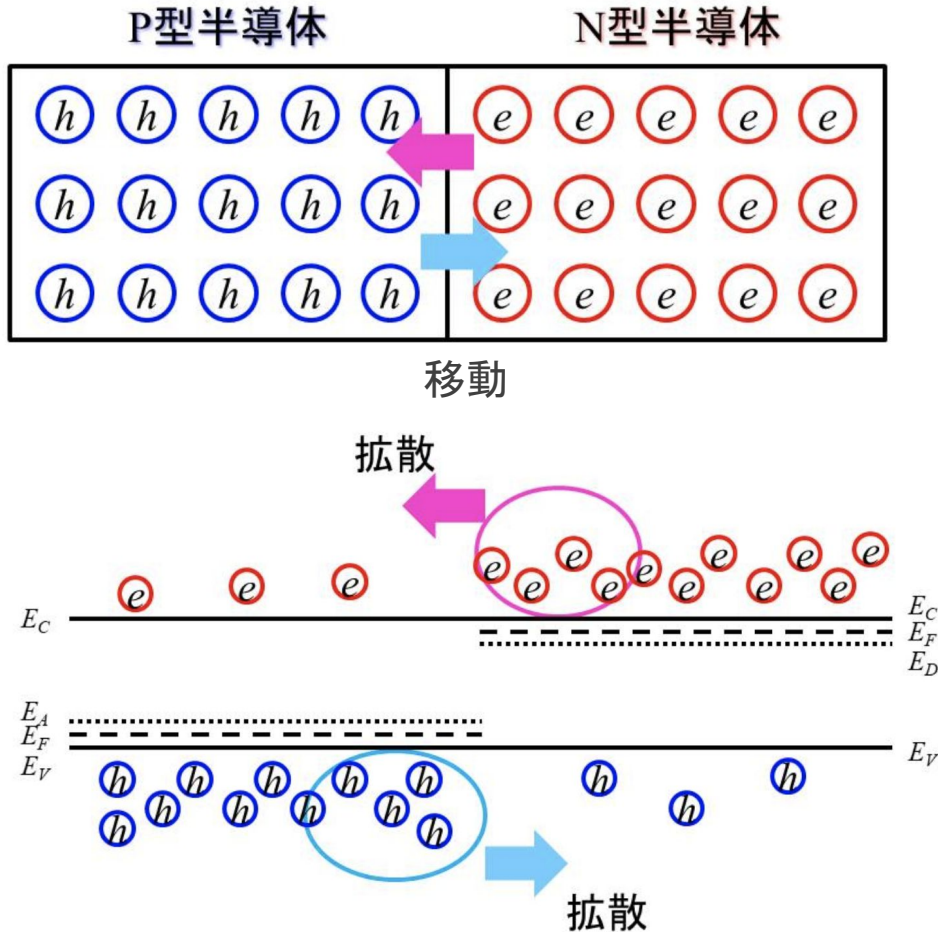
シンチ1台外部トリガー(5時間)



Data 20190126-1531

半導体の原理

N型はP型よりも電子の数が多い。P型は電子が少ない。(正孔の多い物質)
 バイアス電圧をかけると空乏層ができる。



電荷に偏りが生じる
 電場が生じる

<https://detail-infomation.com/diode-depletion-layer/>

$$d\Omega = \frac{ds \cdot r}{r^3} = \frac{ds \cdot r \cdot \cos\theta}{r^3}$$

ds の面要素に対する法線が垂直であるから、

$$d\Omega = \frac{ds}{r^2}$$

シンチレータAの距離に対する立体角は

$$\Omega = \iint^{S_A} \frac{ds}{r^2} = \frac{S_A S_B}{r^2} (cm^2)$$

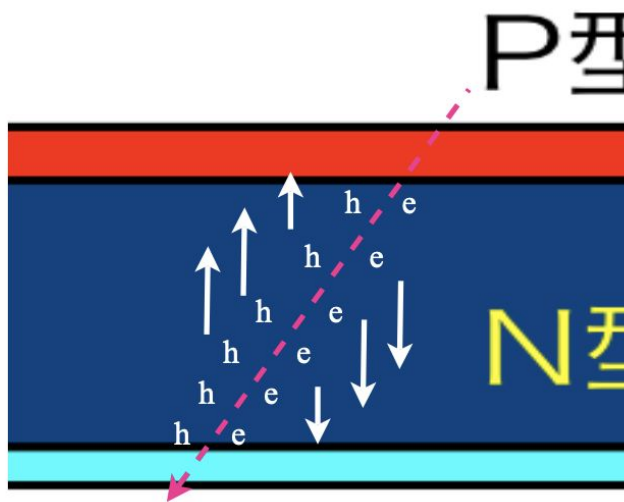
シンチレーションカウンタBの面積は S_B とした場合今回コインシデンスを取ったことによるエントリ領域は

$$S = \frac{S_A S_B}{r^2} (cm^2)$$

シリコンセンサーからどのような信号が読み出されるのか。

- 空乏層はなにもないような空間
- ここを荷電粒子が通過すると、その飛跡にそって電子ホール対が集まってくる。
この電子正孔対はそれぞれ、N型の方、P型の方めがけて進んでいく。

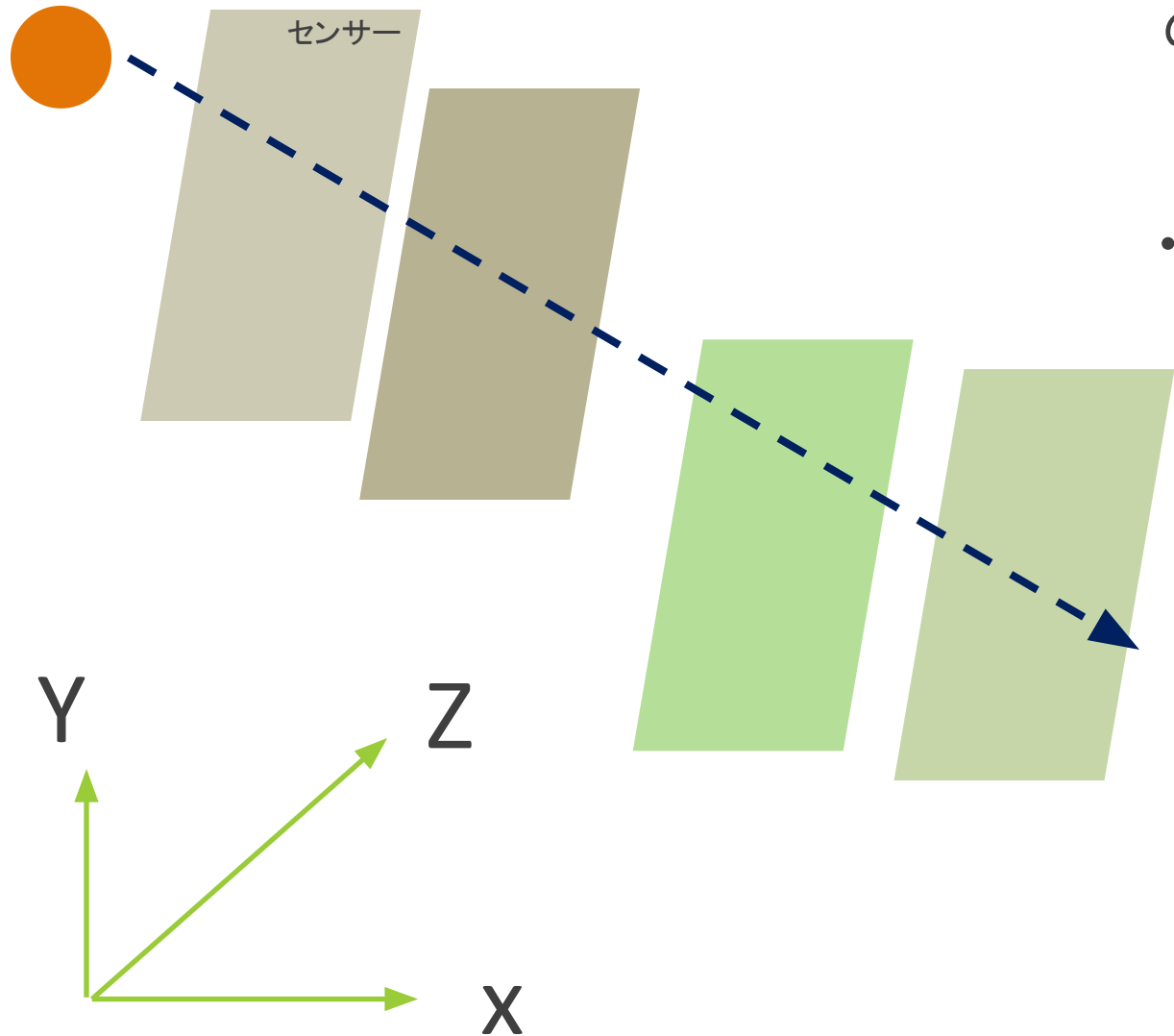
よってセンサーから出てく信号は基本的に電荷によるものが多く、これをFPHXチップの電荷アンプで増幅す⁷



荷電粒子がシリコン中を通過すると、軌跡に沿って電子・ホール対が発生し、空乏層中をそれぞれN・Pの方向に進む。

<http://research.kek.jp/people/tsuboy/20090601-soukendai/soukendai-jisshuu.pdf>

ストリップ型シリコンセンサー



- ストリップであるがために、x-y平面的な情報になるのでは？



- Z方向にセンサーの設置位置を調節、向きを変えることで、3次元的な情報を獲得することができる。

より評価効率を上げる工夫

- 宇宙線のレートは約 $0.0167(\text{Hz}/\text{cm}^2)$
単位時間あたりに得られる事象の数は少なく、そのレートはシンチレータの立体角に依存している。分析用の十分なentry数を稼ぐには長時間測定が必須。



外部トリガーの測定対象をβ線にする。

よりシンチレータ部分の面積の大きいシンチレーションカウンタの使用

- ROC上のstationやBus extenderに使用しているコネクタの取り外し消耗回数が50回程度と限界があり、その接触や、数多くのケーブルの接触にデータ出力結果が左右されることがある。



トラブル別に対処法や追求した原因
(ROC-stationコネクタ破損、シリコン印加用電源ケーブルの接触不良 etc..)
をカテゴリ別にまとめる。