

放射線源を用いたsPHENIX実験-中間飛跡検出器INTT用 シリコンセンサーの性能評価

奈良女子大学理学部数物科学科物理学コース4回生

並本ゆみか

目次

1. 研究背景
2. 研究目的
3. 測定方法
4. 測定結果
5. まとめ
6. 今後の課題

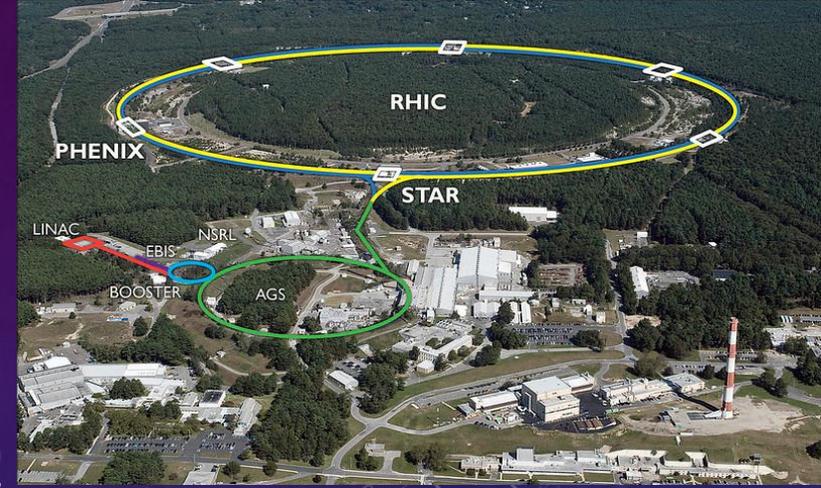
研究背景

RHIC-sPHENIX実験

- アメリカブルックヘブン国立研究所(BNL)

RHIC(Relativistic Heavy Ion Collider)加速器での実験

- 2000年-2016年まで稼働していたPHENIX実験を高度化、2023年より稼働予定



実験目的

- 衝突によって発生するJet現象やUpsilon粒子を測定し、QGPの性質を決定する

衝突核子、エネルギー

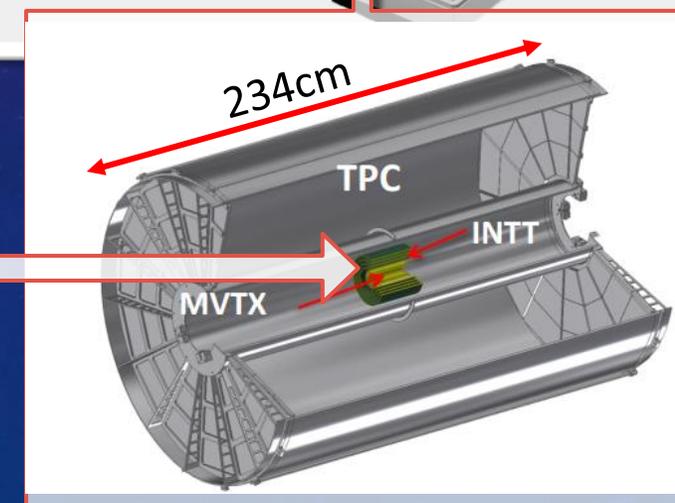
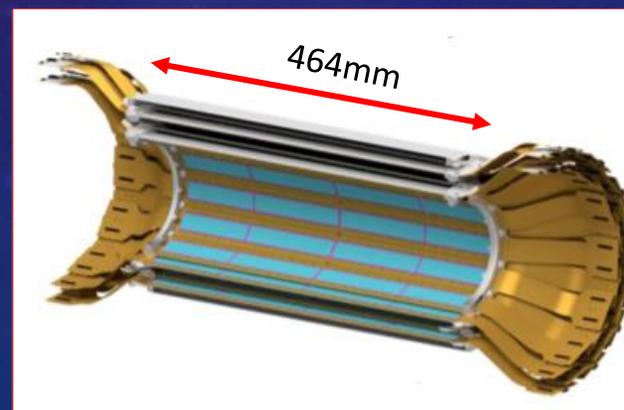
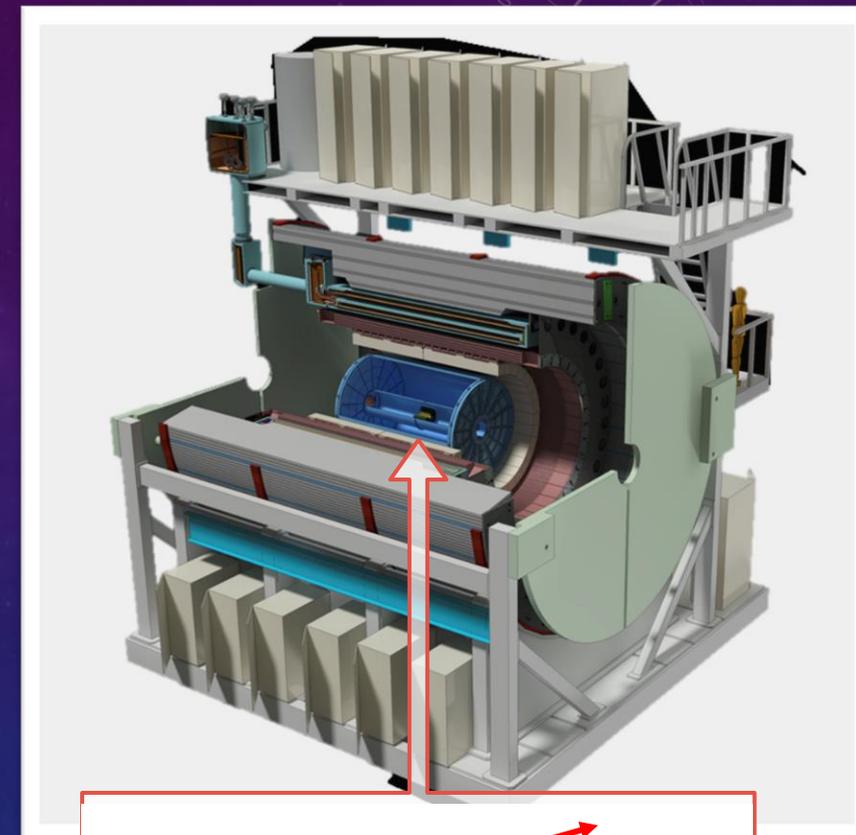
- 金原子核対(200GeV)、陽子対(510GeV)

QGP(Quark-Gluon Plasma)

高温、高密度状態で、ハドロン内に閉じ込められていたクォークやグルーオンが解放されたプラズマ状態の物質
ビッグバンから約 10^{-5} 秒後に実現していたとされる

中間飛跡検出器INTT

- INTT(INTermediate Tracker)
- sPHENIX実験で用いられる、衝突点付近に存在する3つの飛跡検出器のうちの1つ
- 樽状の2層構造のストリップセンサー
- ビームパイプから6-12cmに位置する
- 時間分解能が高く、飛跡再構成等において重要な役割を担う



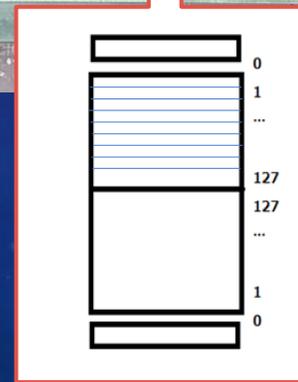
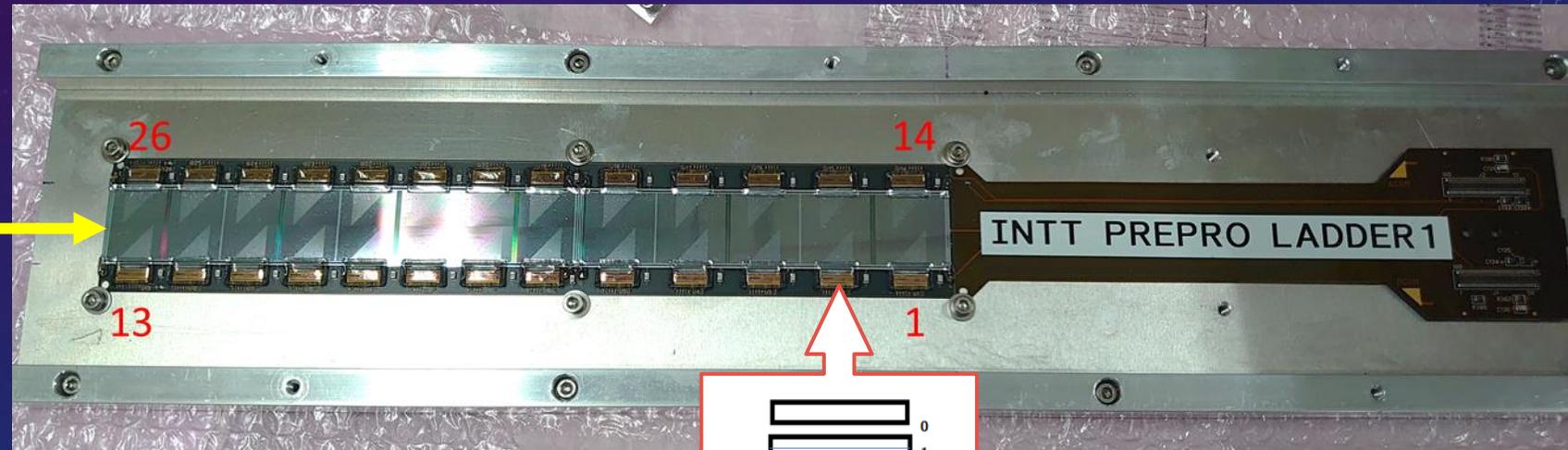
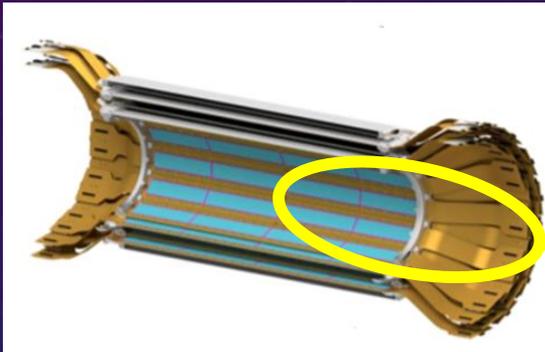
INTT用シリコンセンサー

シリコンストリップセンサー

- 78μmピッチ、320μm厚のストリップ128個で1つのセンサーが構成されている

シリコンセンサーモジュール

- シリコンストリップセンサー26個で構成される
- 26個の読み出しチップ(FPHXチップ)が存在し、1つのチップが128channel(1センサー)分の信号を担う



- 全センサー数は $128 \times 26 = 3328$ 個
- ストリップ番号をchannel、チップ番号をchipと呼ぶ

研究目的

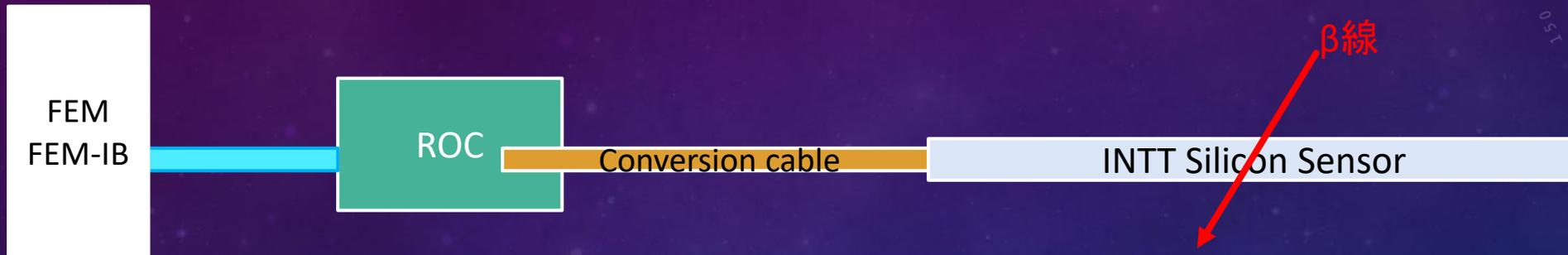
- ベータ線源ストロンチウム90を用いてシリコンセンサーの荷電粒子検出能力を評価する
- テストベンチのセットアップを、より多様な測定ができるように改善する



測定方法

セルフトリガー方式の模式図

シリコンセンサー自身が荷電粒子を検出した際にデータを取る方式



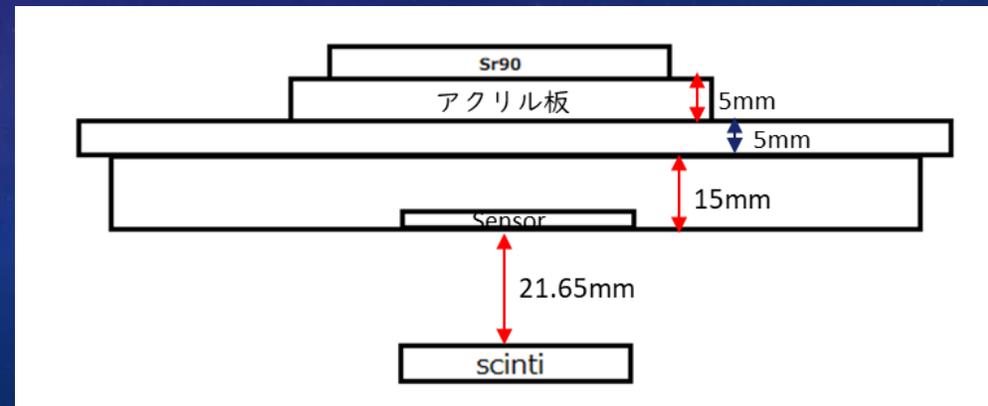
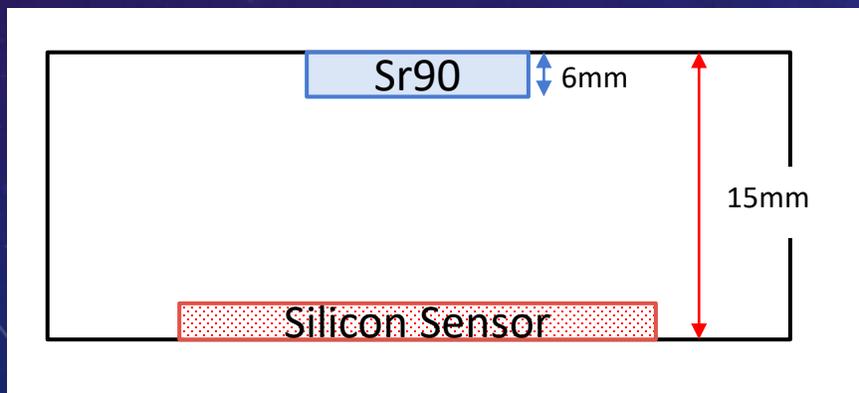
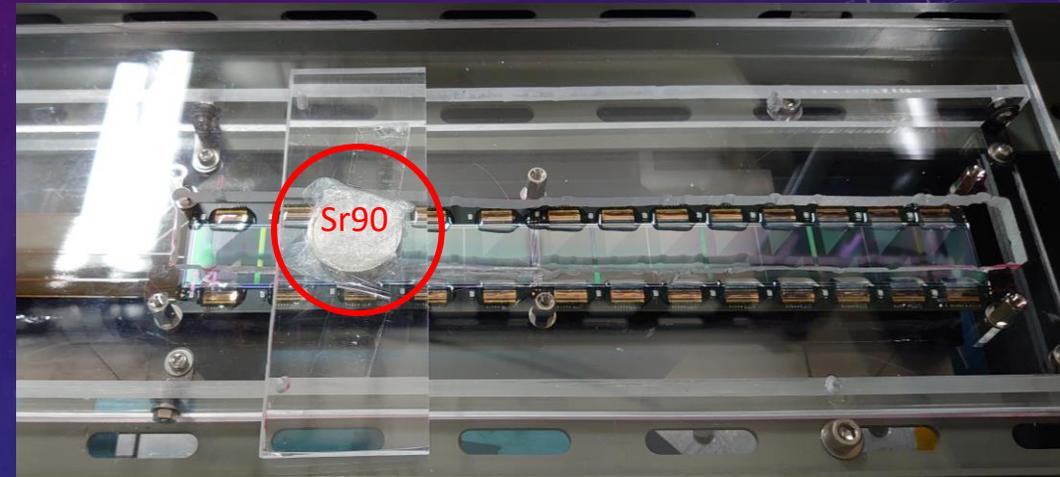
外部トリガー方式の模式図

シリコンセンサーとシンチレーションカウンターの双方が荷電粒子を検出した際にデータを取る方式



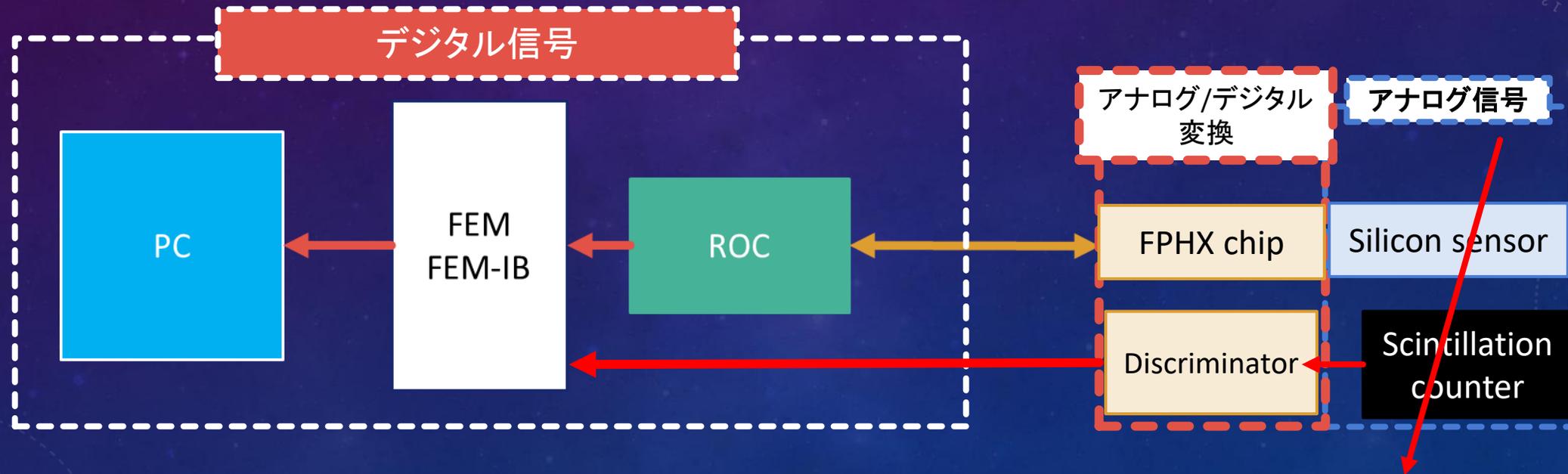
セットアップ

- セルフトリガー測定はシリコンセンサーをアルミケースに入れて、外部トリガー測定はアクリルケースを用いて行った
- アクリルケースは蓋もアクリル板でできており、センサー上部には穴が空いている



データ読み出し回路

- シリコンセンサーが荷電粒子を検出すると、アナログ信号がFPHXチップに送られる
- FPHXチップは受け取ったアナログ信号をデジタル信号に変換し、コンバージョンケーブルを通してROC(Read Out Card)に送る
- ROCに送られた信号はデータ送信ケーブルを通じてFEMへ、FEMからPCへ送られる



DAC値設定

- PCから設定するシリコンセンサーの閾値のこと
- シリコンセンサーを通過した荷電粒子について、センサーに落とした信号の大きさによってデータを取るか、取らないかを設定する
- 8段階に設定できる
- 以下の関係式で、DAC値から電圧値に変換できる

デフォルト設定

	設定値	電圧値
DAC0	10	250
DAC1	23	302
DAC2	48	402
DAC3	98	602
DAC4	148	802
DAC5	172	898
DAC6	223	1102
DAC7	248	1202

$$\text{閾値} = \text{DAC値} \times 4 + 210(\text{mV})$$

測定結果

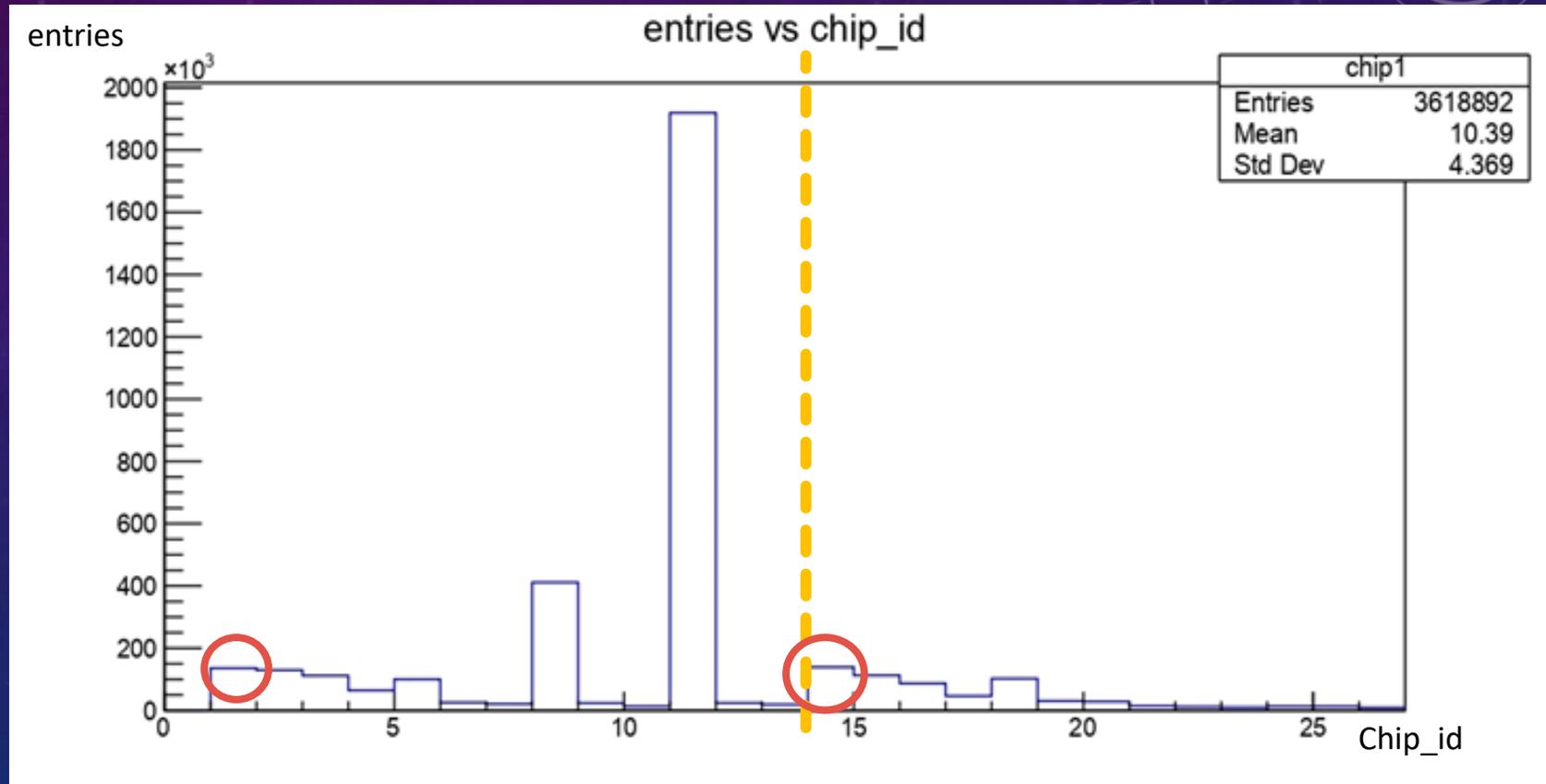
1. セルフトリガー測定結果(DAC0=10)
2. 回路起源のノイズ
3. DAC値設定の変更
4. セルフトリガー測定結果(DAC0=20)
5. セルフトリガー測定のまとめ
6. 外部トリガーへの変更
7. 外部トリガー測定結果
8. 外部トリガーについての検討
9. INTT1以外のセンサーモジュールを用いた測定結果
10. Channel落ち込みの原因探索

測定結果:セルフトリガー測定-CHIP1,14

- Chip1,14の間に線源を配置し、10分間セルフトリガー方式で線源測定を行った
- DAC値設定はデフォルトのまま

1	2	3	4	5	6	7	8	9	10	11	12	13
14	15	16	17	18	19	20	21	22	23	24	25	26

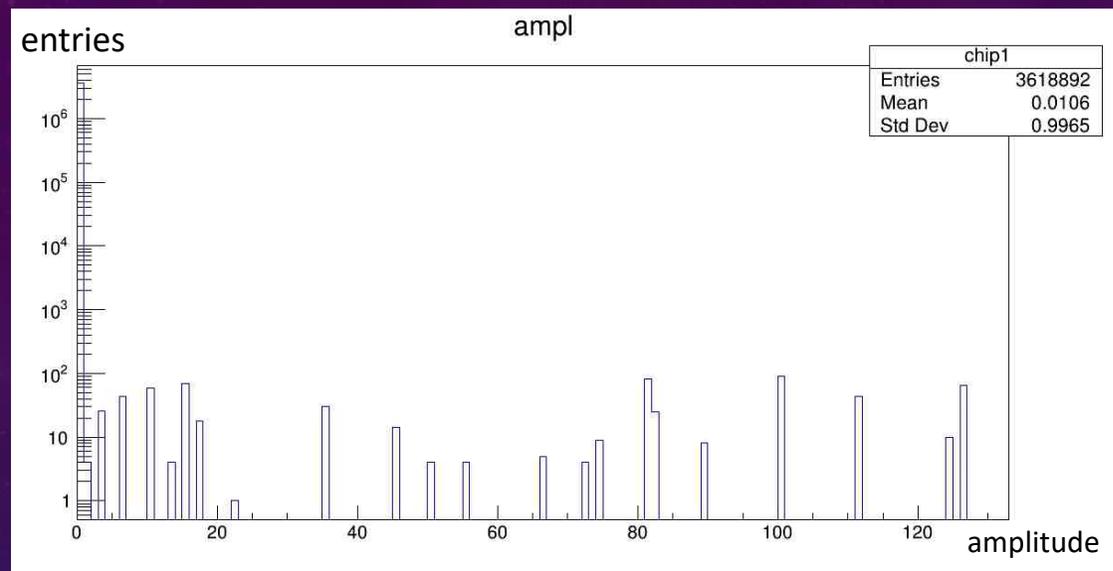
Sr 90



- 線源に最も近いchip1,14がエントリー最大になっていない

※点線はセンサーの列の切り替わりを示している

測定結果:回路起源のノイズ

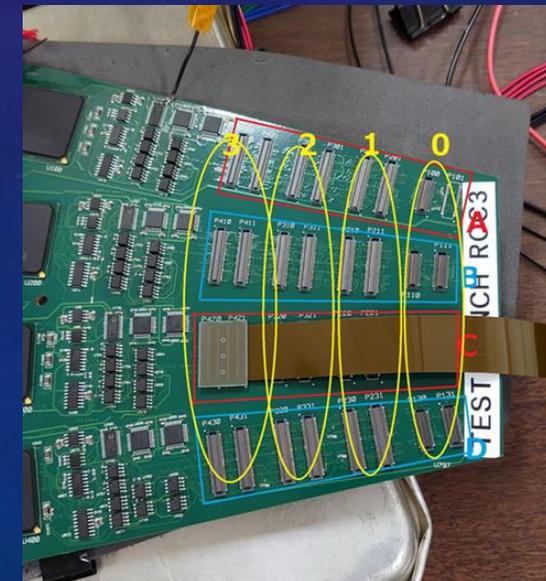
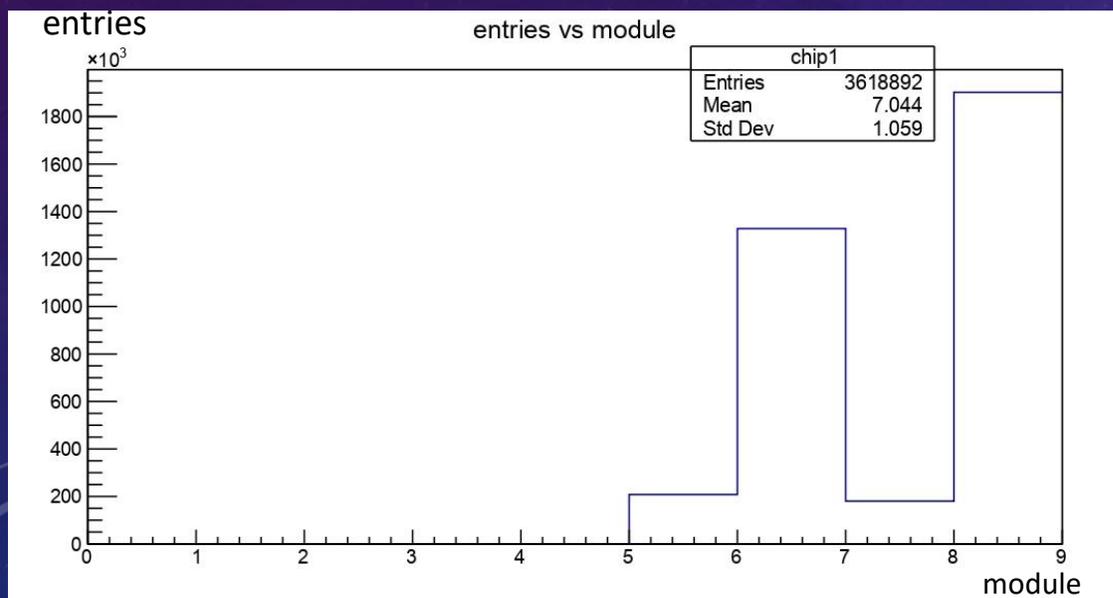


① Amplitude: テストパルスを入力したときに1以上の数値が得られる

今回はテストパルスは入力していないので、amplitude1以上のエントリーはすべてノイズである

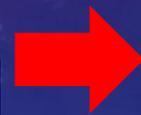
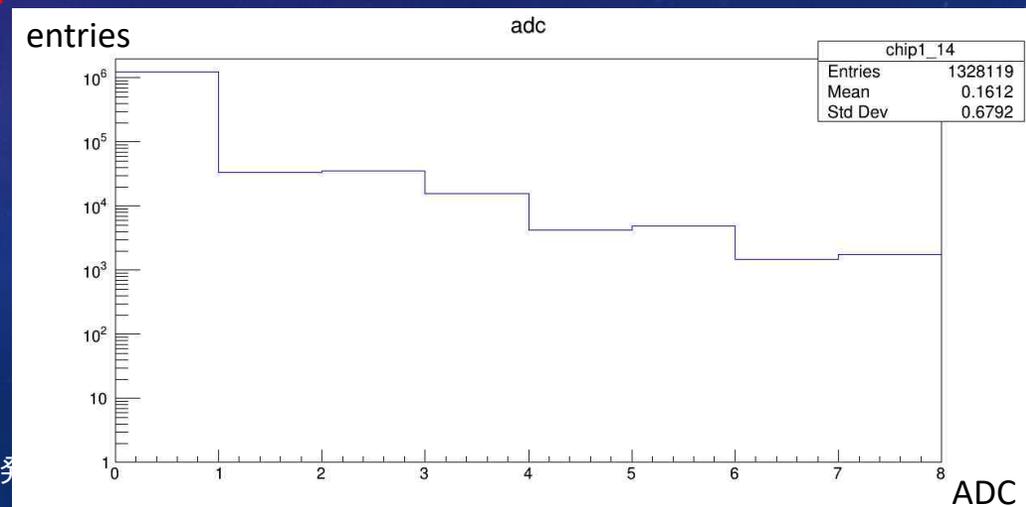
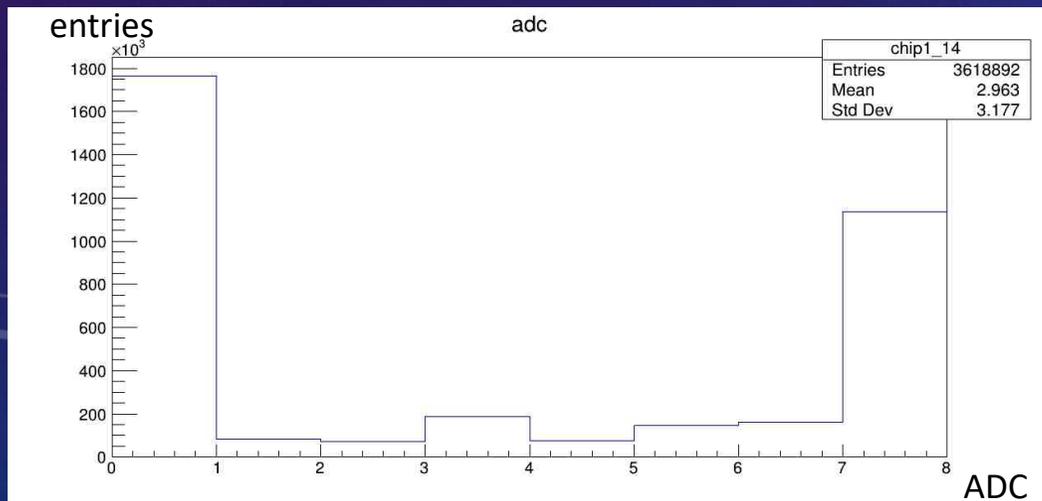
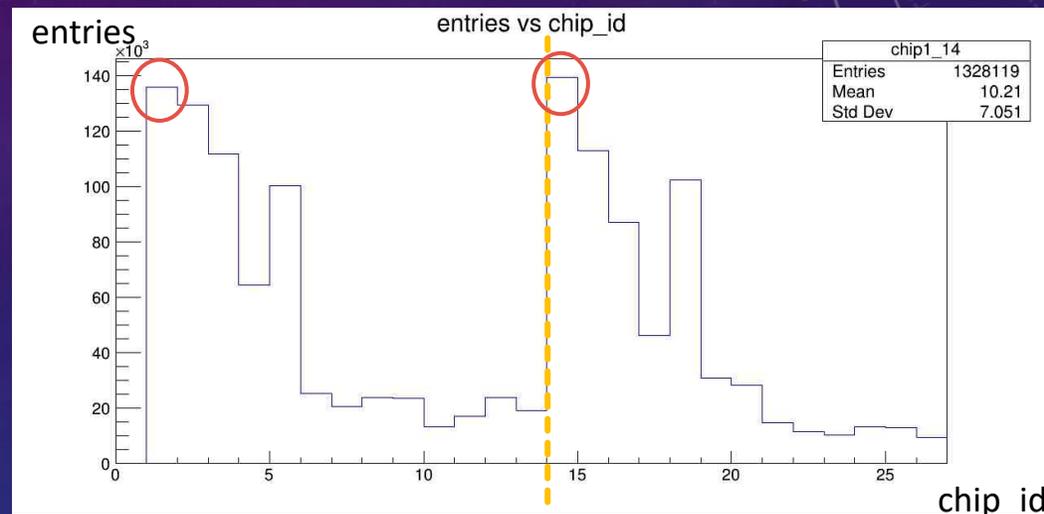
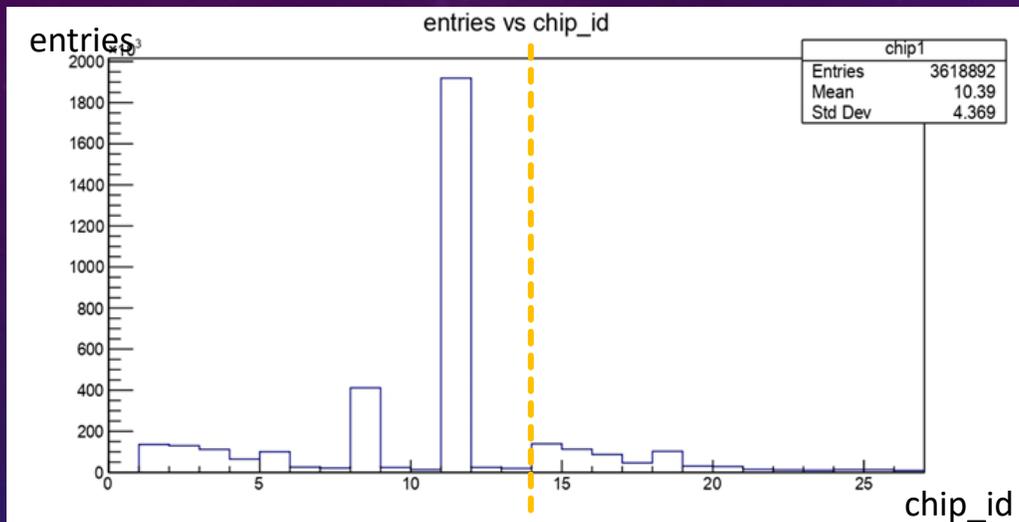
② Module: シリコンセンサーが接続されているROCのポートと対応

今回接続しているC3ポートはmodule番号6番と対応しており、それ以外のポートは使用していないのでノイズである



測定結果:ノイズ比較

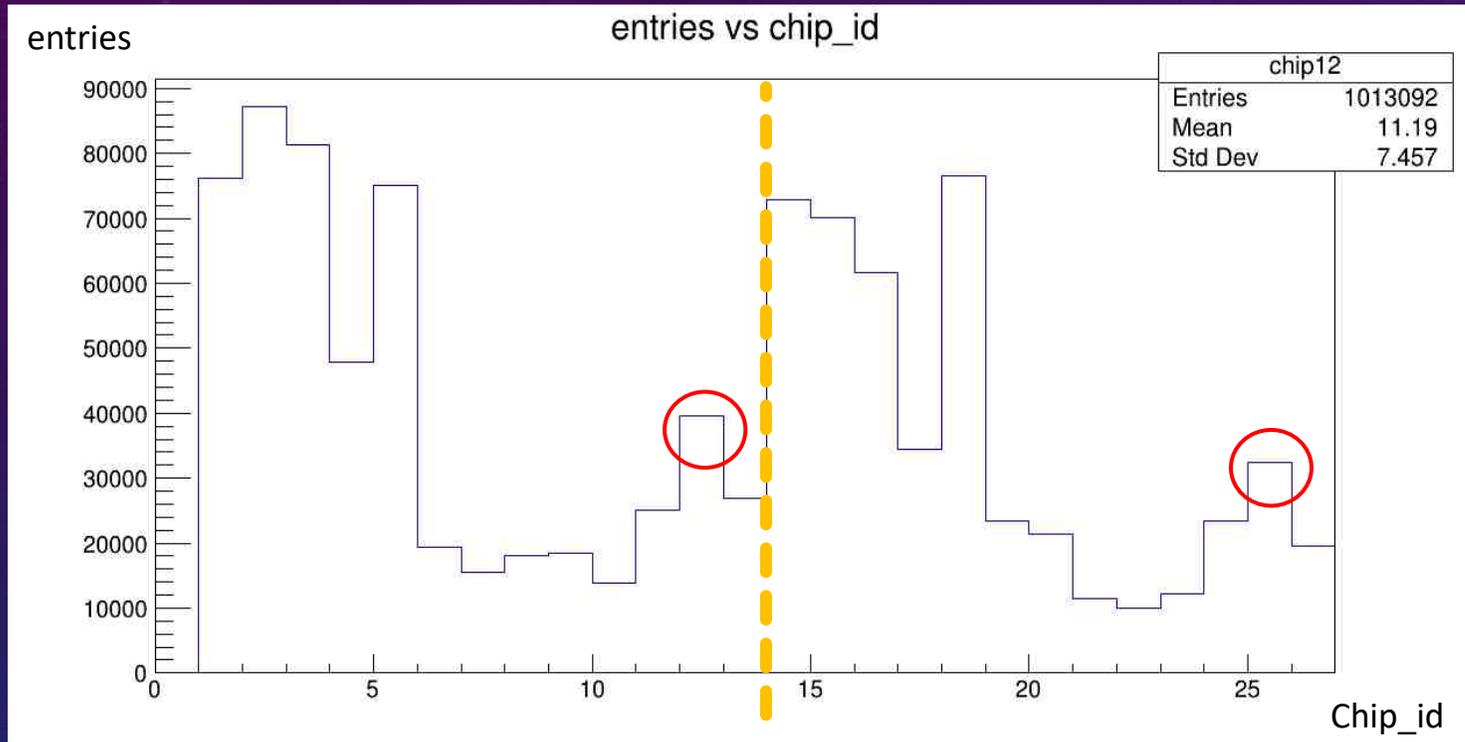
- Chip1の測定結果のヒストグラムで、module番号6、amplitude0のみを表示すると次のようなヒストグラムが得られた
- Chip1,14のエントリーが最も多くなり、この2つに近いchipほどエントリーが多い
- ADC分布では、ADC0のエントリーが最も多くなっている



測定結果:セルフトリガー測定-CHIP12,25

- Chip1と同様の線源測定を、chip12,25上に線源を配置して行った
- chip1と同様に、module番号6番、amplitude0のみを選択した

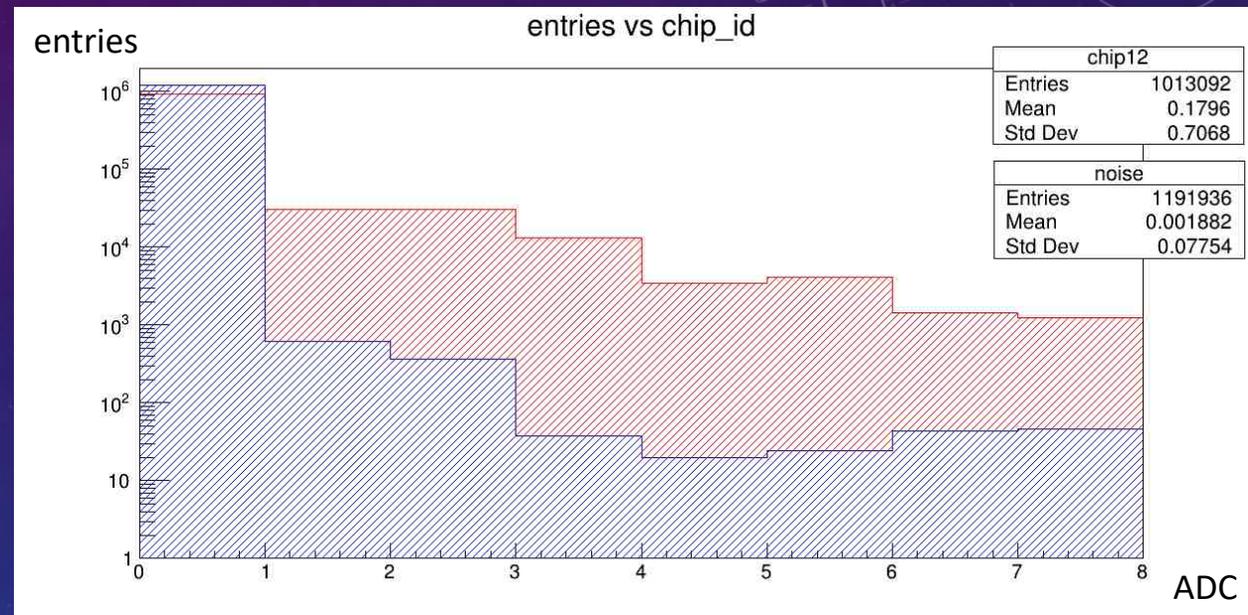
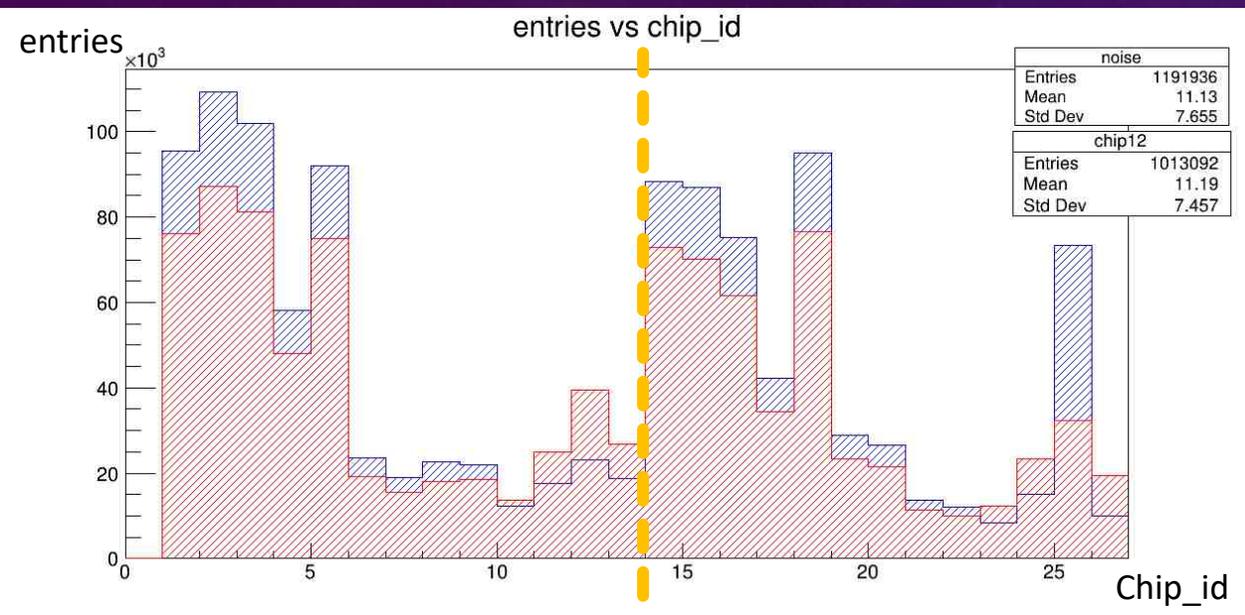
0														0
1														1
...														...
127	1	2	3	4	5	6	7	8	9	10	11	12	13	127
127												Sr 90		127
...														...
1	14	15	16	17	18	19	20	21	22	23	24	25	26	1
0														0



- Chip12,25のエントリーが多い
- それ以上に線源から距離のあるchip1-5,14-18のエントリーが多い

測定結果:セルフトリガー測定-線源無し

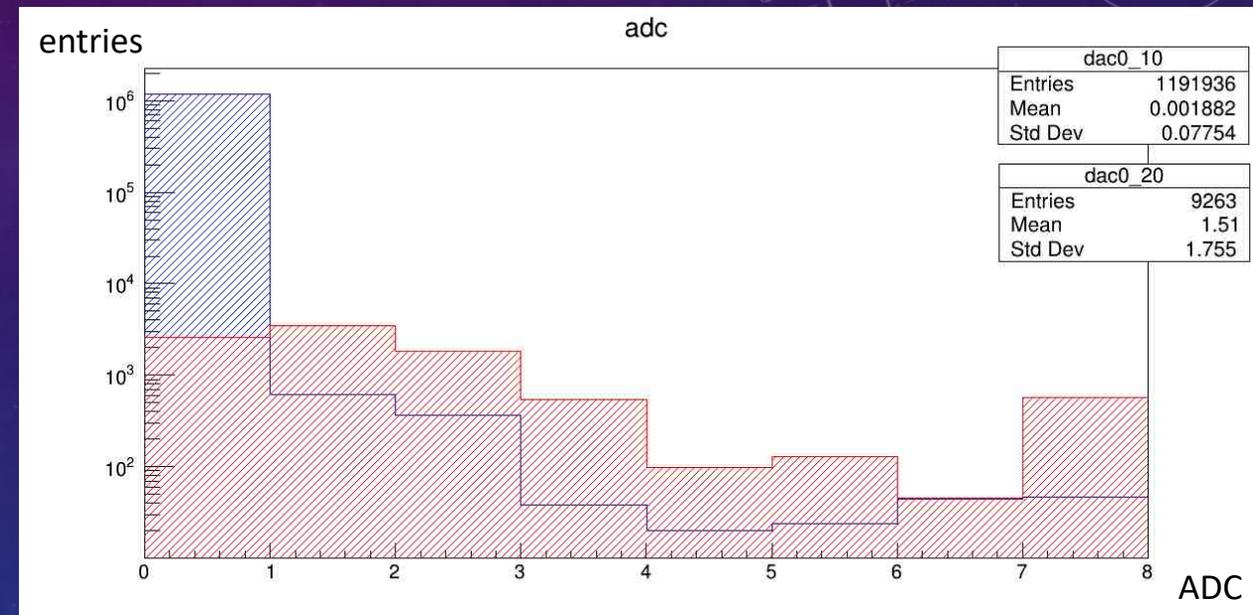
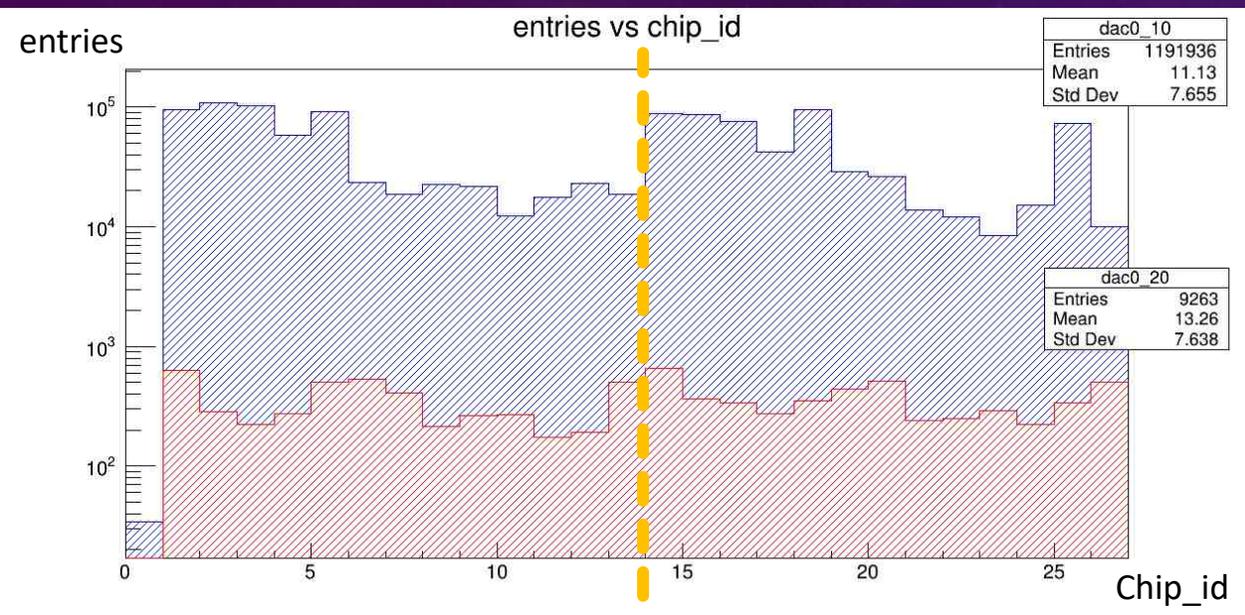
- これまでと同様の測定を、セットアップから線源を取り除いて行った
- 測定時間は10分



- 青が線源無し測定、赤がchip12,25上に線源を置いたときの測定結果である
- 線源がないのに100万以上のエントリーが来ている→ノイズである
- ノイズの殆どはADC0に来ている

測定結果:セルフトリガー測定-線源無し

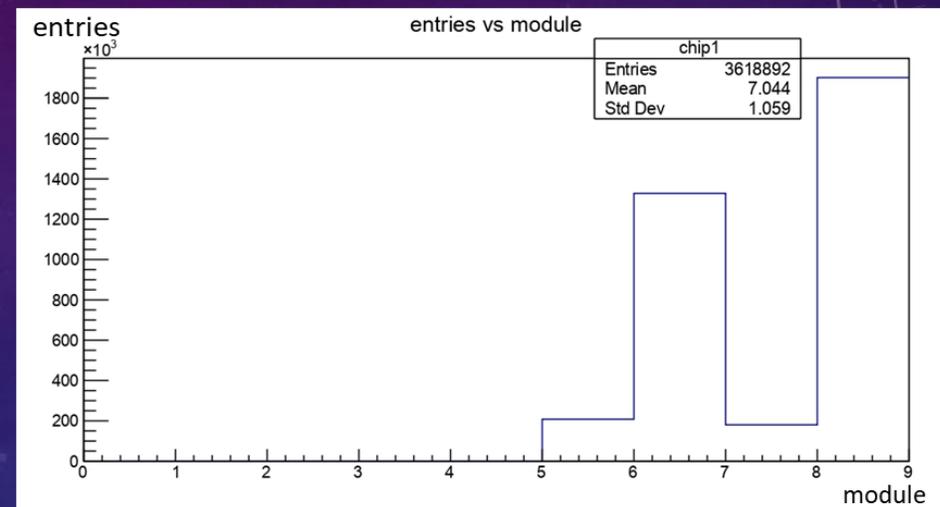
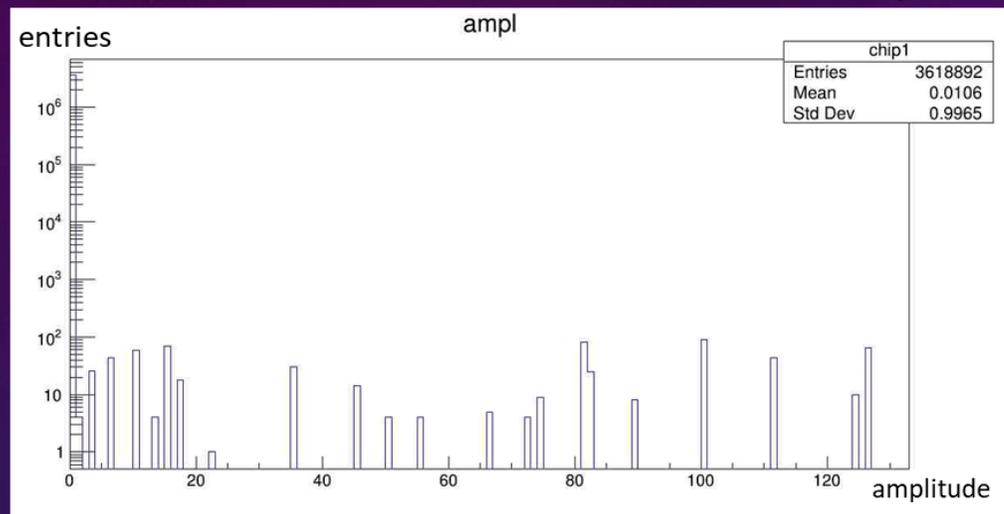
- DAC0=20に変更して10分間測定を行った



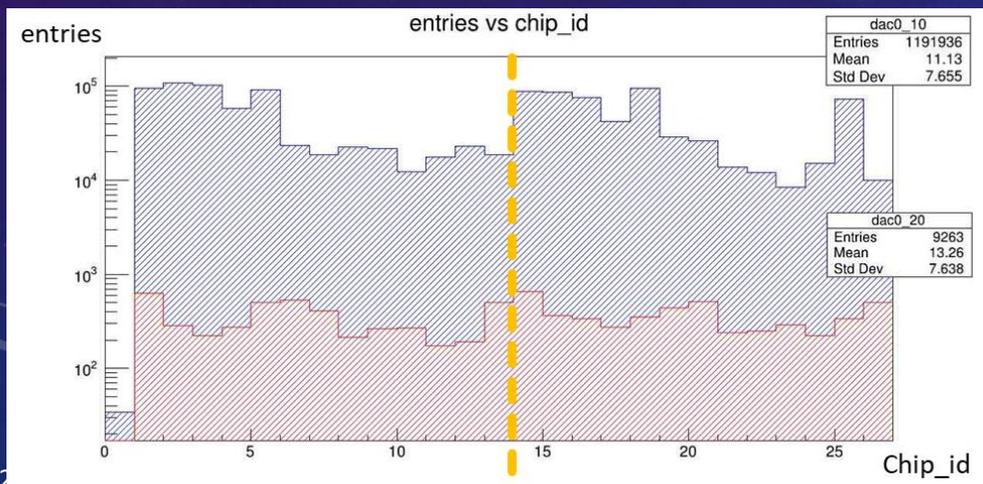
- 青がDAC0=10、赤がDAC0=20
- DAC0=10に比べ、エントリー数が大きく減少している
- 特にADC0のエントリー数が減った

測定結果:ノイズについて

- 線源測定では、回路起源のノイズとシリコンセンサー起源のノイズが見られる
- 回路起源のノイズは、module番号やamplitudeを指定することで排除できる



- シリコンセンサー起源のノイズは、DAC0の値を上げることで減らすことができる



DAC0の変更

- DAC0=10で線源測定を行うと、ノイズを多くとってしまうことがわかった
- そのためDAC0=20に変更して線源測定を行った

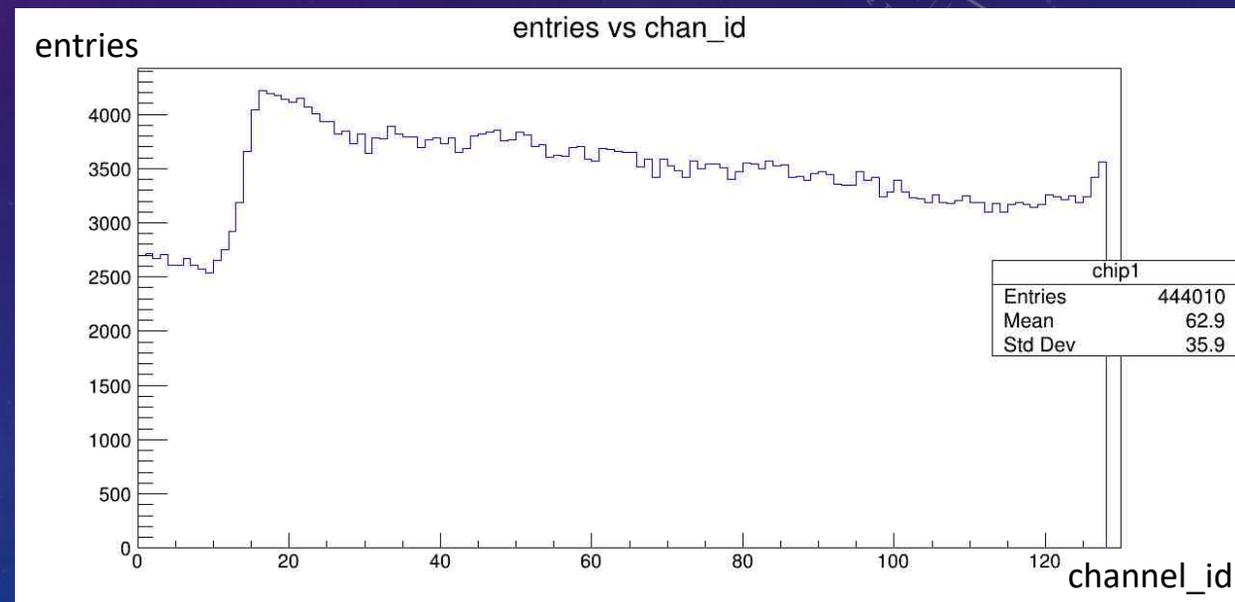
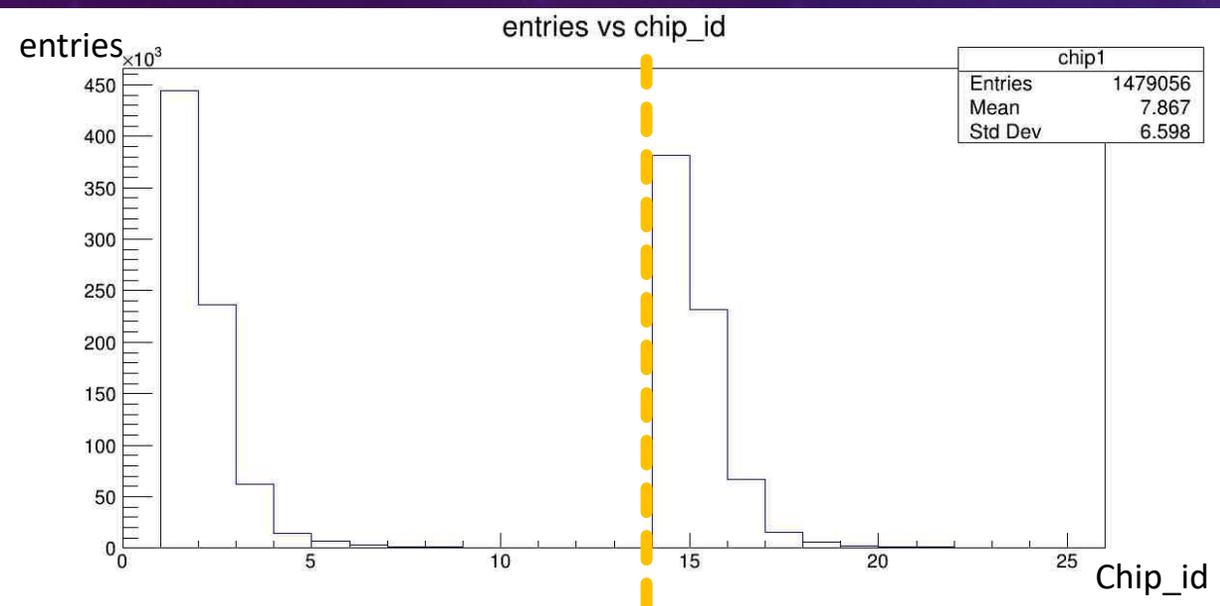
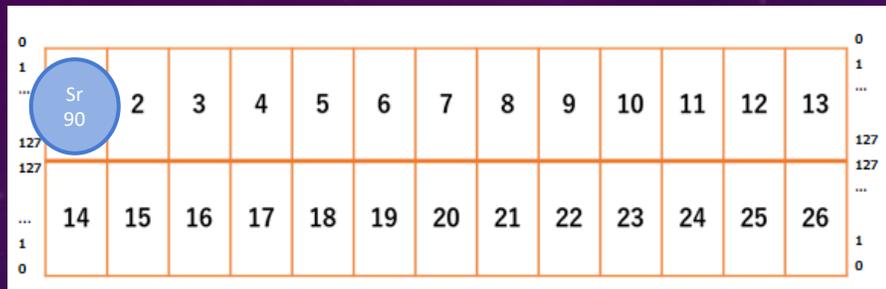
	設定値	電圧値 (mV)
DAC0	10	250
DAC1	23	302
DAC2	48	402
DAC3	98	602
DAC4	148	802
DAC5	172	898
DAC6	223	1102
DAC7	248	1202



	設定値	電圧値 (mV)
DAC0	20	290
DAC1	23	302
DAC2	48	402
DAC3	98	602
DAC4	148	802
DAC5	172	898
DAC6	223	1102
DAC7	248	1202

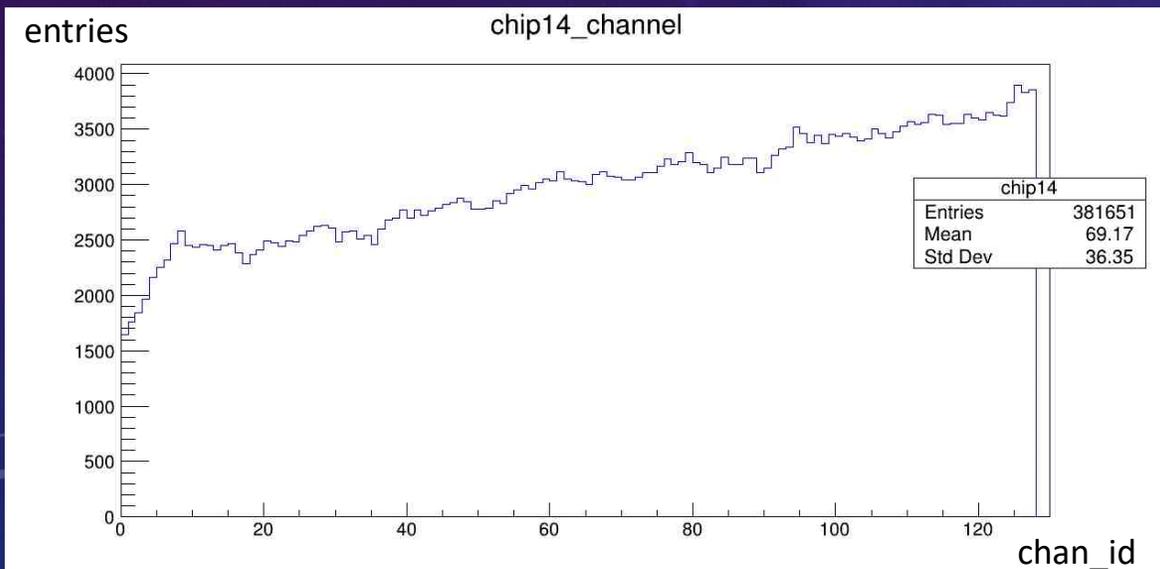
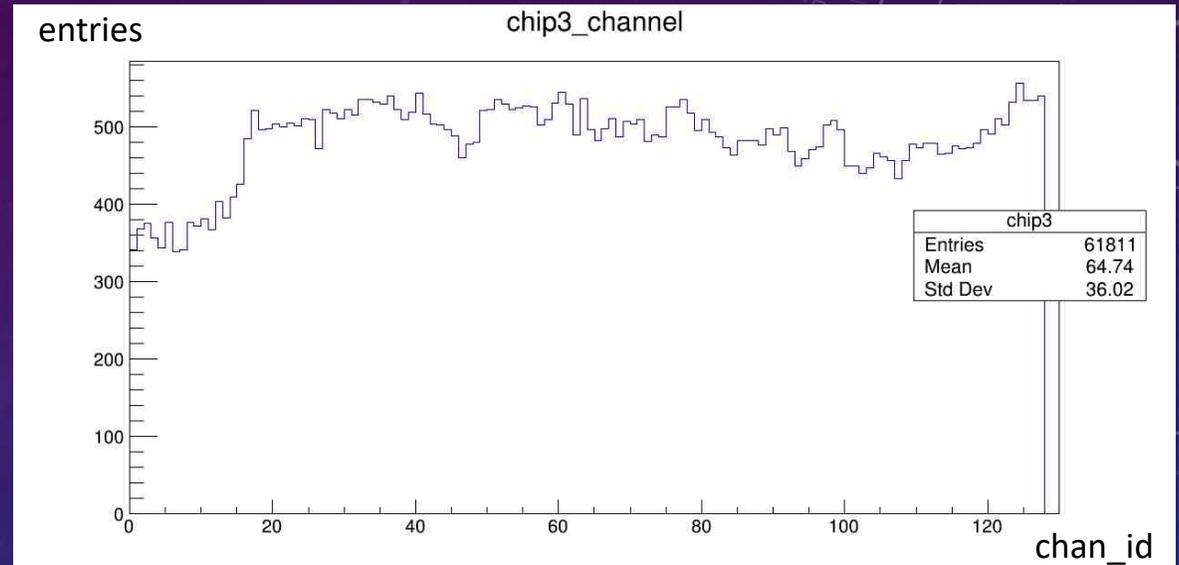
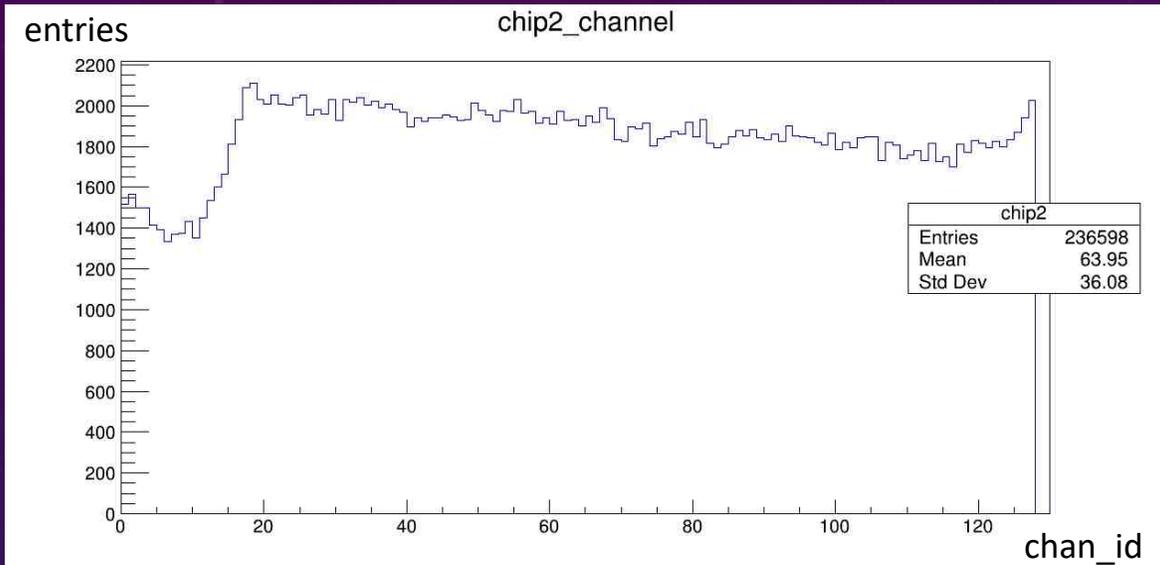
測定結果:セルフトリガー測定-CHIP1

- 同様のDAC値設定で、chip1の真上に線源を置いて測定を行った



- Chip1のエントリーが最も多くなっている
- chip1のchan0-10のエントリーが他のchannelに比べ少なくなっている

測定結果:セルフトリガー測定-CHIP1

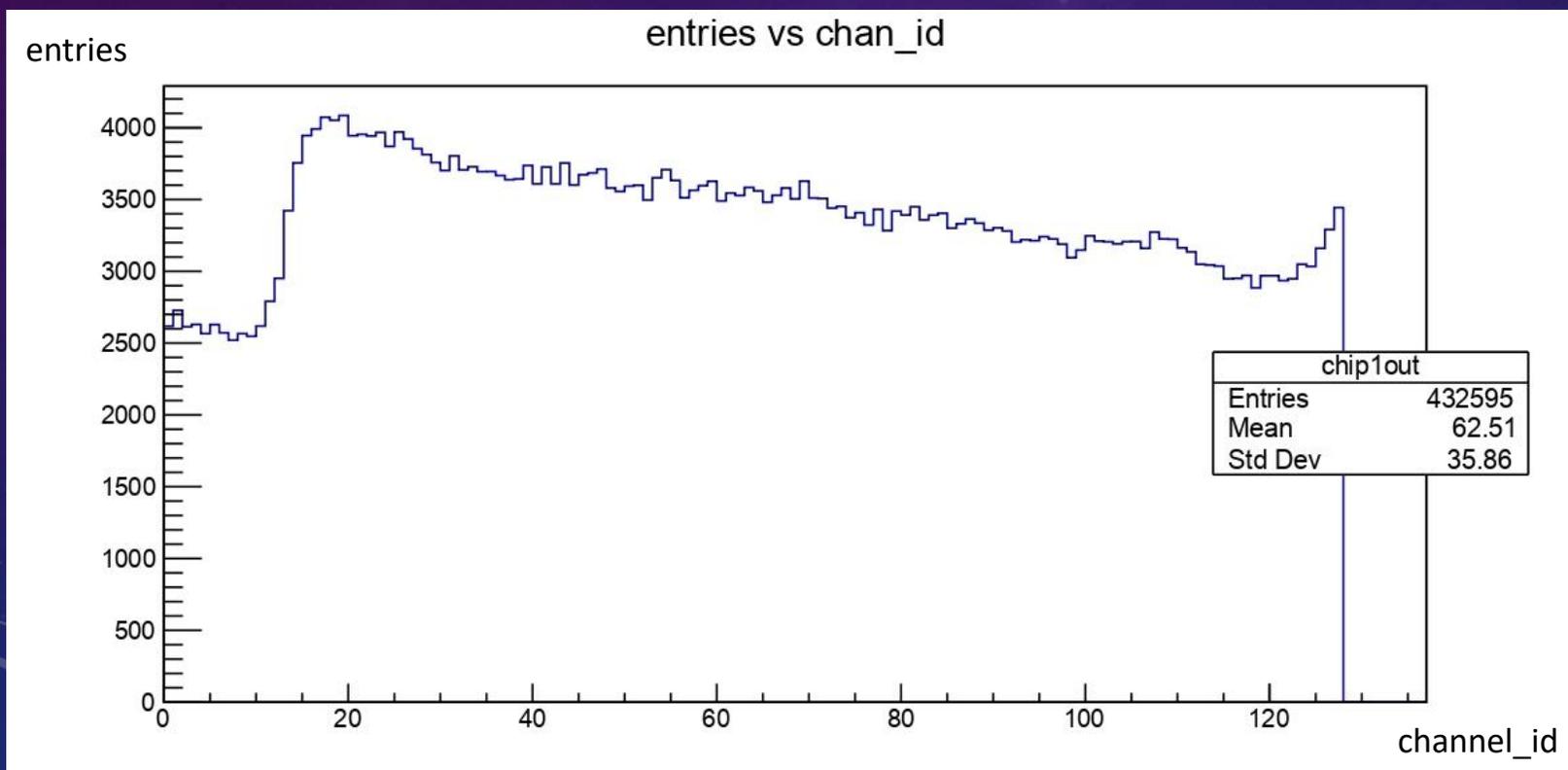
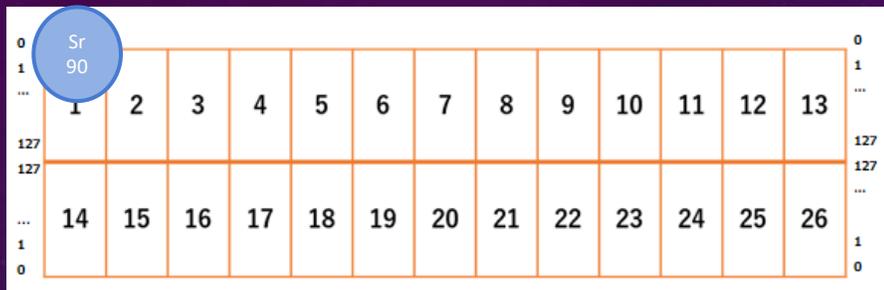


- 線源を置いたchip1近くのchip2,3,14もchan0-10のエントリーが落ち込んでいる



測定結果:セルフトリガー測定-CHIP1

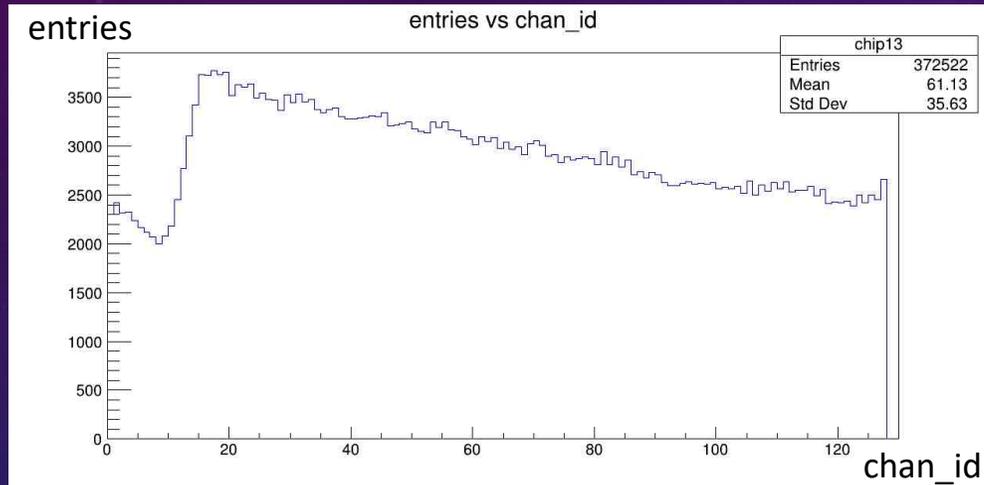
- chip1のchan0-10の真上に線源を置いて測定を行っても、chan0-10のエントリーの落ち込みは見られた



測定結果:INTT1のCHANNEL分布

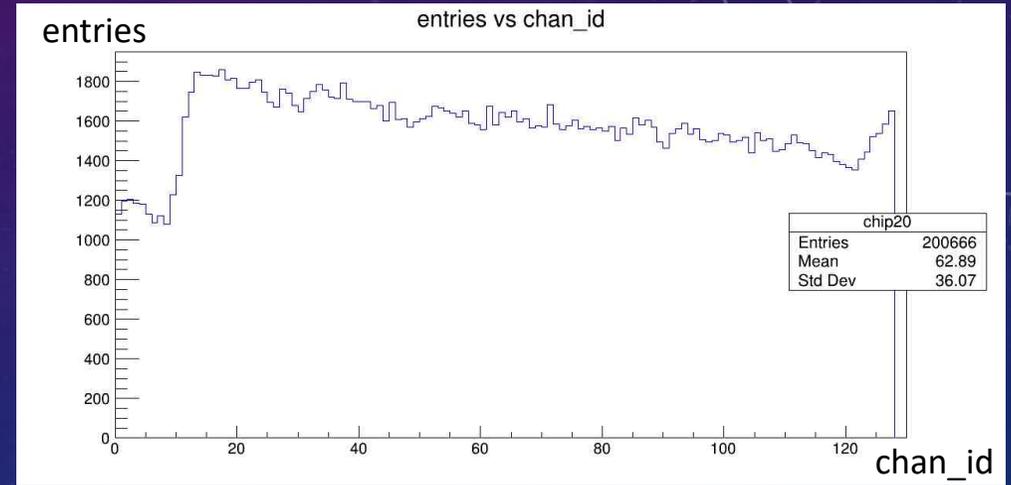
- INTT1では、すべてのchipでchan0-10のエントリーの落ち込みが見られた
- DAC0=10ではこの落ち込みは見られない

chip13

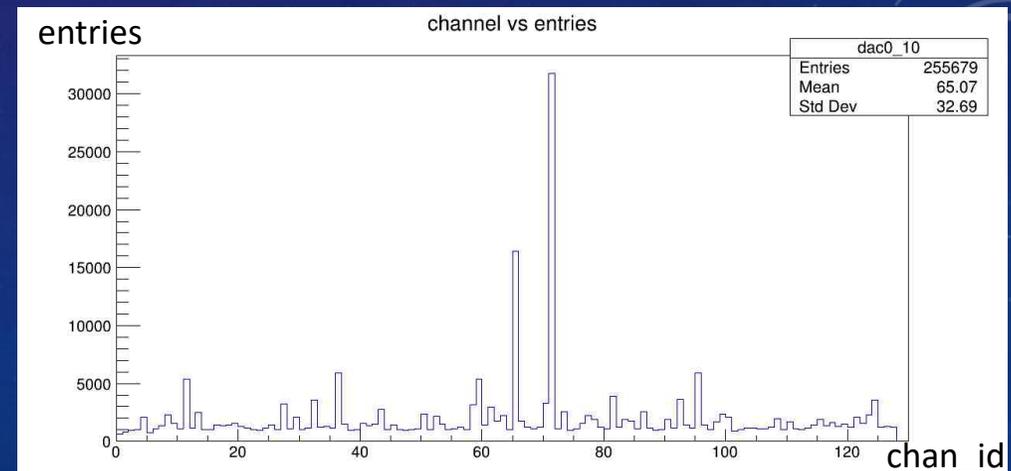
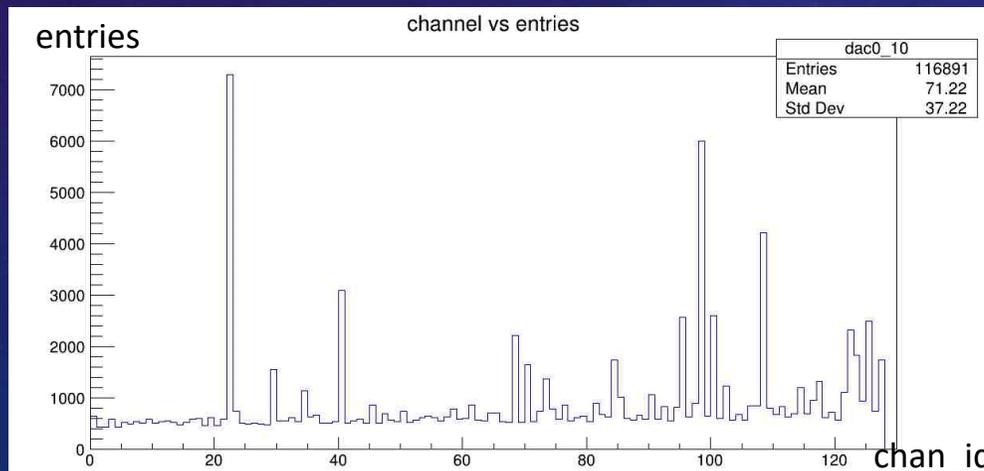


DAC0=20

chip20



DAC0=10

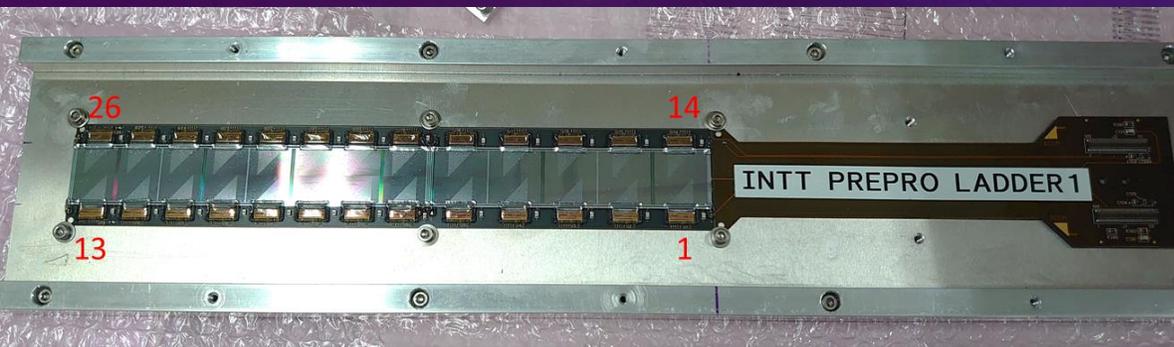


セルフトリガー測定のみ

- DAC0の値が10だとノイズが多く、20に上げるとノイズを減らすことができる
- DAC0=20で線源測定を行うと、線源に近いchipのchan0-10のエントリーが落ち込んでいることがわかる
- DAC0が10のときはchan0-10の落ち込みはないのか、落ち込んでいるがノイズで見えないのかわからない
 - DAC0=10でもノイズをあまり取らずに測定したい
 - 外部トリガーを用いる

外部トリガー測定への変更

- β 線はアルミ等の薄い金属板で遮蔽されてしまう
 - シリコンセンサーケースはアルミ製なので、 β 線を通さない
- β 線がケースを貫通できるよう、アクリル製のセンサーケースを制作した



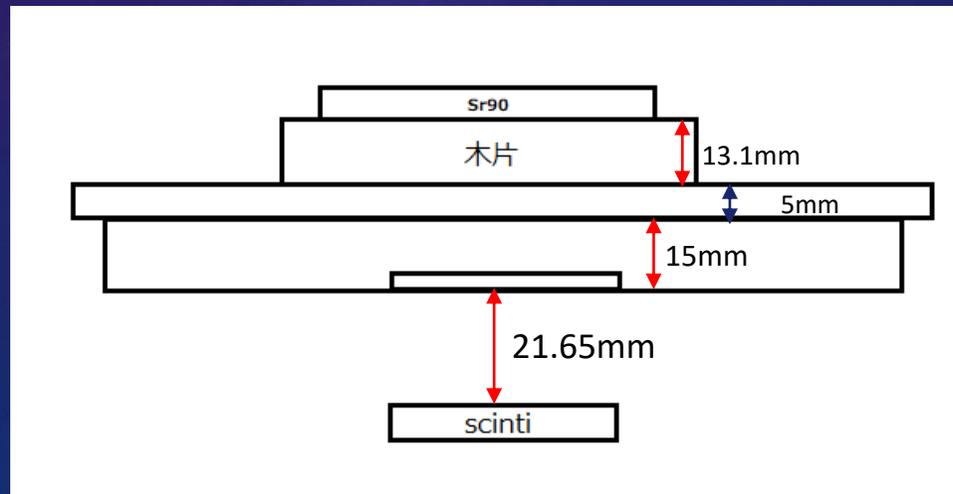
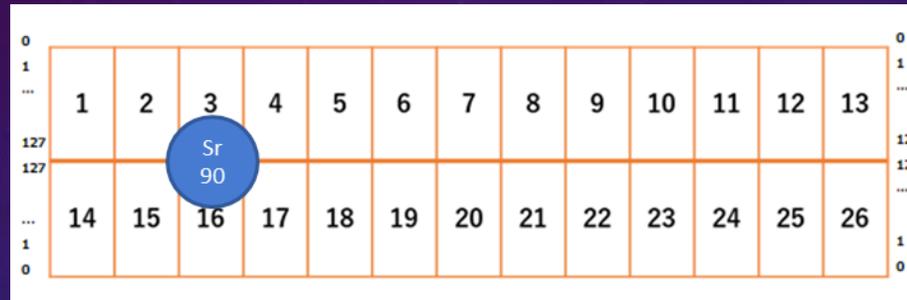
- センサーの下にシンチレータを置き、センサーとシンチレータの両方にエントリーがあったときにデータを取るよう設定した。



測定結果:外部トリガー測定

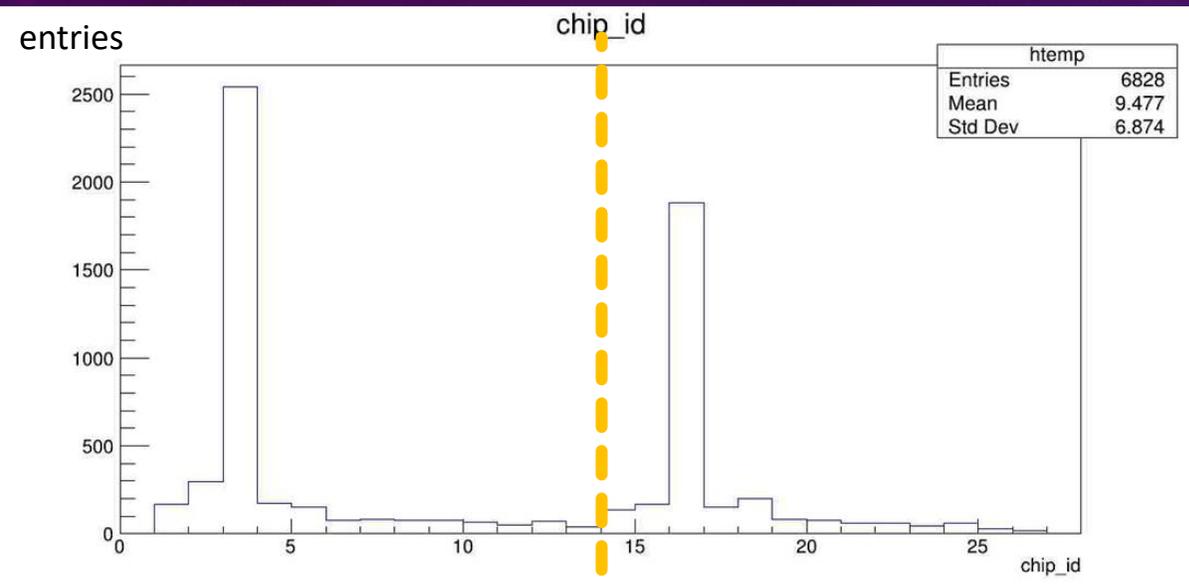
- DAC値設定をデフォルトに戻し(DAC0=10)、シンチレータを外部トリガーとして用いて線源測定を行った
- 外部トリガーの有無で結果がどう変化するか確認するため、同様のセットアップでセルフトリガー測定も行った

DAC0	10
DAC1	23
DAC2	48
DAC3	98
DAC4	148
DAC5	172
DAC6	223
DAC7	248

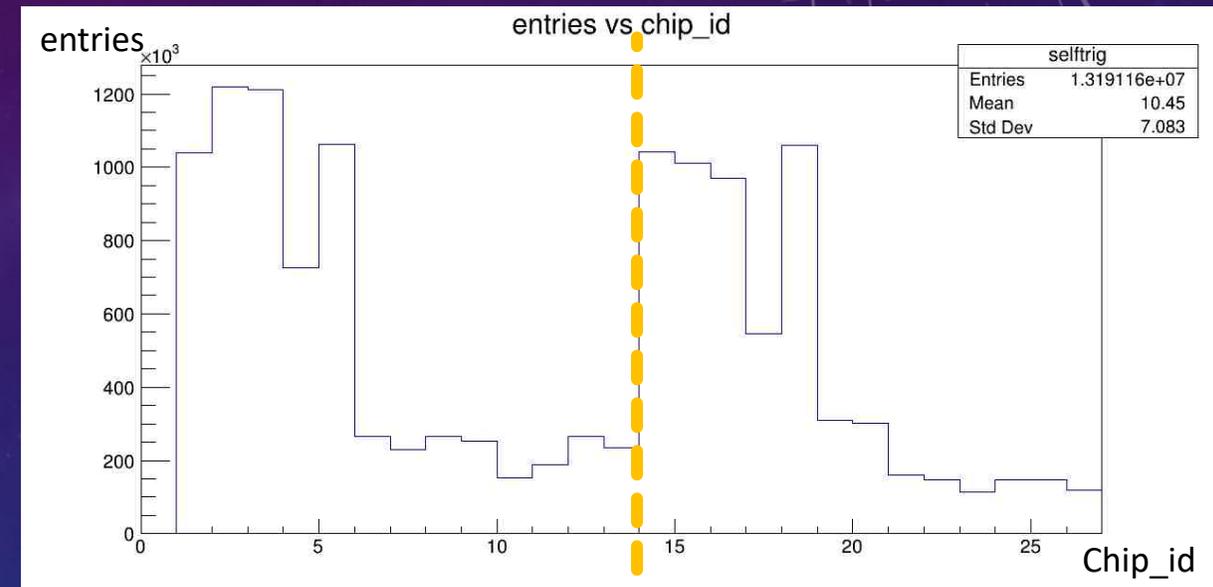


測定結果:外部トリガー測定-CHIP3,16

外部トリガーあり



外部トリガーなし



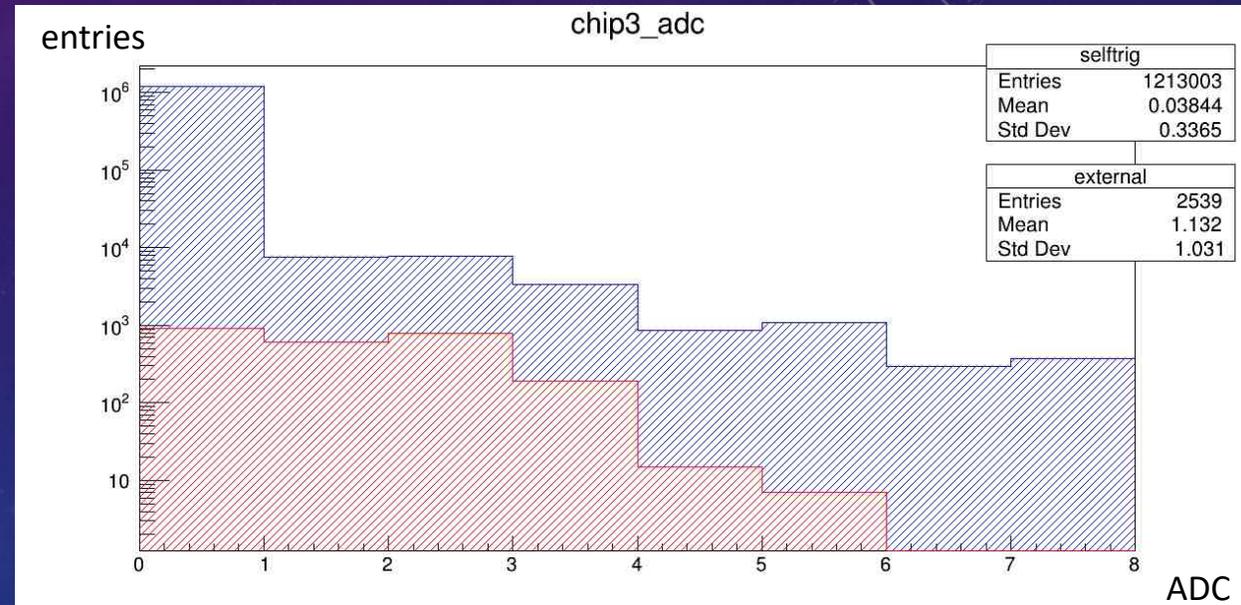
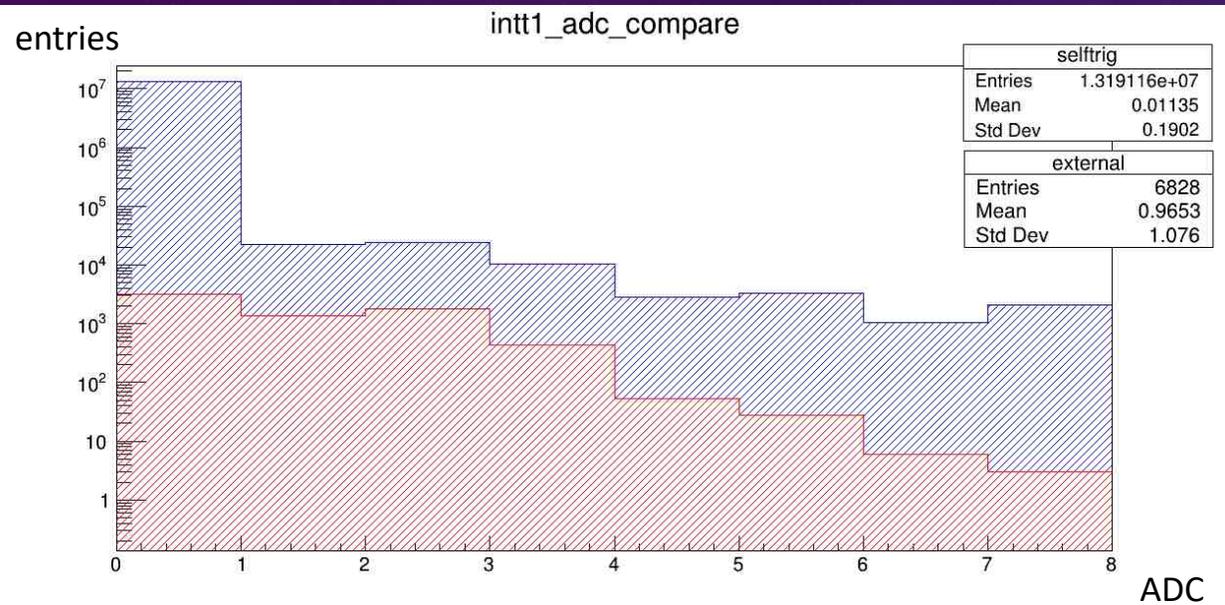
- 外部トリガーありの場合は線源に最も近いchip3,16のエントリーが最も多くなっている
 - 外部トリガーなしではchip3,16以外のchipのエントリーが多い
- DAC0の設定値が低くても、外部トリガーを使えばノイズは減らすことができる

測定結果:外部トリガー測定-CHIP3,16

- 外部トリガーあり/なしそれぞれのadc分布を比較すると下図のようになった
- 赤が外部トリガー(シンチレータあり)、青がセルフトリガー(シンチレータなし)

全chipのadc

chip3のadc

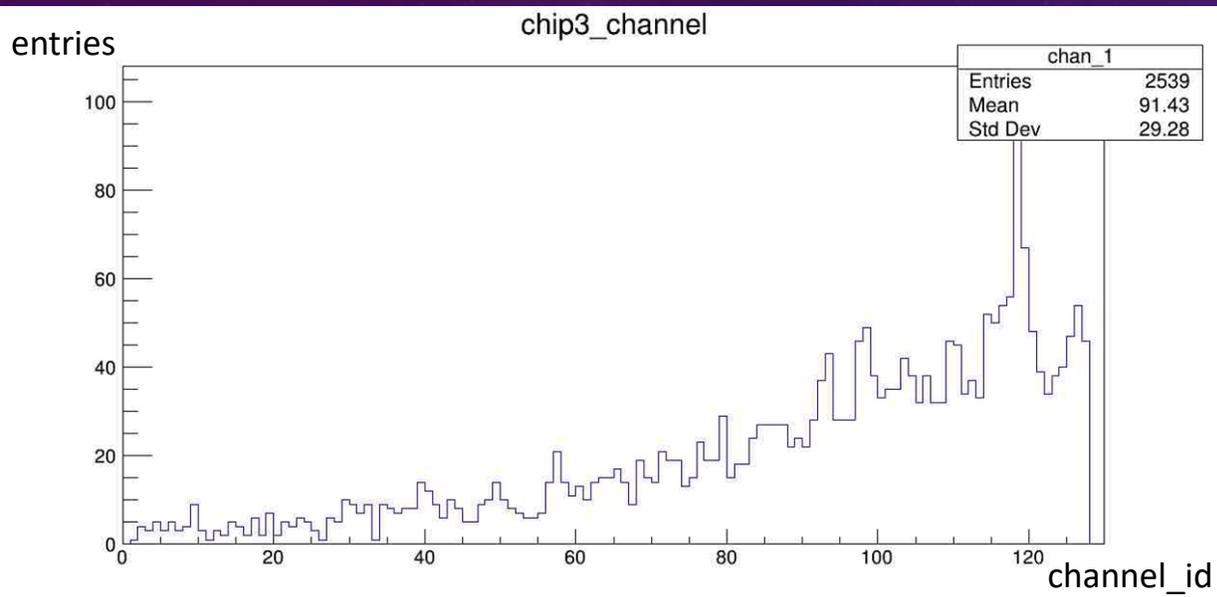


- 外部トリガーを用いるとADC0にくるノイズを大きく減らすことができる

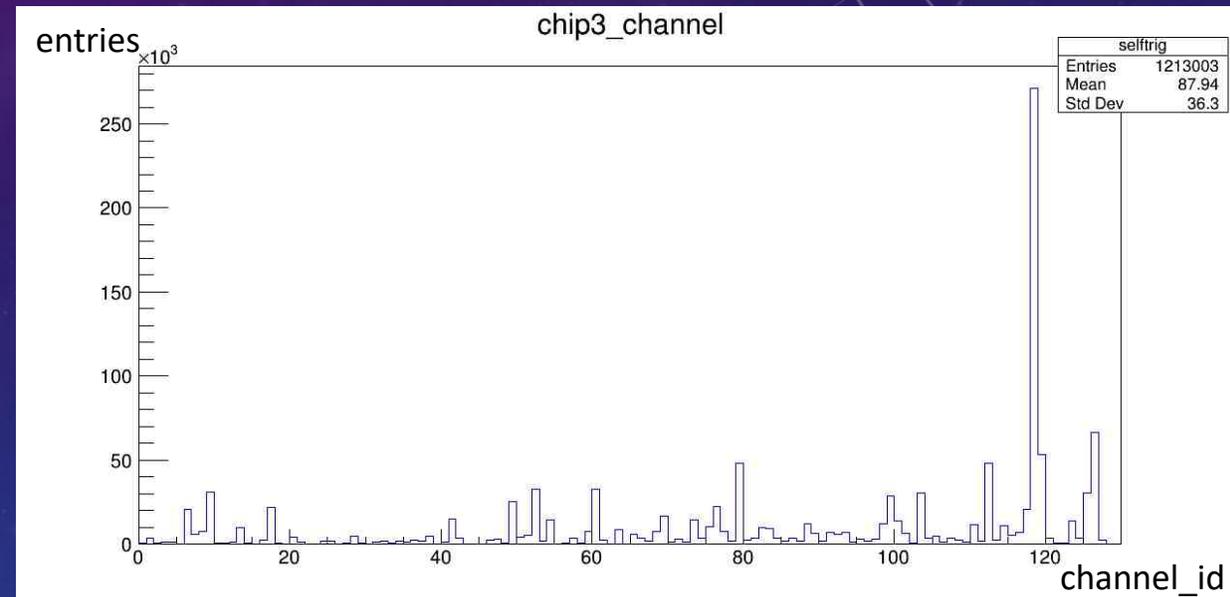
測定結果:外部トリガー測定-CHIP3,16

- 線源に近いchip3のchannelごとのエントリー数は次のようになった

外部トリガーあり



外部トリガーなし



- 外部トリガーありの分布図はエントリー数が少ないため、channel分布に偏りがあるのかわからない

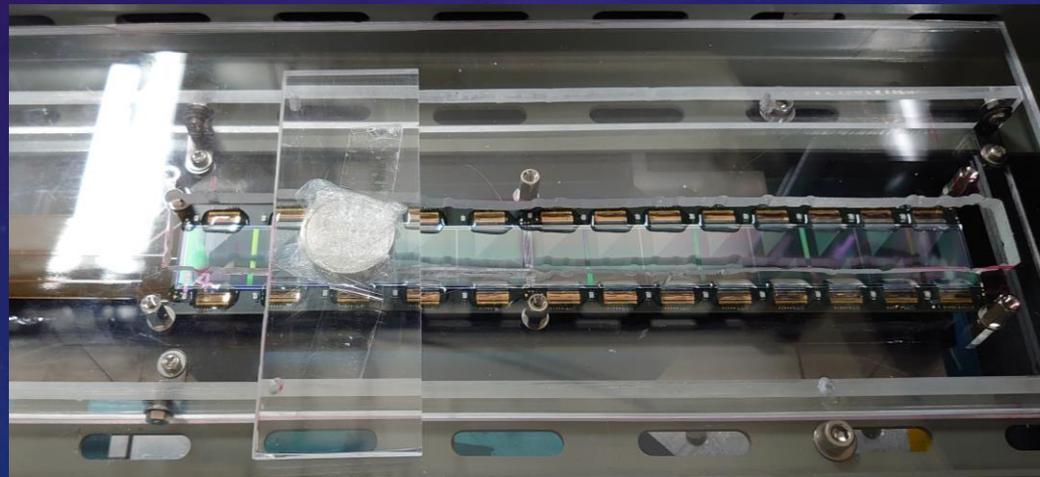
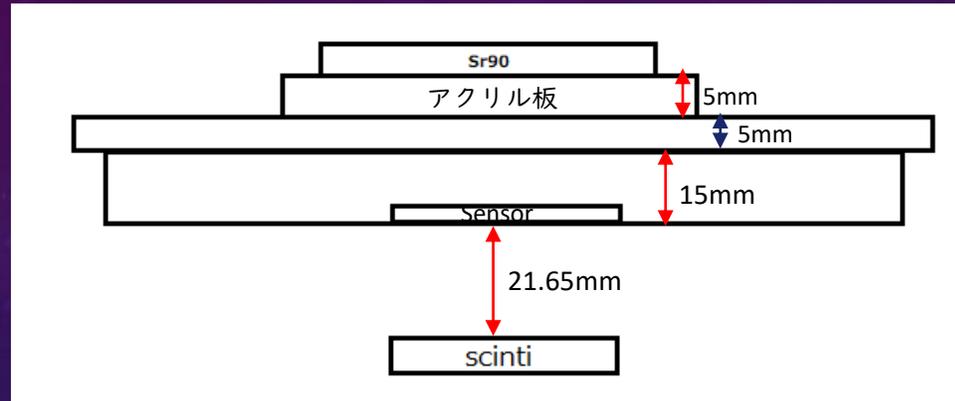
外部トリガーについての検討

- DAC0=20とするとセルフトリガー測定でのノイズを減らすことができるが、DAC0,1の間隔が狭い、DAC値が10以下に来るデータが取れないという問題がある
- シンチレータを外部トリガーとして用いると、低DAC値にくるノイズを減らして測定できる
→ただし、シンチレータを用いると1時間あたりに観測されるエントリー数が10分の1になる。その分測定時間を伸ばすことが必要
- 以降はシンチレータを外部トリガーとして用い、測定時間を長くして測定を行った

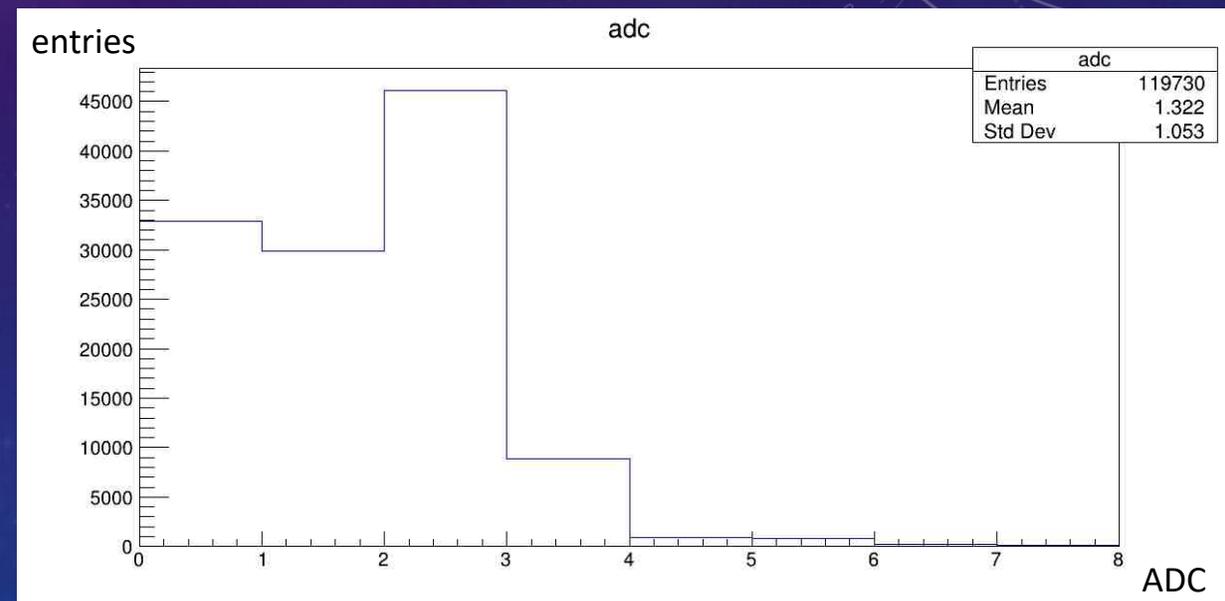
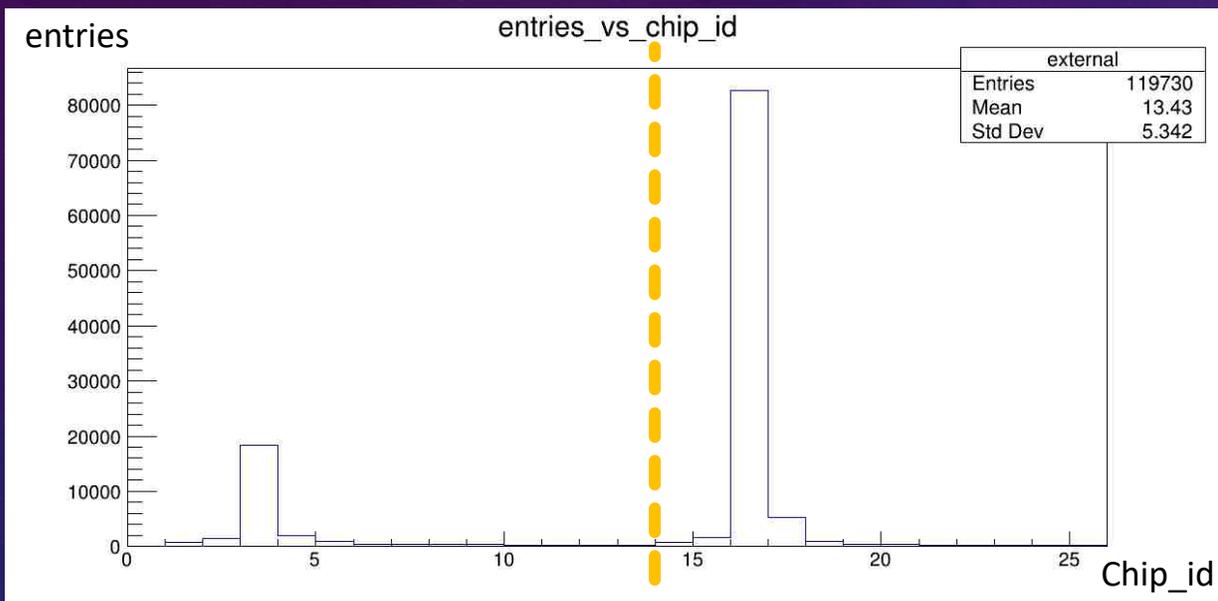
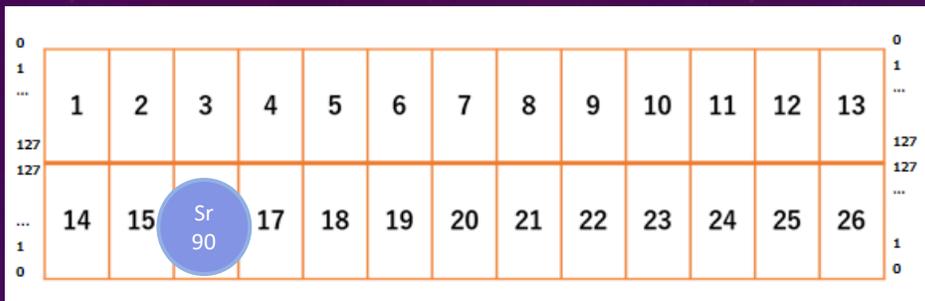
測定結果:外部トリガー測定-chip16

- シンチレータを外部トリガーとして用い、INTT1で155分間線源測定を行った

DAC0	10
DAC1	23
DAC2	48
DAC3	98
DAC4	148
DAC5	172
DAC6	223
DAC7	248



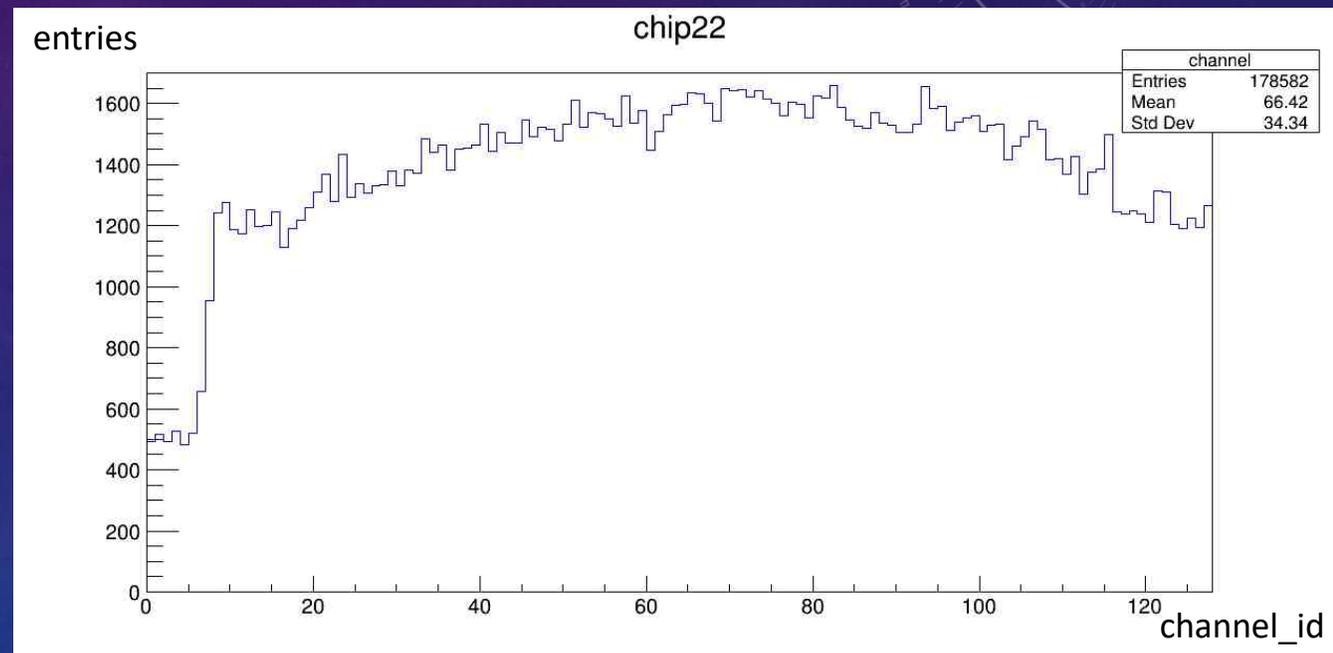
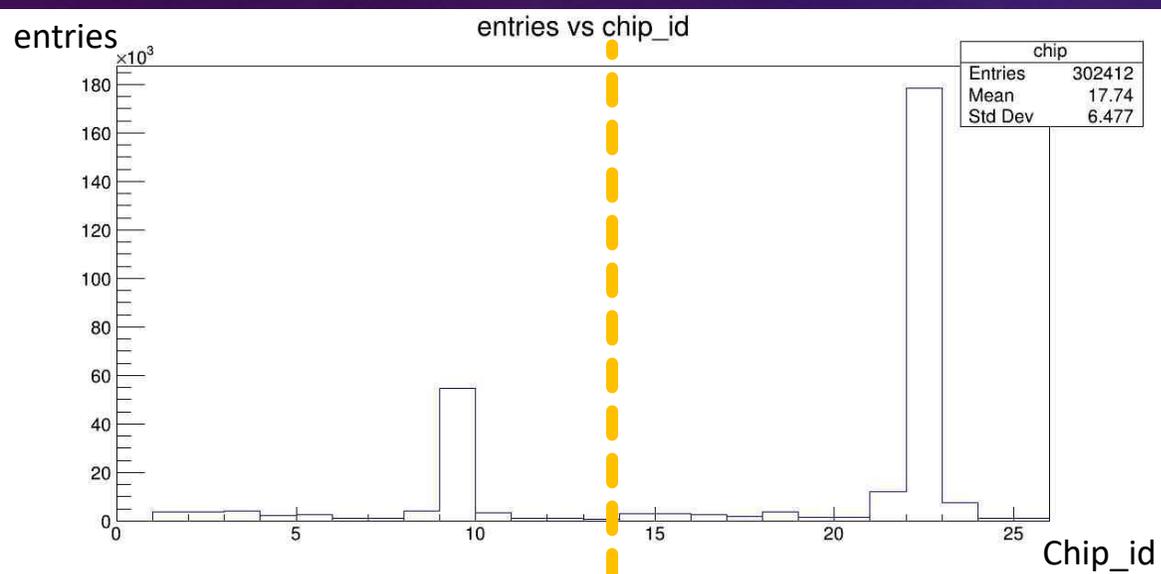
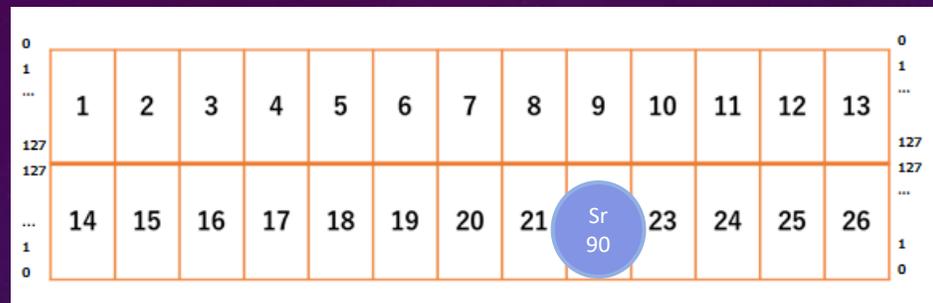
測定結果:外部トリガー測定-chip16



- 線源に近いchip16のエントリーが最も多くなっている

測定結果:外部トリガー測定-INTT2

- 別のセンサーモジュールINTT2を用いて、852分間線源測定を行った



- このモジュールでもchan0-10の落ち込みが見られた

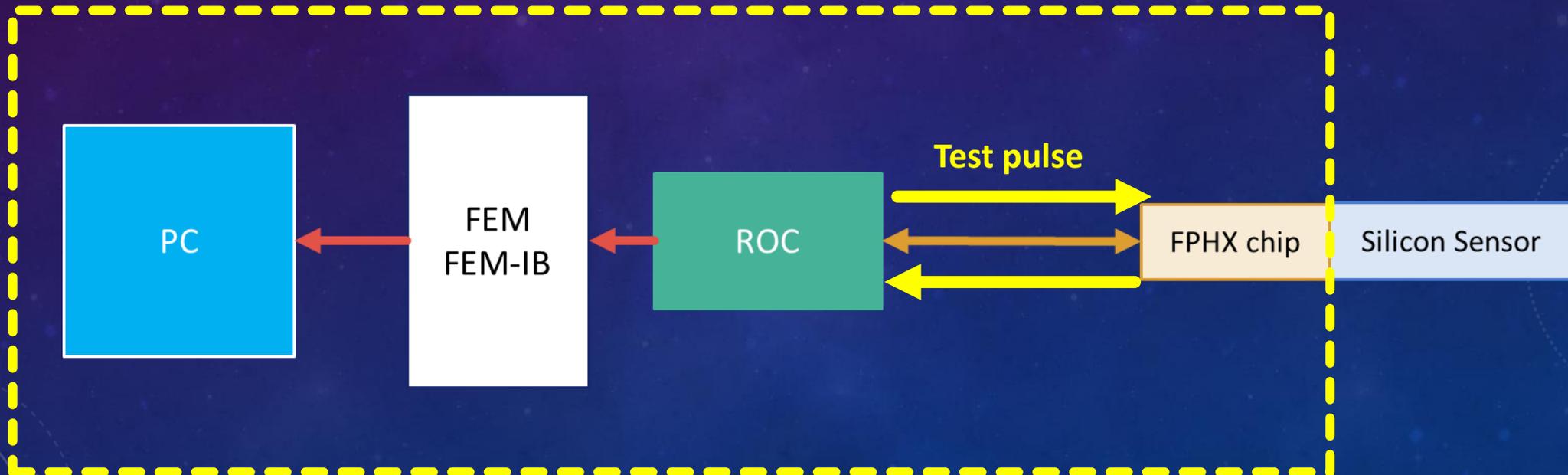
Channel落ち込みの原因探索

- Chan0-10がβ線を検出できない原因は、テストベンチのどこにあるかを調べる

キャリブレーションテストの解析

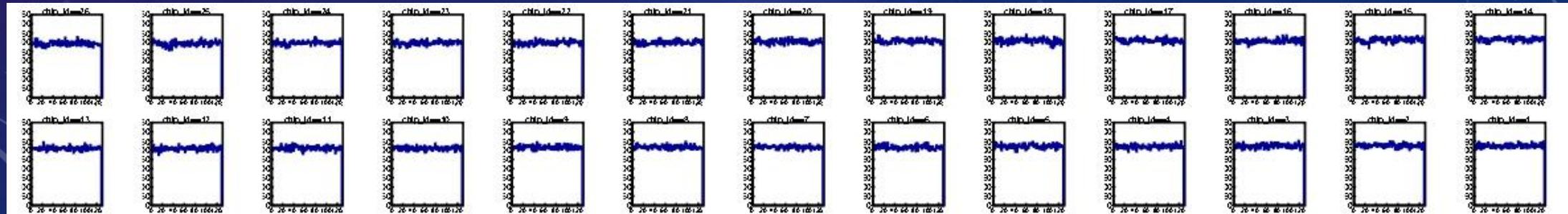
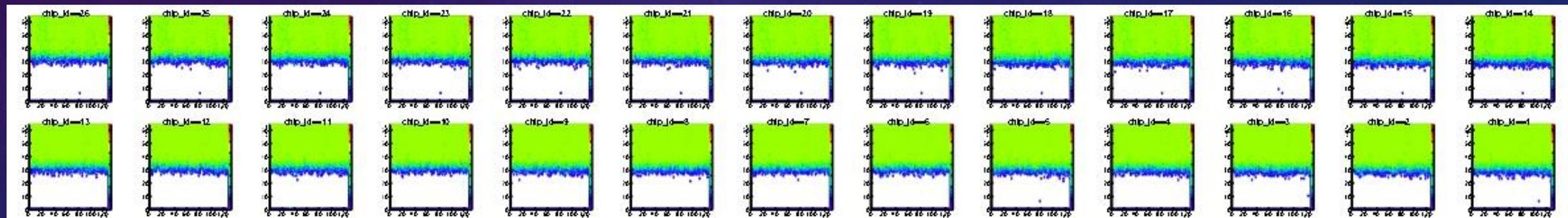
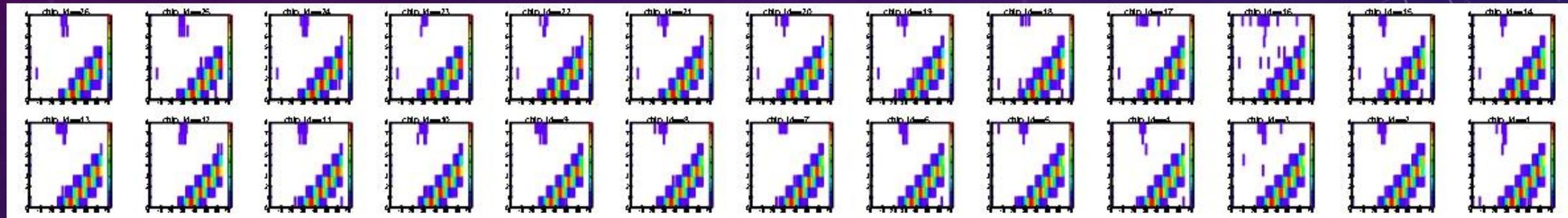
- キャリブレーションテスト:ROCからFPHX chipへテストパルスを送り、信号が返ってくるか確認する
- PC,FEM,FEM-IB,ROC,FPHX chipの動作確認ができる

→異常がなければ、線源測定でのchan0-10の落ち込みの原因はシリコンセンサーにあることになる



Channel落ち込みの原因探索

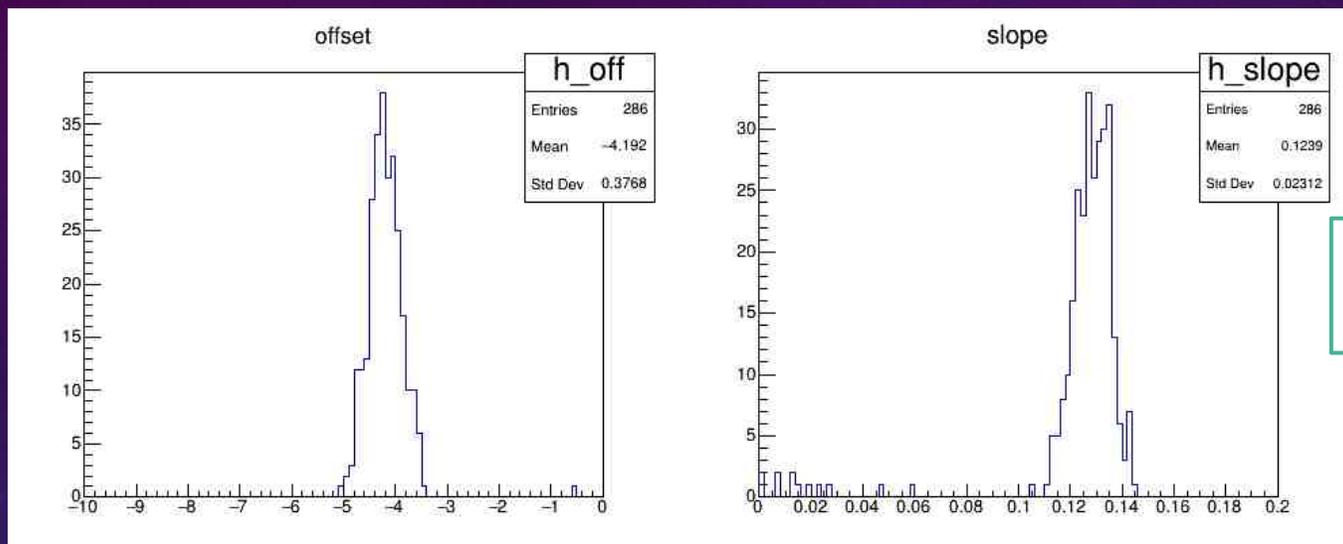
- キャリブレーションテストの結果として表示されるADC vs amplitude のヒストグラムの切片、傾きを調べる
→キャリブレーションテストに異常があれば、傾き、切片がおかしくなっているはず



Channel落ち込みの原因探索

- INTT1を用いた、過去10回分のキャリブレーションテストについてヒストグラムの切片、傾きの値を調べた
- 落ち込みの見られるchan0-10と、落ち込みのないchan60-70の切片、傾きを比較した

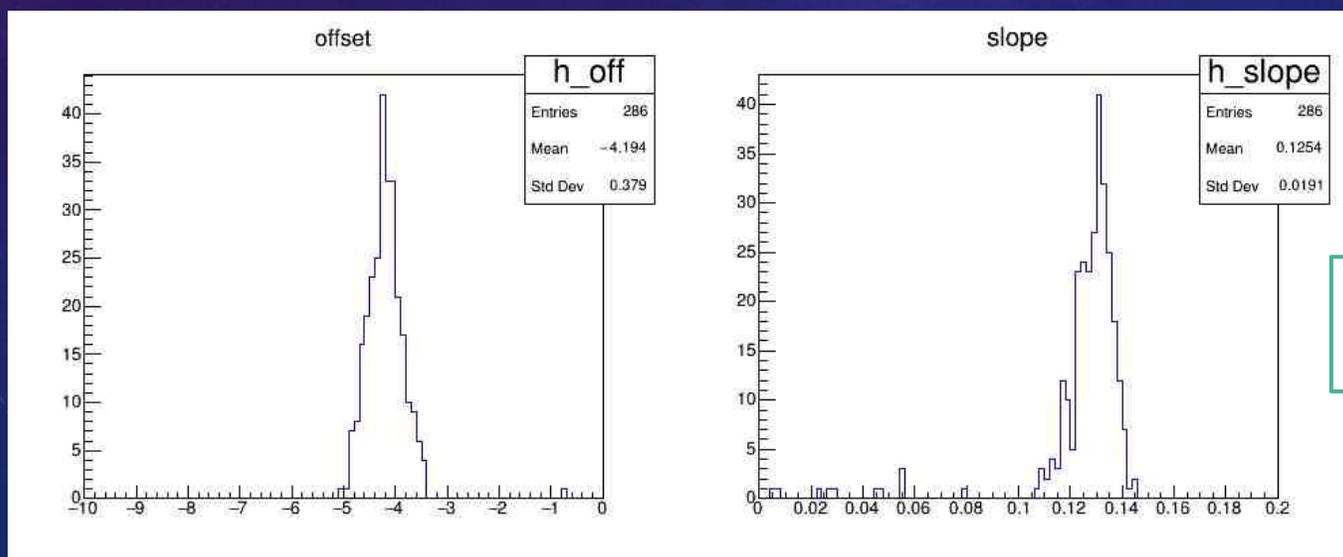
Chan0-10



切片:-4.192
傾き:0.1239

- 切片、傾きともに大きな違いはない
→キャリブレーションテストに異常はない

Chan60-70

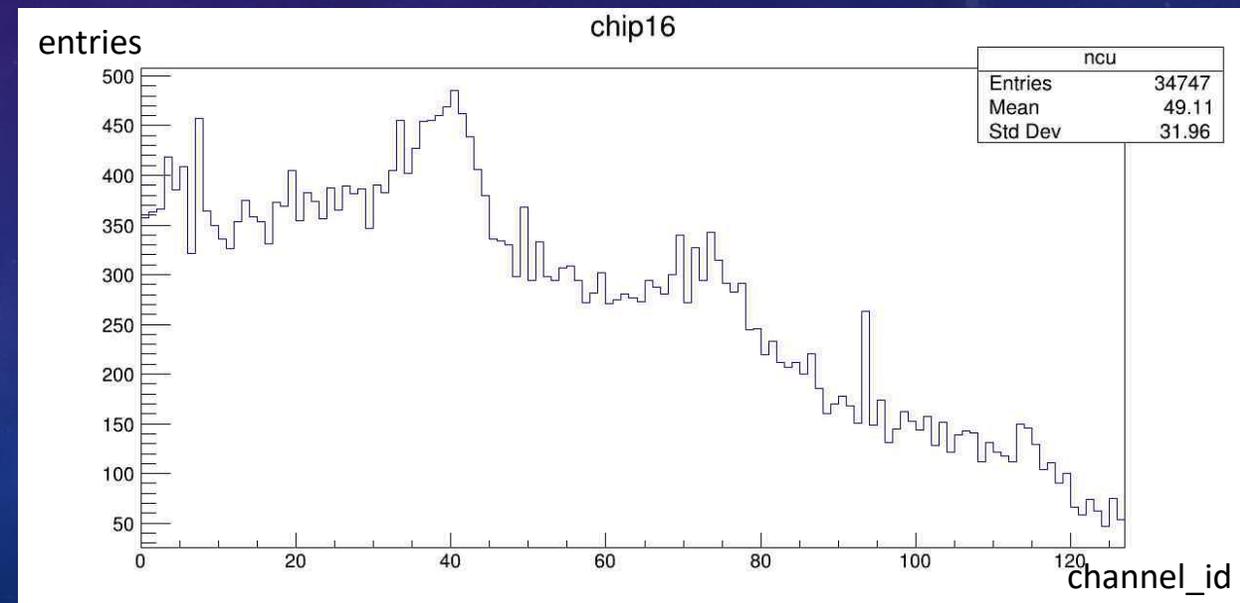
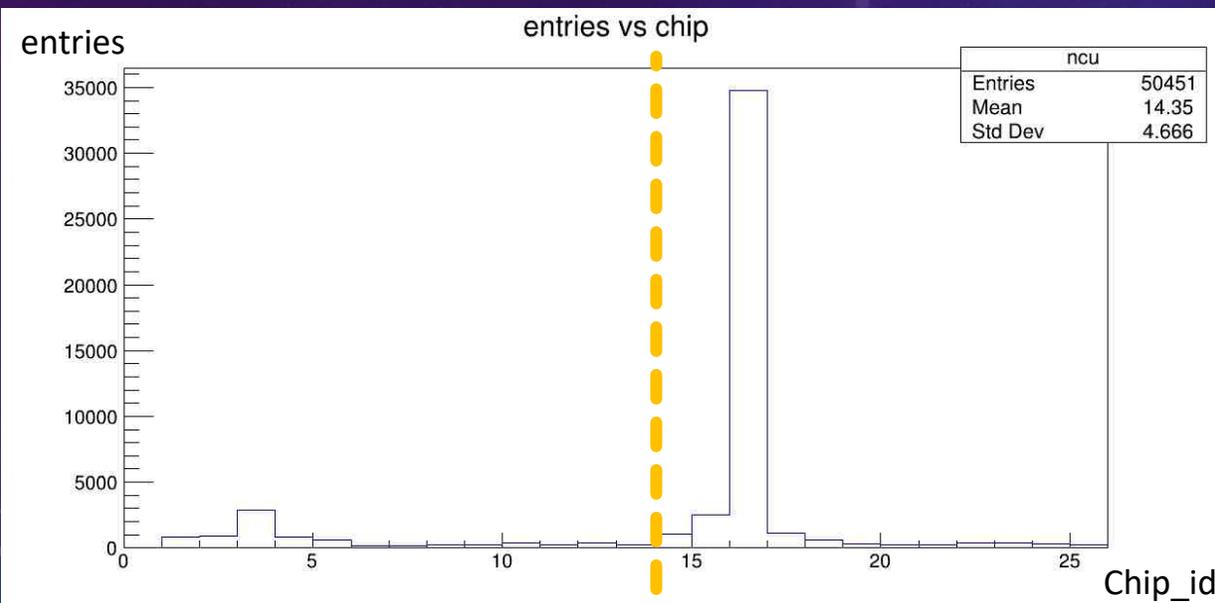


切片:-4.194
傾き:0.1254

- Chan0-10の落ち込みの原因は
FPX chip-Silicon Sensorにある

測定結果:外部トリガー測定-NCU-Pre002

- 台湾から送られてきたNCU Pre-002というモジュールではchannelの落ち込みは確認されていない



まとめ

- センサー用アクリルケースを制作したため、外部トリガーを用いた線源測定が行えるようになった
- 外部トリガーとしてシンチレータを用いると、DAC値設定が低くてもノイズをあまり取らずに測定ができることがわかった
- 線源測定を行うと、シリコンセンサーのchan0-10のエントリーが落ち込んでいることがわかった
- この原因はFEM,FEM-IB,FPHX chipにはなく、シリコンセンサーにある
- INTT1,2でこの現象は見られるが、台湾から送られてきたNCU Pre-002というモジュールでは現在見られていない

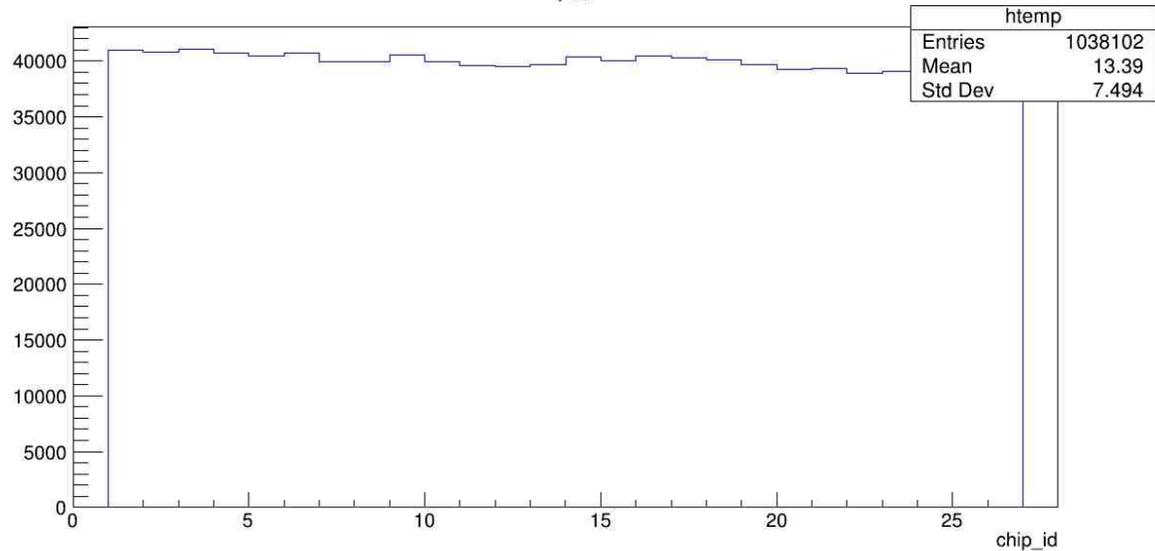
今後の課題

- Chan0-10のエントリーの落ち込みはなぜ起こっているのか、さらに詳しく調べる
- この落ち込みが見られるINTT1,2とNCU Pre-002では何が違うのか調べる

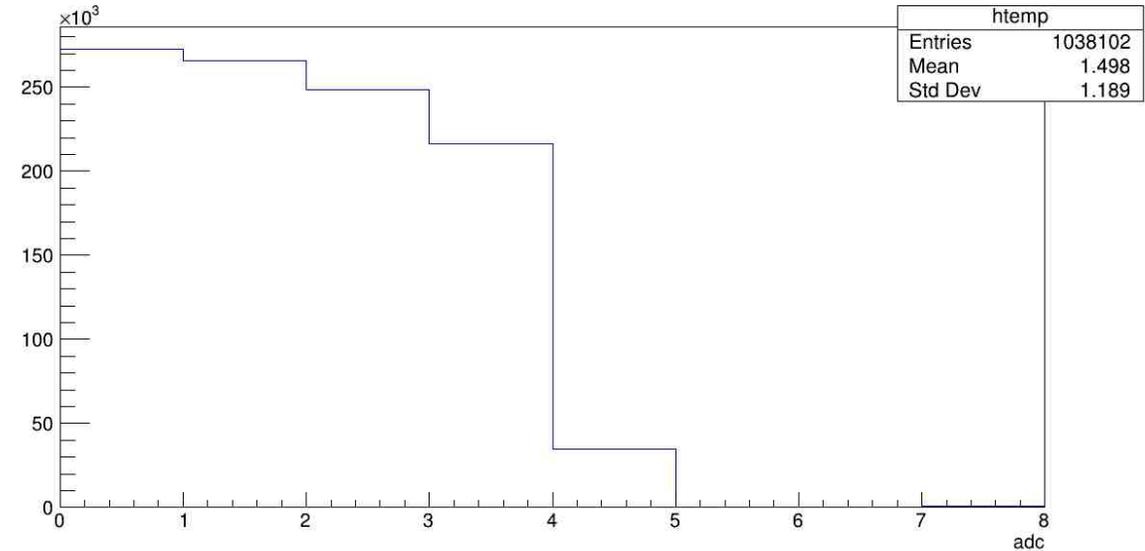
BACK UP

キャリブレーションテストのヒストグラム

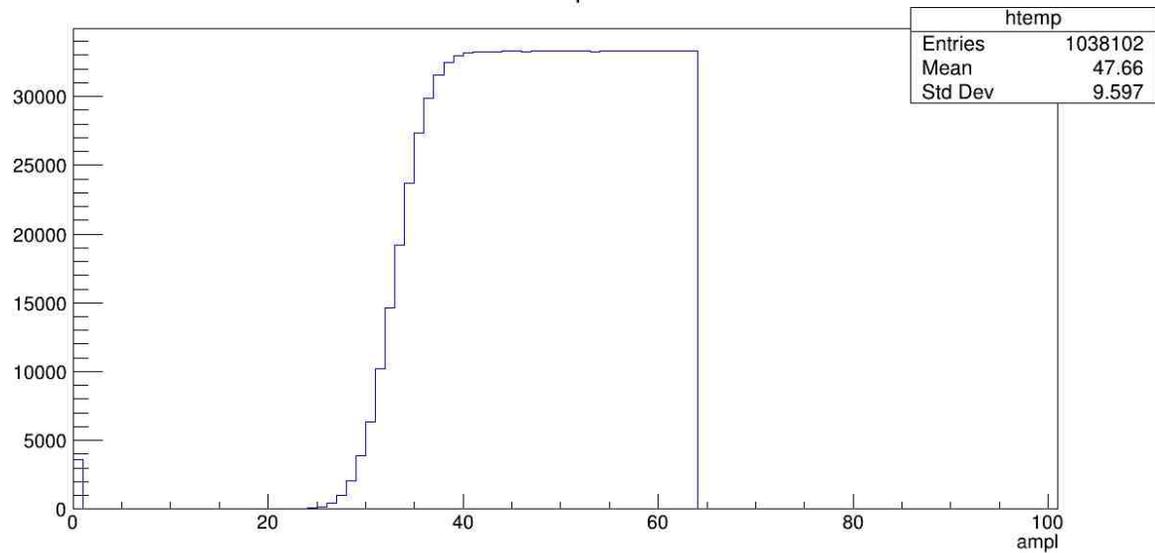
chip_id



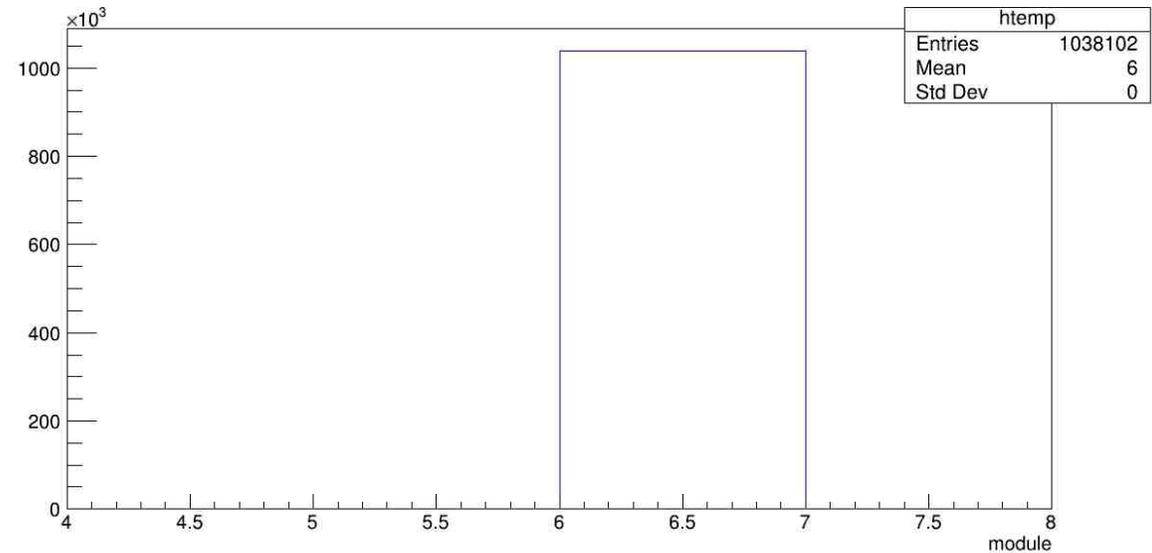
adc



ampl

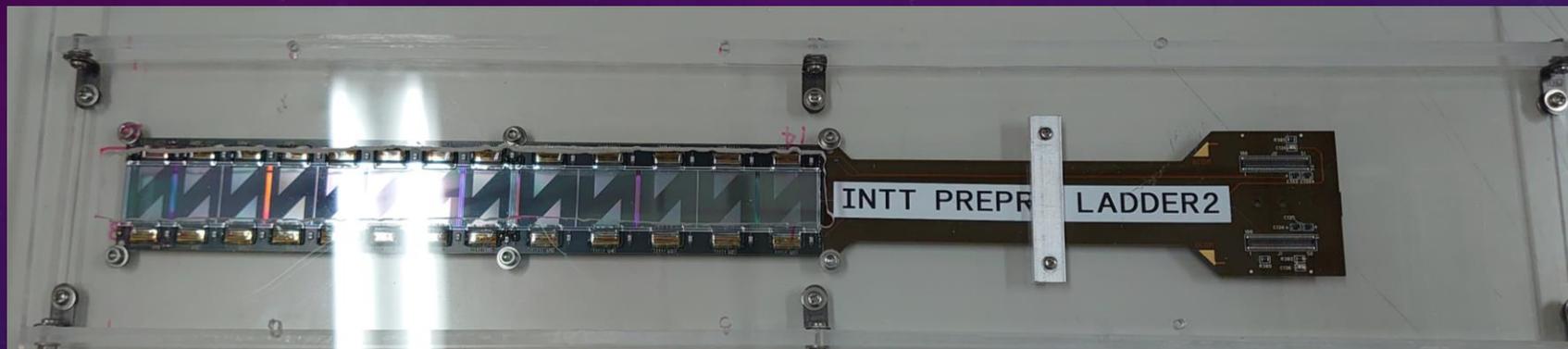


module



結果:INTT2を用いた線源測定①

- 別のシリコンセンサーモジュール(INTT2)を用いて、同様の線源測定を行った。



DAC0	10
DAC1	23
DAC2	48
DAC3	98
DAC4	148
DAC5	172
DAC6	223
DAC7	248

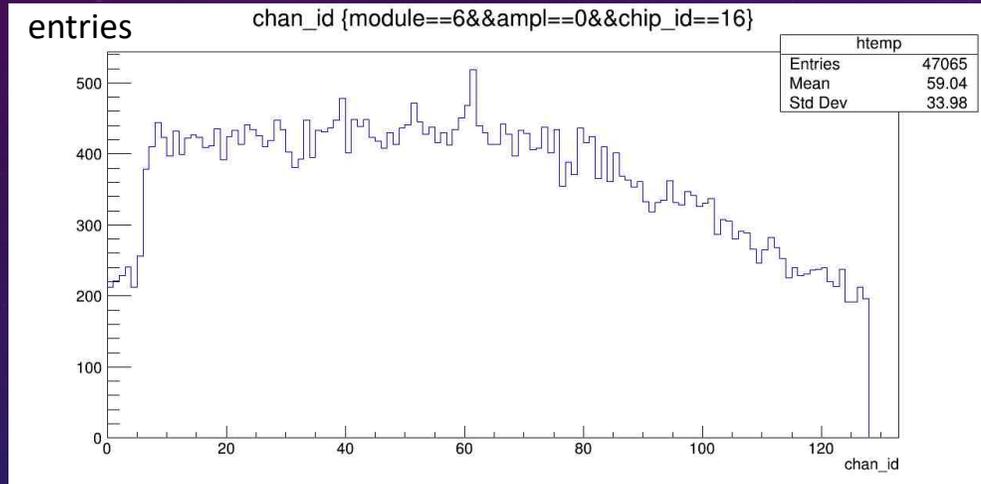
0													0	
1													1	
...													...	
127	1	2	3	4	5	6	7	8	9	10	11	12	13	127
127														127
...														...
1	14	15	16	17	18	19	20	21	Sr 90	23	24	25	26	1
0														0

測定結果:INTT2のCHANNEL分布

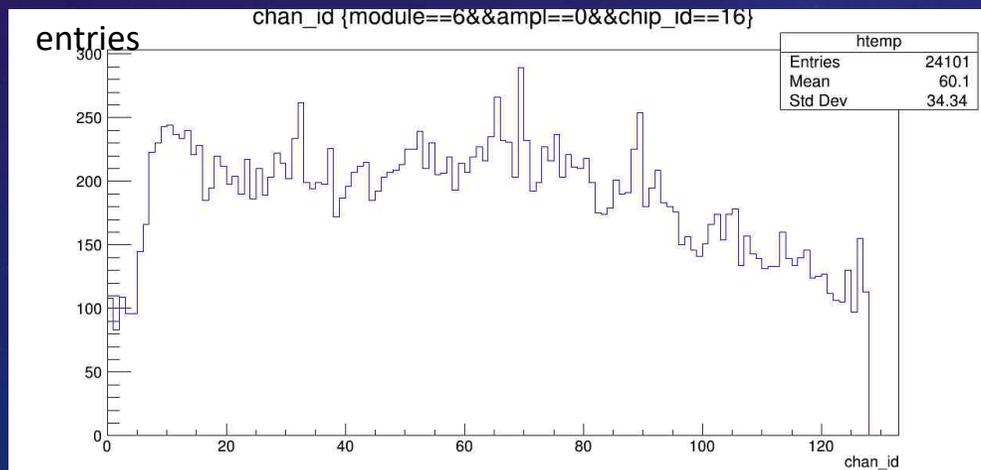
- Intt2の測定結果はすべて外部トリガーを用いている

chip16

DAC0=20

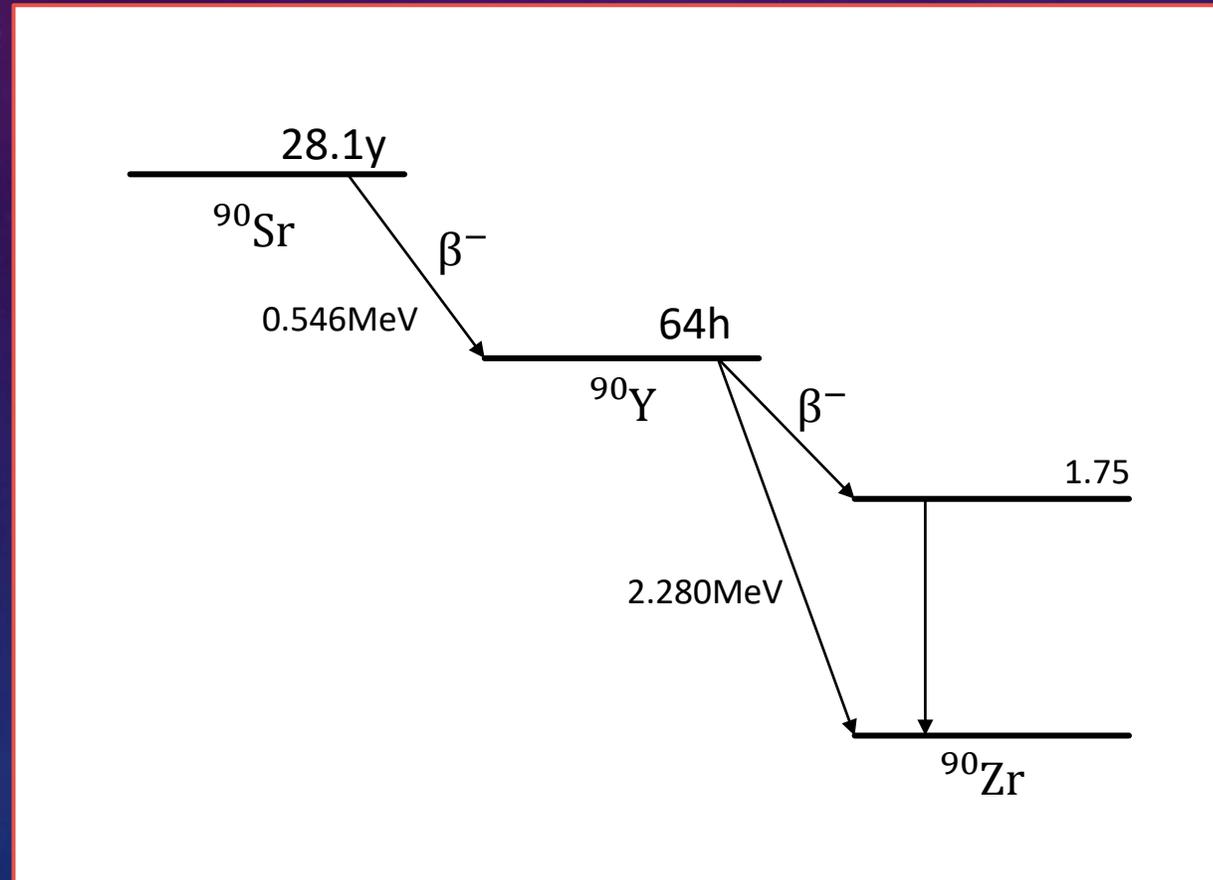


DAC0=10



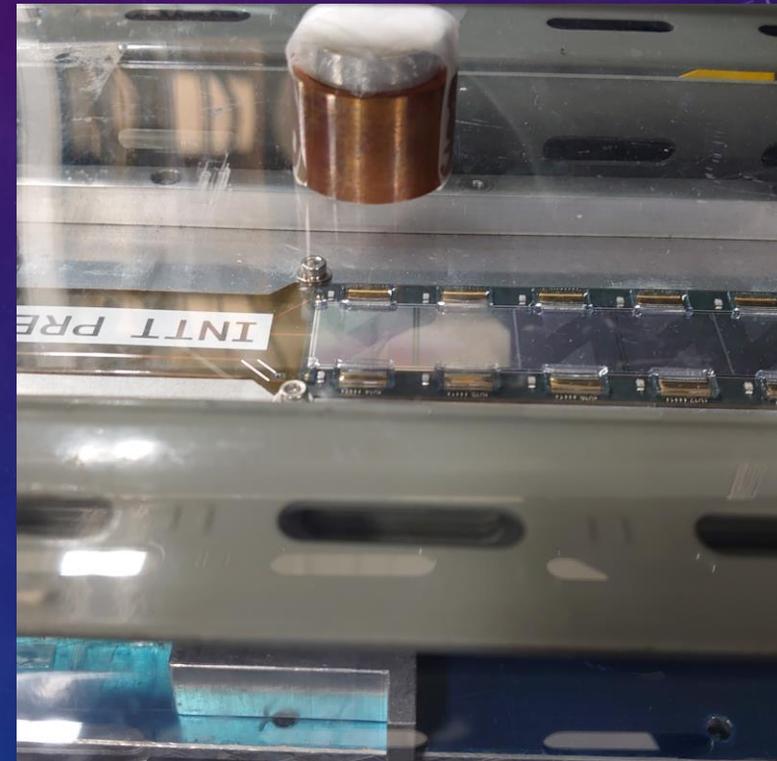
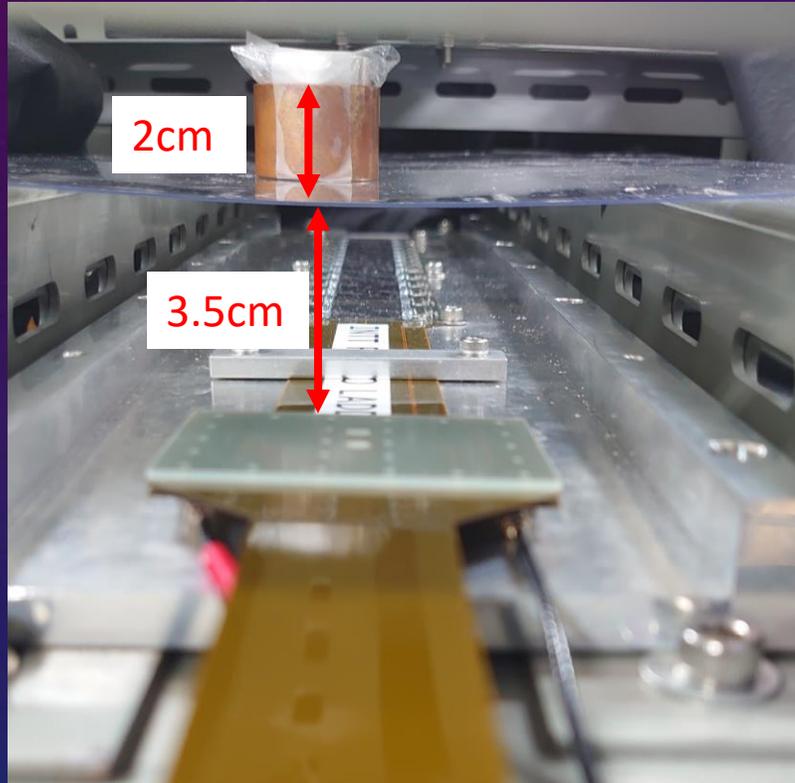
ストロンチウム90の壊変図

- Sr90は2度の β^- 崩壊を起こしZr90に壊変する
- β^- 崩壊で放出される β 粒子の持つエネルギーは一定ではない。下図中には平均エネルギーを記載した



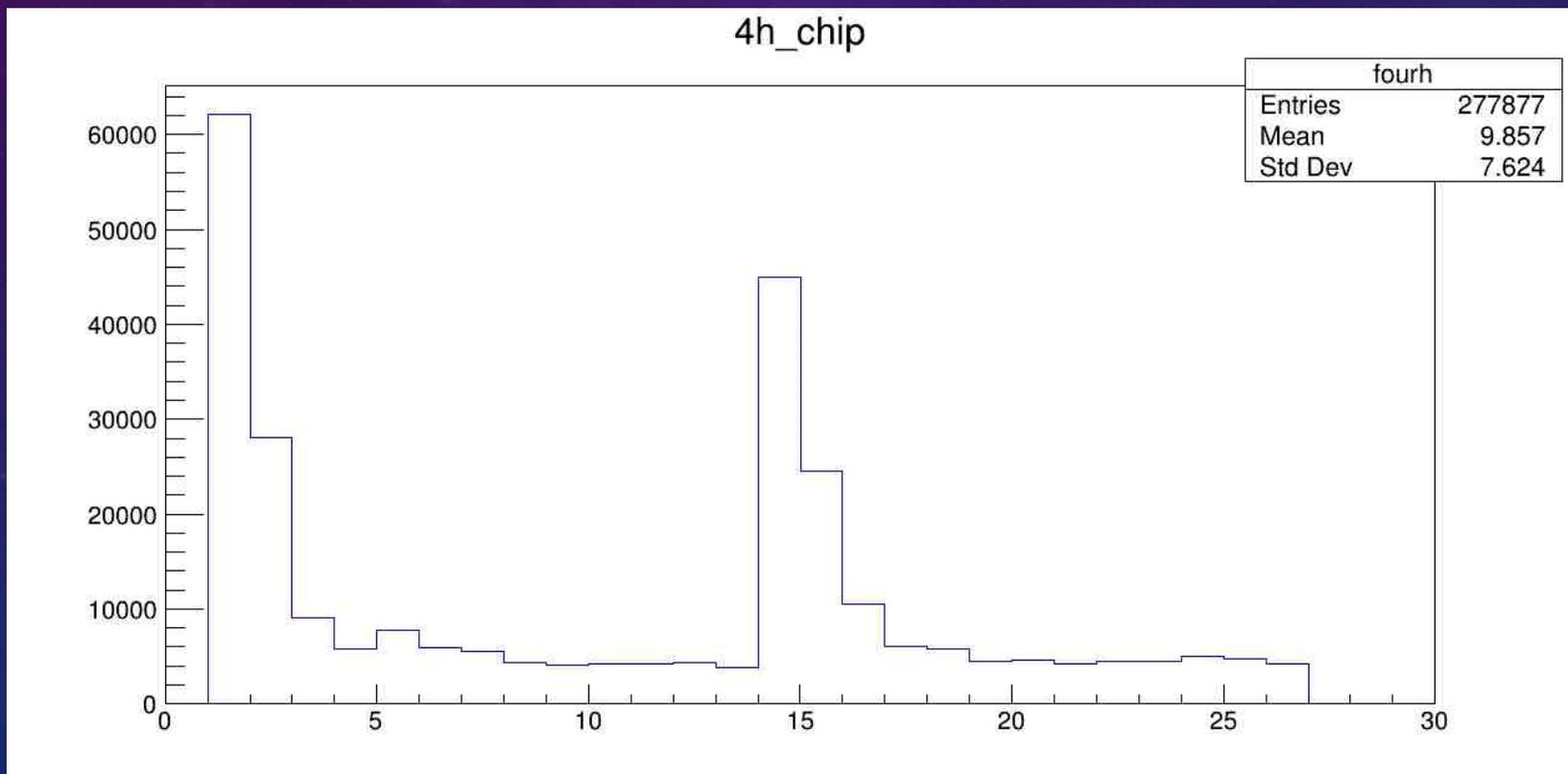
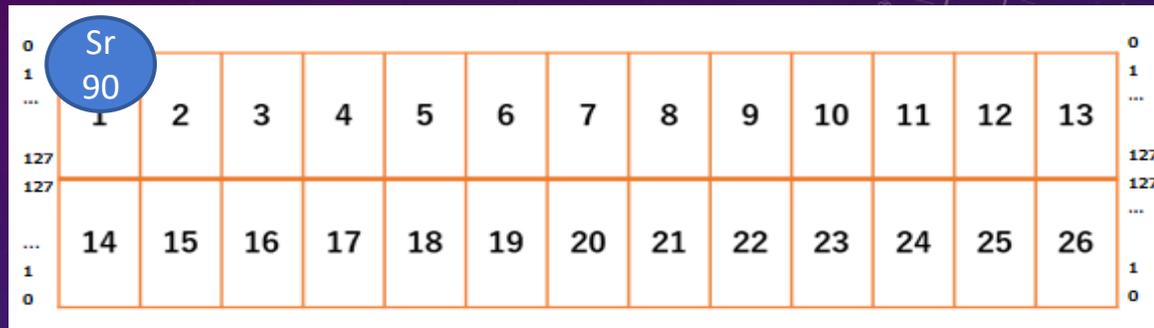
コリメータを用いた線源測定

- 下図のようにコリメータを用いた線源測定を行った。



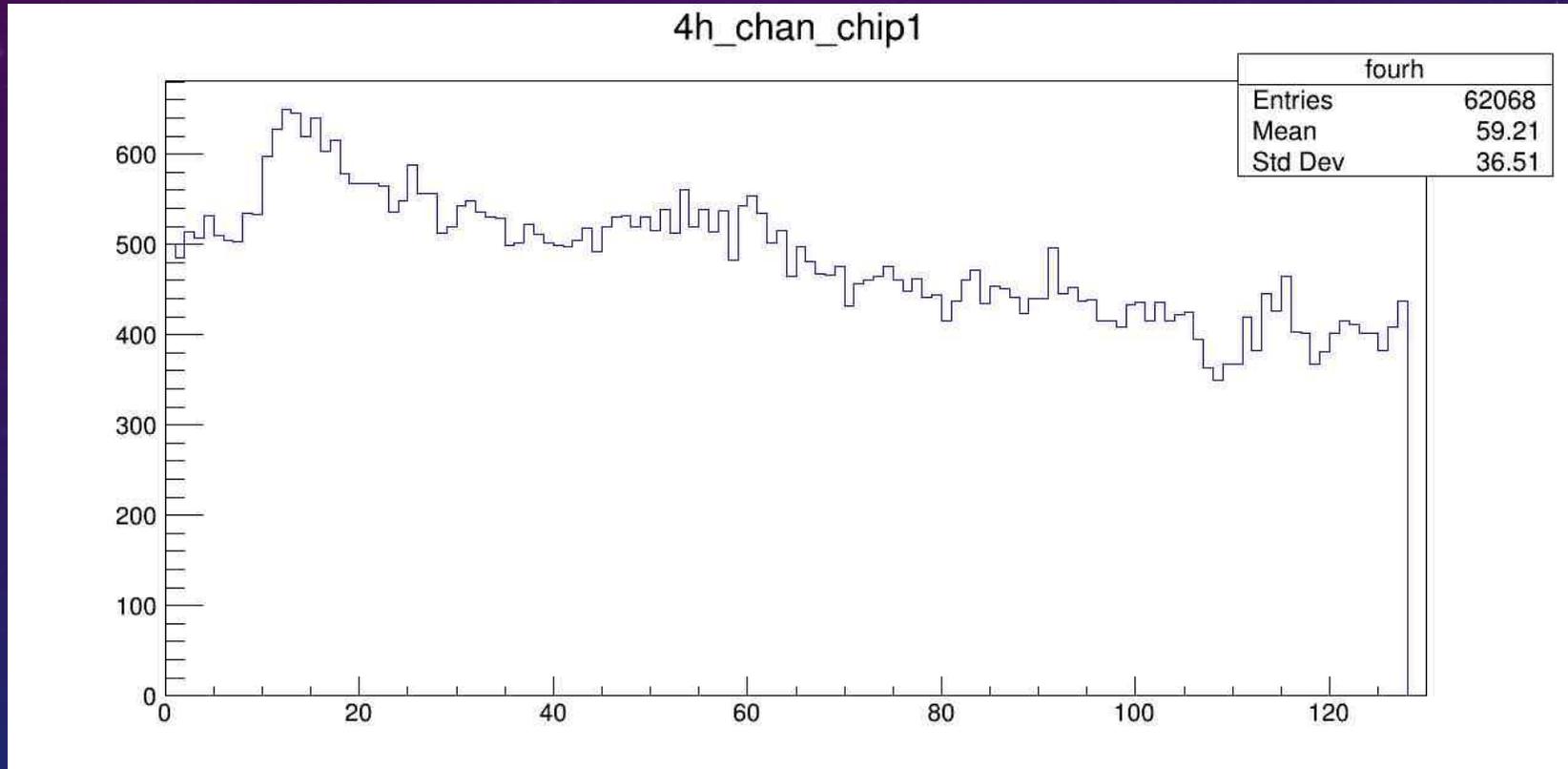
結果: コリメータを用いた線源測定③

- Chip1のchan0上に線源を置き、4時間測定した。
- ROC3(C3)-large#9-INTT1のセットアップで測定

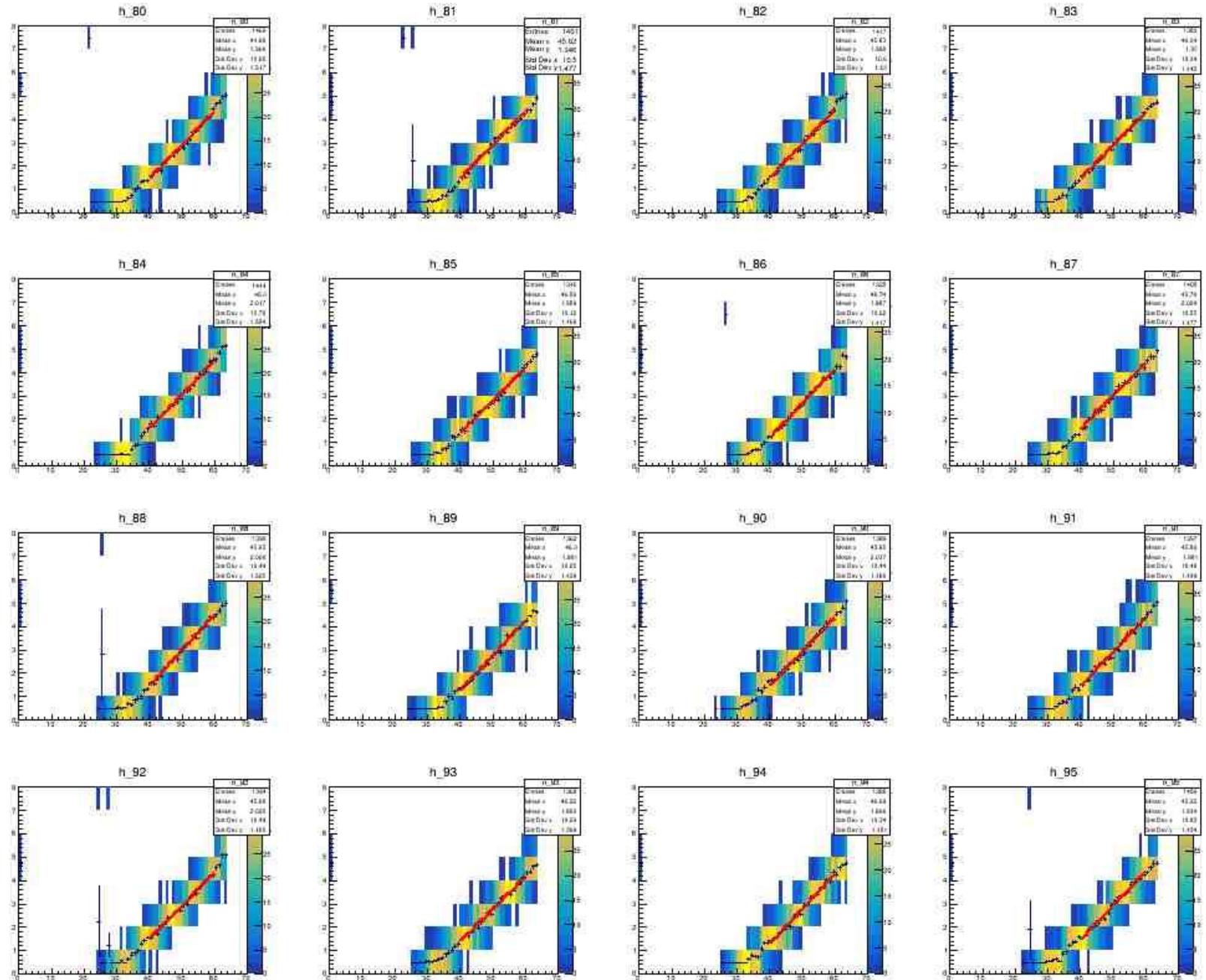


結果: コリメータを用いた線源測定④

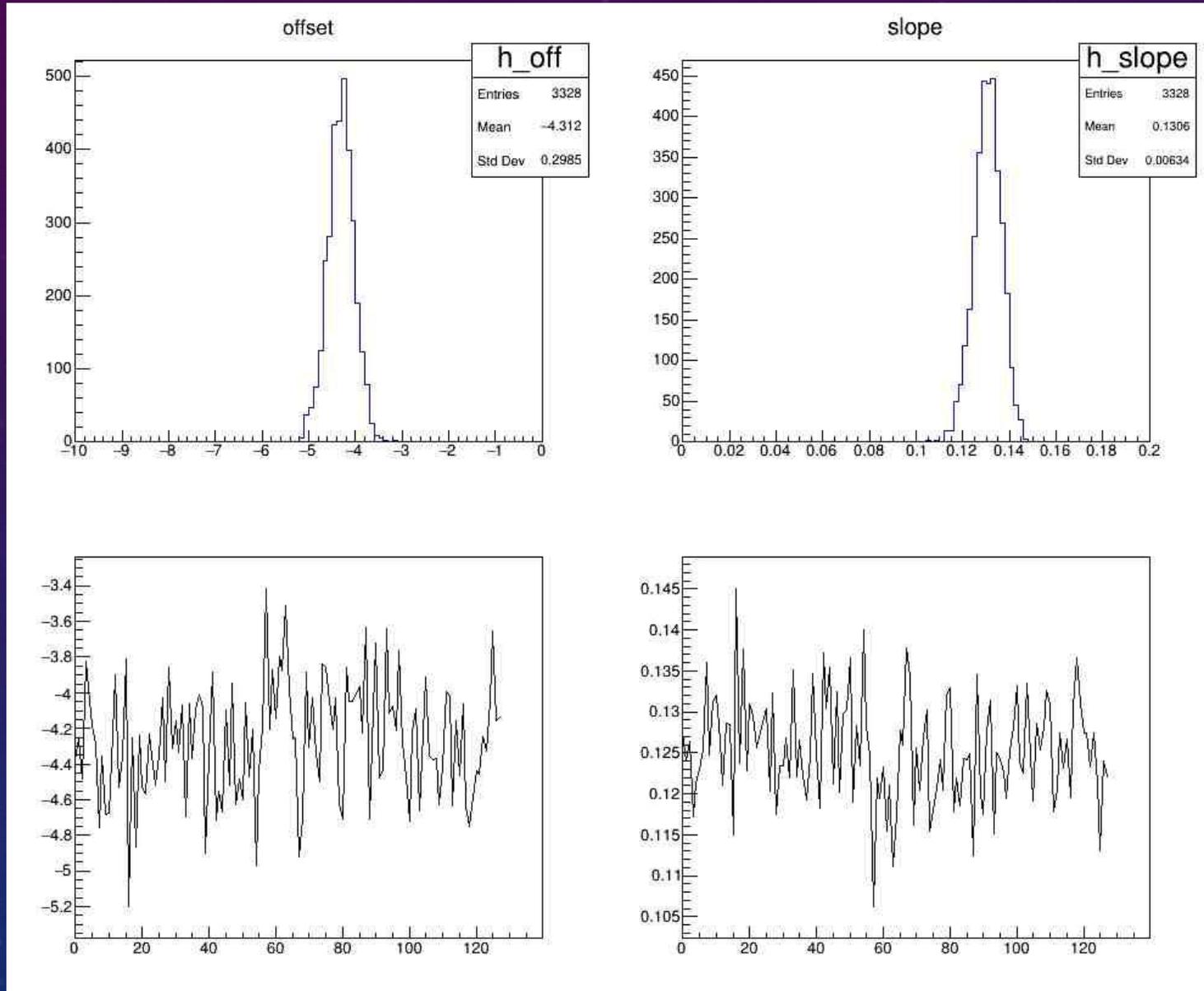
- 線源の真下にあるchip1のchan0-10のエントリー数は少なくなっている



ADC VS AMPL



ADC VS AMPL



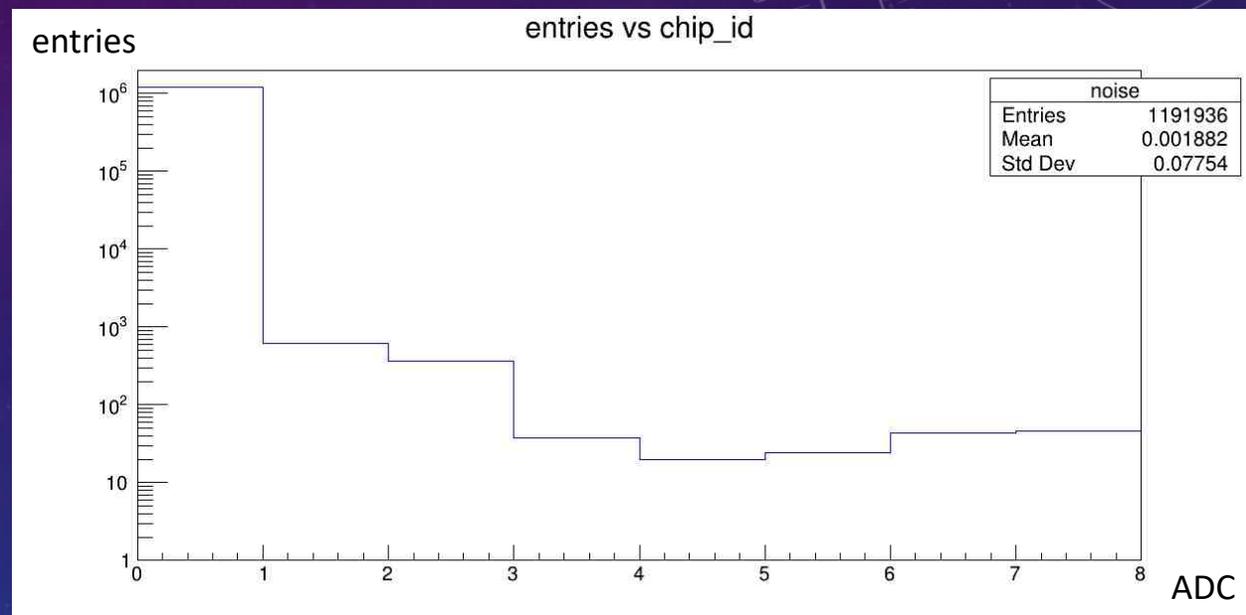
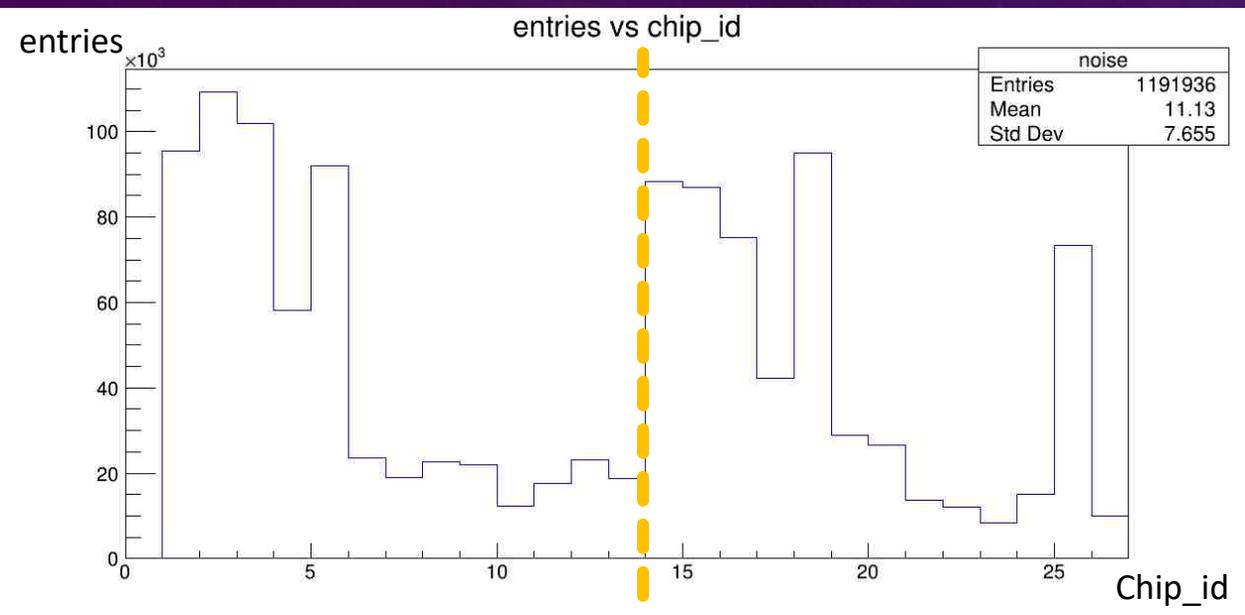
ALL CHECKING RESULT

cable	INTT	P200,201	P300,301	P400,401	P220,221	P320,321	P420,421
small#8	1	×	×	△	○	△	○
		No response.	No response.	Half chips respond.	Calibration test is success.	Entries in some chips are low at ch0-2.	Calibration test is success.
small#8	2	×	×	△	△	△	○
		No response.	No response.	Half chips respond.	Half chips(1-13) respond.	Entries in some chips are low at ch0-2.	Calibration test is success.
small#3	1	×	×	△	○	△	○
		No response.	No response.	Half chips respond.	Calibration test is success.	Entries in some chips are low at ch0-2.	Calibration test is success.
small#6	1	×	×	○	△	○	○
		No response.	No response.	Calibration test is success.	Half chips(1-13) respond.	Calibration test is success.	Calibration test is success.
small#7	1	×	×	○	△	△	○
		No response.	No response.	Calibration test is success.	Half chips(1-13) respond.	Entries in some chips are low at ch0-2.	Calibration test is success.
cable	INTT	P200,201	P300,301	P400,401	P220,221	P320,321	P420,421
large#6	1	×	×	○	△	○	○
		No response.	No response.	Calibration test is success.	Half chips(1-13) respond.	Calibration test is success.	Calibration test is success.
large#6	2	×	×	○	○	○	○
		No response.	No response.	Calibration test is success.	Calibration test is success.	Calibration test is success.	Calibration test is success.
large#10	1	×	×	○	△	○	○
		No response.	No response.	Calibration test is success.	Half chips(14-26) respond.	Calibration test is success.	Calibration test is success.

→Result of small cables are worse than the result of large.

測定結果:セルフトリガー測定-線源無し

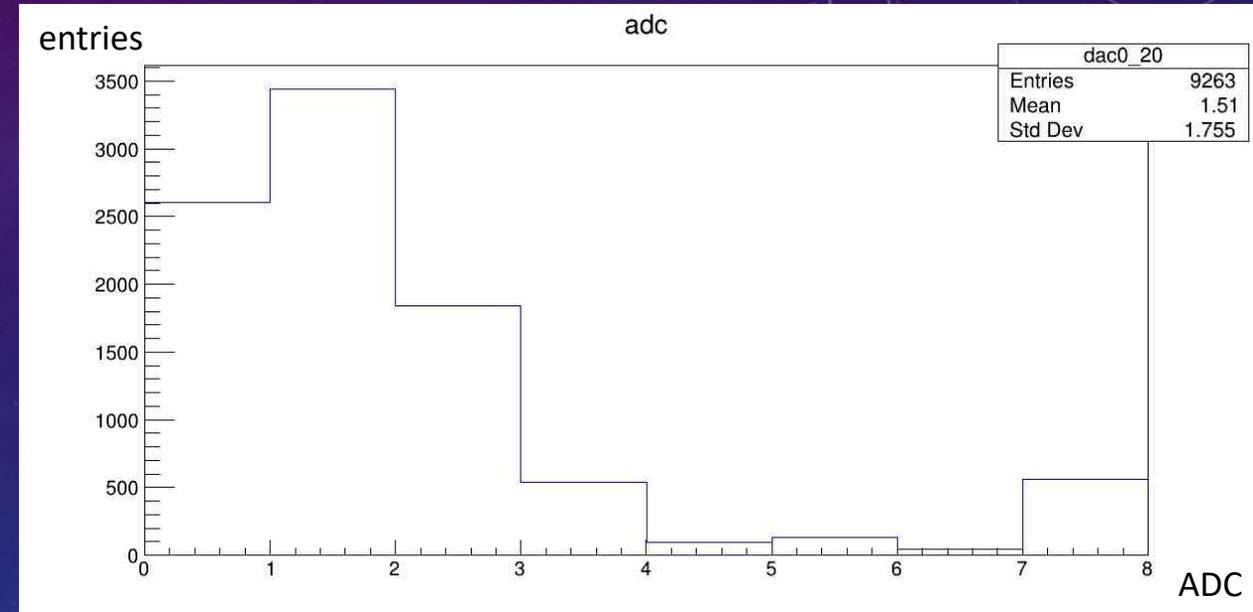
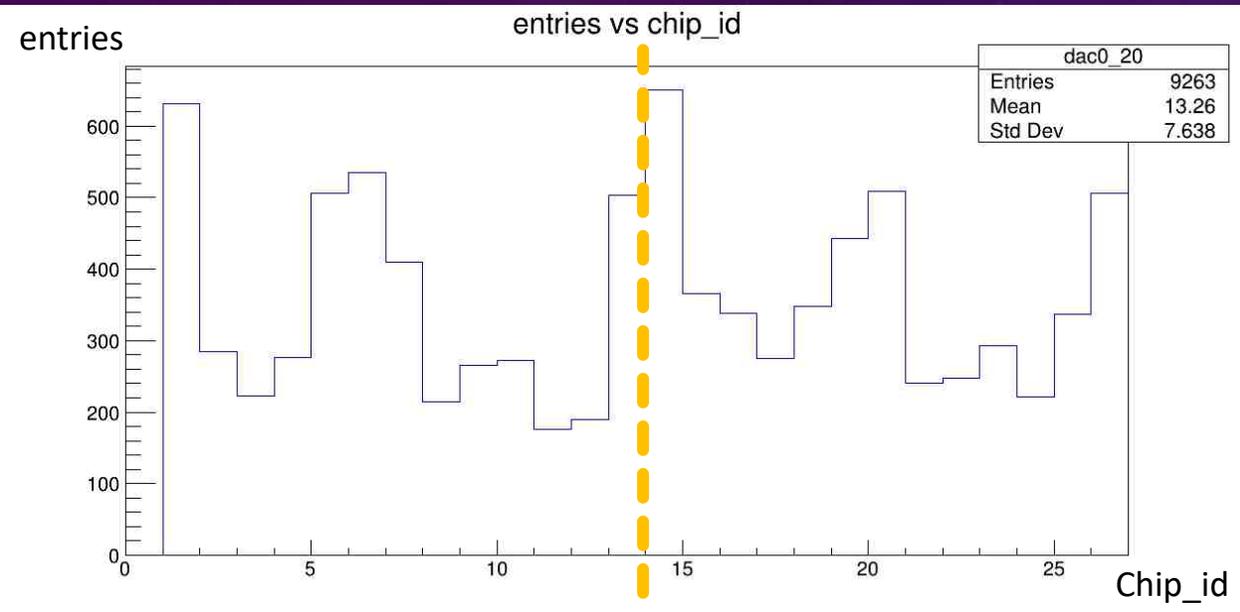
- これまでと同様の測定を、セットアップから線源を取り除いて行った
- 測定時間は10分



- 青が線源無し測定、赤がhchip12,25上に線源を置いたときの測定結果である
- 線源がないのに100万以上のエントリーが来ている→ノイズである
- ノイズの殆どはADC0に来ている

測定結果:セルフトリガー測定-線源無し

- DAC0=20に変更して10分間測定を行った



- DAC0=10に比べ、エントリー数が大きく減少している
- 特にADC0のエントリー数が減った